

ANEXO A. APLICACIÓN DE LA METODOLOGIA DE SIMULACIÓN DE EQUIPOS DE TELECOMUNICACIONES¹ A LA SIMULACIÓN DE UN ENLACE DE TRÁFICO DE VOZ UNIDIRECCIONAL MÓVIL – ESTACIÓN BASE- MÓVIL A 9,6 kbps A NIVEL FISICO DEL SISTEMA CDMA2000 1X EN LA RADIO CONFIGURACIÓN 3

INTRODUCCIÓN

El presente anexo muestra la aplicación de la metodología de simulación de equipos de telecomunicaciones para la obtención de un modelo de simulación de un enlace de tráfico de voz unidireccional móvil – estación base- móvil a 9,6 kbps a nivel físico del sistema cdma2000 1X en la radio configuración 3. La implementación del modelo resultante se hará en el ambiente de simulación Simulink de Matlab®, debido a esto el análisis y resultados obtenidos estarán enfocados hacia este objetivo.

1. FORMULACIÓN DEL PROBLEMA Y PLAN DE ESTUDIOS

1.1 ADQUISICIÓN DE INFORMACIÓN SOBRE EL FUNCIONAMIENTO DEL SISTEMA

A continuación se resuelven una serie de preguntas con el objetivo de recolectar información acerca del funcionamiento general del sistema.

1.1.1 Subsistema: Enlace ascendente del sistema cdma2000 1X RC3 en modo transmisión

- ¿Qué tipo de señales va a tratar el subsistema?

¹ MUÑOZ, Carlos. MUÑOZ, José. Metodología para la Simulación de Equipos de Telecomunicaciones. Tesis FIET. Popayán, 1995.

En el enlace ascendente del sistema cdma2000 1X RC3 en modo transmisión se recibirá una señal digital de entrada correspondiente a la señal de datos del usuario móvil a 8,6 kbps en tramas de 172 bits cada 20 ms. Y entregará una señal de espectro ensanchado con un ancho de banda de 1,25 MHz.

- ¿Qué pasos sigue el subsistema para el tratamiento de las señales en cuestión?
En el enlace ascendente en modo transmisión, se siguen los siguientes pasos para obtener una señal de espectro ensanchado a partir de una señal digital de entrada.

- Codificación de la señal de entrada

Este proceso recoge la señal digital y le aplica una serie de subprocesos para entregar una señal de salida que sea apta para un subsiguiente proceso de modulación. Los subprocesos realizados en su orden son los siguientes: agregación del indicador de calidad de trama por medio de un generador de código de verificación de redundancia cíclica (CRC, Cyclic Redundance Code/Check), agregación de los bits de cola del codificador, Codificación convolucional, repetición de símbolos, puncturing², entrelazado de bloque.

- Modulación (Ensanchamiento) de la señal

Este proceso se encarga de tomar los bits codificados y ensancharlos siguiendo los siguiente pasos: Ensanchamiento ortogonal y Ensanchamiento complejo. El ensanchamiento ortogonal se utiliza para separa los canales del enlace ascendente por medio de la ortogonalizacion de las señales a través de la multiplicación por funciones de Walsh ortogonales. El ensanchamiento complejo es importante ya que diferencia cada señal de usuario por medio de la multiplicación por secuencias pseudoaleatorias en cuadratura que dependen del número de identificación del equipo móvil.

- Filtraje de banda base

Después del ensanchamiento, la señal se la somete a un proceso de filtraje de banda base con el objetivo de limitar el espectro de frecuencias de la señal digital ensanchada. Este proceso, también llamado filtraje "pulse shapping", lo

² El puncturing es un proceso mediante el cual se insertan o extraen bits de un flujo binario de acuerdo a un patrón denominado patrón de Puncture.

realiza un Filtro Digital de Respuesta Finita al Impulso (FIR, Finite Impulse Response).

- ¿Qué factores serán evaluados durante la simulación?

Con la simulación del enlace ascendente en modo transmisión del sistema cdma2000 1X RC3 se observará y evaluará los siguientes factores:

- Velocidad y dimensión de las señales después de cada proceso y subproceso.
- Espectro de frecuencias antes y después del ensanchamiento (ortogonal y complejo)
- Espectro de frecuencias de la señal antes del filtraje de banda base.
- Espectro de frecuencias de la señal después del filtraje de banda base.

1.1.2 Subsistema: Modelo del canal

- ¿Qué tipo de señales va a tratar el subsistema?

El modelo del canal recibirá una señal de espectro ensanchado con un ancho de banda de 1,25 MHz correspondiente a la señal de una entrada (estación base o estación móvil) y entregará una señal de espectro ensanchado afectada por el Ruido Blanco, Gaussiano y Aditivo (AWGN, Additive White Gaussian Noise), y la multitrayectoria.

- ¿Qué pasos sigue el subsistema para el tratamiento de las señales en cuestión?

En el modelo de canal se siguen dos procesos para la obtención de la señal de salida:

- Aplicación de las características de desvanecimiento por multitrayectoria

En este proceso, la señal de entrada primero se somete a trayectos independientes lo que implica atenuación y retardos diferentes, y luego se suman las componentes de cada trayecto para formar una sola señal de salida.

- Adición del ruido AWGN

A la señal compuesta con características de desvanecimiento por multitrayectoria obtenida en el proceso anterior se le adiciona una componente de ruido AWGN para obtener una señal afectada tanto por la multitrayectoria como por el ruido.

- ¿Qué factores serán evaluados durante la simulación?

Con la simulación del modelo de canal se observarán los siguientes factores:

- Tasa de bits erróneos (BER, Bit Error Rate) entre la entrada y la salida del modelo del canal.
- Espectro de frecuencias de la señal antes del modelo de canal.
- Espectro de frecuencias de la señal después del modelo de canal.

1.1.3 Subsistema: Enlace ascendente del sistema cdma2000 1X RC3 en modo recepción.

- ¿Qué tipo de señales va a tratar el subsistema?

En el enlace ascendente del sistema cdma2000 1X RC3 en modo recepción se recibirá una señal de espectro ensanchado afectada por la multitrayectoria y el ruido AWGN , y entregará una señal digital de 8,6 kbps en tramas de 172 bits cada 20 ms correspondiente a la señal de información recuperada.

- ¿Qué pasos sigue el subsistema para el tratamiento de las señales en cuestión?

En el enlace ascendente en modo recepción, se siguen los siguientes pasos para obtener una señal digital de 8,6 kbps a partir de una señal de espectro ensanchado afectada por la multitrayectoria y el ruido AWGN:

- Filtraje de Banda base

Este proceso es importante para limitar en banda a la señal de entrada y al ruido AWGN. Este proceso lo realiza un filtro digital FIR.

- Recepción Rake

En este proceso a la señal filtrada se la somete a diferentes ramas (ó caminos) de recepción correspondientes a cada componente de multitrayectoria. Cada rama efectúa un proceso de correlación entre la señal de entrada y las secuencias pseudoaleatorias en cuadratura específicas de cada usuario. Finalmente las señales de cada rama se combinan constructivamente para obtener una señal fortalecida correspondiente a la señal ensanchada ortogonalmente.

- Desensanchamiento ortogonal

Este proceso se encarga de tomar la señal ensanchada ortogonalmente y desensancharla para recuperar los símbolos de modulación. Esto se realiza al multiplicar la señal de entrada por la función de Walsh correspondiente al canal fundamental ascendente.

- Decodificación

Este proceso se encarga de recuperar la señal de información que se envió desde la estación móvil. Esto se logra ejecutando una serie de subprocesos que en su orden son: desentrelazamiento de bloque, depuncturing, eliminación de símbolos repetidos, decodificación de Viterbi, extracción de los bits de cola de codificador, y la extracción del indicador de calidad de trama, para finalmente obtener una señal digital de 8,6 kbps en tramas de 172 bits a 20 ms.

- ¿Qué factores serán evaluados durante la simulación?

Con la simulación del enlace ascendente en modo recepción del sistema cdma2000 1X RC3 se observará y evaluará los siguiente factores:

- Velocidad y dimensión de las señales después de cada proceso y subproceso.
- Espectro de frecuencias antes y después del desensanchamiento.
- Espectro de frecuencias de la señal antes del filtraje de banda base.
- Espectro de frecuencias de la señal después del filtraje de banda base.
- BER entre los datos de entrada al subsistema del enlace ascendente en modo transmisión y los datos de salida del subsistema en modo recepción.

1.1.4 Subsistema: Enlace descendente del sistema cdma2000 1X RC3 en modo transmisión

- ¿Qué tipo de señales va a tratar el subsistema?

En el enlace descendente del sistema cdma2000 1X RC3 en modo transmisión se recibirá una señal digital de entrada correspondiente a la señal de datos de la estación base a 8,6 kbps en tramas de 172 bits cada 20 ms. Y entregará una señal de espectro ensanchado de 1,25 MHz de ancho de banda.

- ¿Qué pasos sigue el subsistema para el tratamiento de las señales en cuestión?
En el enlace descendente en modo transmisión, se siguen los siguientes pasos para obtener una señal de espectro ensanchado a partir de una señal digital de entrada.
 - Codificación de la señal de entrada
Este proceso recoge la señal digital y le aplica una serie de subprocesos para entregar una señal de salida que sea apta para un subsiguiente proceso de modulación. Los subprocesos realizados en su orden son los siguientes: agregación del indicador de calidad de trama por medio de un generador CRC, agregación de los bits de cola del codificador, codificación convolucional, repetición de símbolos, puncturing, entrelazado de bloque.
 - Modulación (Ensanchamiento) de la señal
Este proceso se encarga de tomar los bits codificados y ensancharlos siguiendo los siguiente pasos: El scrambling de datos, el ensanchamiento cuasi-ortogonal y el ensanchamiento complejo. El Scrambling de datos se utiliza para brindar mayor seguridad por medio de la formación de una señal poco reconocible, para identificar cada señal de usuario y para insertar adecuadamente los bits de control de potencia para el enlace descendente. El ensanchamiento cuasi-ortogonal se realiza por medio de la multiplicación de la señal por una Función Cuasi-Ortogonal (QOF, Quasi-Orthogonal Function) que sirve para aumentar el número de canales de código disponibles para el enlace descendente, por último está el ensanchamiento complejo que multiplica la señal por secuencias pseudoaleatorias en cuadratura.
 - Filtraje de banda base
Después del ensanchamiento complejo, la señal se la somete a un proceso de filtraje de banda base con el objetivo de suavizar los pulsos (limitar el espectro de frecuencias) que representan los valores binarios de la señal ensanchada. Este proceso, también llamado filtraje “pulse shapping”, lo realiza un filtro FIR.
- ¿Qué factores serán evaluados durante la simulación?

Con la simulación del enlace descendente en modo transmisión del sistema cdma2000 1X RC3 se observará y evaluará los siguiente factores:

- Velocidad y dimensión de las señales después de cada proceso y subproceso.
- Espectro de frecuencias antes y después del ensanchamiento.
- Espectro de frecuencias de la señal antes del filtraje de banda base.
- Espectro de frecuencias de la señal después del filtraje de banda base.

1.1.5 Subsistema: Enlace descendente del sistema cdma2000 1X RC3 en modo recepción.

- ¿Qué tipo de señales va a tratar el subsistema?

En el enlace descendente del sistema cdma2000 1X RC3 en modo recepción se recibirá una señal de espectro ensanchado afectada por la multitrayectoria y el ruido AWGN, y entregará una señal digital de 8,6 kbps en tramas de 172 bits cada 20 ms correspondiente a la señal de información recuperada.

- ¿Qué pasos sigue el subsistema para el tratamiento de las señales en cuestión?

En el enlace descendente en modo recepción, se siguen los siguientes pasos para obtener una señal digital de 8,6 kbps a partir de una señal de espectro ensanchado afectada por la multitrayectoria y el ruido AWGN:

- Filtraje de Banda base

Este proceso es importante para limitar en banda a la señal de entrada que está afectada por la multitrayectoria y el ruido AWGN. Este proceso lo realiza un filtro digital FIR.

- Recepción Rake

En este proceso a la señal filtrada se la somete a diferentes ramas de recepción correspondientes a cada componente de multitrayectoria. Cada rama efectúa un proceso de correlación entre la señal de entrada y las secuencias pseudoaleatorias en cuadratura específicas de cada usuario. Finalmente las señales de cada rama se combinan constructivamente para obtener una señal fortalecida correspondiente a la señal ensanchada ortogonalmente.

- Desensanchamiento cuasi-ortogonal

Este proceso se encarga de tomar la señal ensanchada cuasi-ortogonalmente y desensancharla para recuperar los símbolos de modulación. Esto se realiza al multiplicar la señal de entrada por la función QOF correspondiente.

- Decodificación

Este proceso se encarga de recuperar la señal de información que se envió desde la estación base. Esto se logra ejecutando una serie de subprocesos que en su orden son: desentrelazamiento de bloque, depuncturing, eliminación de símbolos repetidos, decodificación de Viterbi, extracción de los bits de cola de codificador, y la extracción del indicador de calidad de trama, para finalmente obtener una señal digital de 8,6 kbps en tramas de 172 bits a 20 ms.

- ¿Qué factores serán evaluados durante la simulación?

Con la simulación del enlace descendente en modo recepción del sistema cdma2000 1X RC3 se observará y evaluarán los siguiente factores:

- Velocidad y dimensión de las señales después de cada proceso y subproceso.
- Espectro de frecuencias antes y después del desensanchamiento.
- Espectro de frecuencias de la señal antes del filtraje de banda base.
- Espectro de frecuencias de la señal después del filtraje de banda base.
- BER entre los datos de entrada al subsistema del enlace descendente en modo transmisión y los datos de salida del subsistema en modo recepción.

1.2. FINES DE LA SIMULACIÓN

El propósito de esta simulación es mostrar los diferentes procesos de codificación, modulación (Ensanchamiento) y recepción que se llevan a cabo en un sistema cdma2000 RC 3 a nivel físico. Se obtendrá un modelo de simulación de un enlace unidireccional móvil – estación base – móvil (Enlace ascendente y descendente) del sistema cdma2000 en la radio configuración 3 para tráfico de voz a 9,6 kbps aplicando esta metodología de simulación.

1.3 FORMULACIÓN DE LOS OBJETIVOS DE LA SIMULACIÓN

- Analizar los procesos de codificación, ensanchamiento y recepción del nivel físico del sistema cdma2000 1X en la radio configuración 3 a 9,6 kbps de acuerdo al estándar TIA/EIA IS 2000.2-C.
- Determinar si el modelo implementado representa adecuadamente al sistema por medio de la verificación de parámetros tales como las tasas de datos o las dimensiones de las señales después de cada proceso, los espectros de frecuencia resultantes y las diferentes BER para cada enlace.

2. RECOLECCION Y PROCESAMIENTO DE DATOS

Para cumplir con el objetivo de identificar los elementos y propiedades del sistema a simular se recurre a la información disponible en el estándar TIA/EIA IS-2000.2-C que especifica todas las características del nivel físico del sistema cdma2000 1X. Debido a que el sistema a simular es complejo se procede a los siguientes pasos por cada uno de los subsistemas mencionados anteriormente :

- Identificación de clases y objetos
- Identificación de estructuras
- Identificación de sujetos
- Definición de atributos
- Definición de servicios o métodos

2.1 ENLACE ASCENDENTE MODO TRANSMISIÓN

2.1.1 Identificación de clases y objetos

El subsistema de enlace ascendente modo transmisión consta de las siguientes partes básicas: Codificador, modulador, filtro banda base. Estos elementos corresponden a los objetos del subsistema.

2.1.2 Identificación de estructuras

De acuerdo a las características y a la conformación del subsistema de enlace ascendente en modo transmisión, se utiliza la estructura tipo Whole-part, también conocida como estructura de ensamblaje. Para la notación, en la cabeza la estructura muestra un objeto y de él se desprenden las partes del objeto.

2.1.2.1 Codificador

El codificador del enlace ascendente se divide en seis componentes básicos: generador CRC, agregador de bits de cola, codificador convolucional, repetidor, puncture, entrelazador de bloque

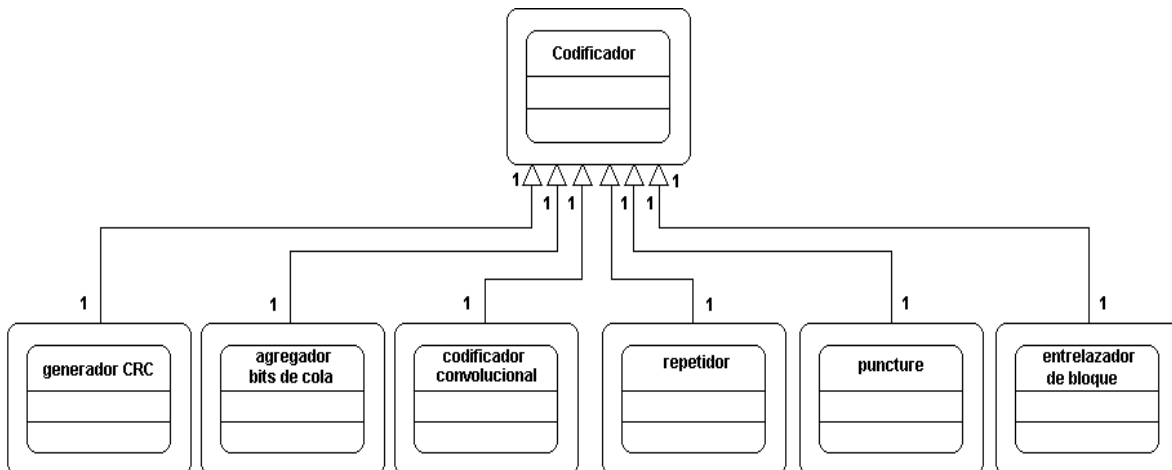


Figura 1 Estructura Whole-part aplicada al codificador del enlace ascendente

2.1.2.2 Modulador

El modulador del enlace ascendente se divide en dos componentes básicos: ensanchador ortogonal y ensanchador complejo. El ensanchador ortogonal se puede dividir en multiplicador y generador Walsh. El ensanchador complejo se puede dividir en multiplicador complejo y generador de secuencias de Pseudo Ruido (PN, PseudoNoise).

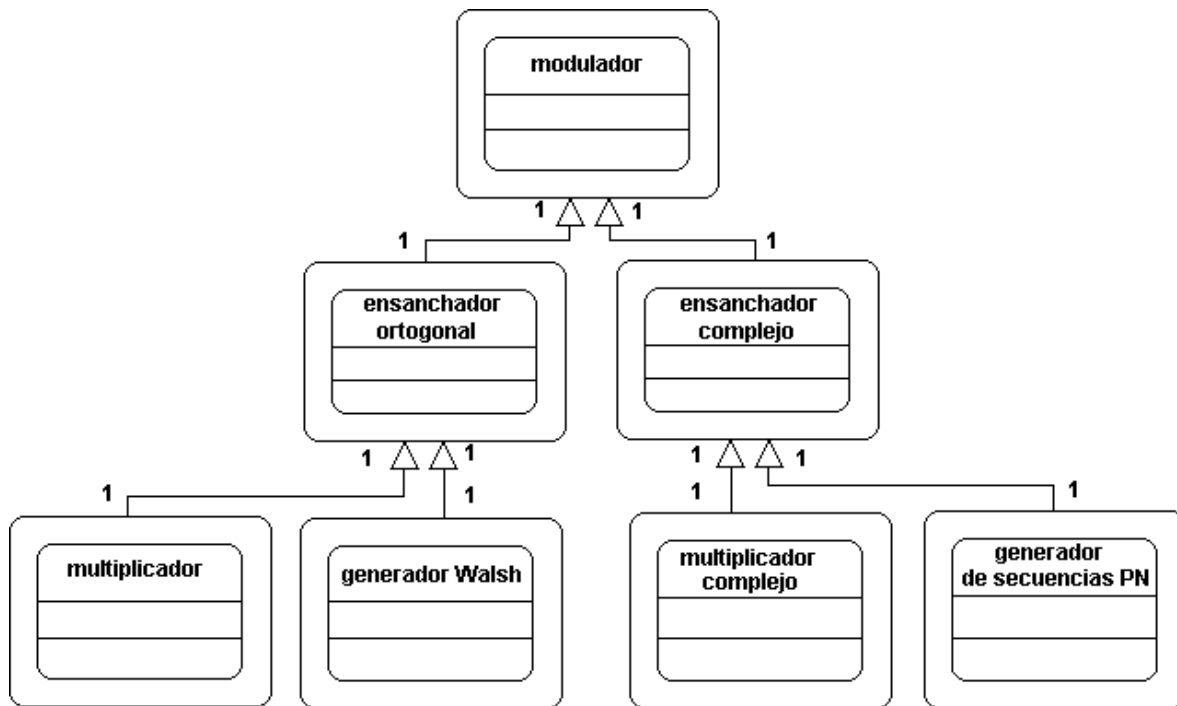


Figura 2 Estructura Whole-part aplicada al modulador del enlace ascendente

2.1.3 Identificación de sujetos

De acuerdo a la complejidad de los componentes de este subsistema, se pueden identificar dos sujetos: el codificador y el modulador, para los cuales se justificó realizarles una estructura. .

2.1.4 Definición de atributos

En la definición de atributos se considera cada objeto en forma independiente.

2.1.4.1 Atributos del codificador

- Nombre: Polinomio generador CRC
Descripción: Atributo que representa al polinomio que permite generar y agregar los bits indicadores de calidad.
- Nombre: Bits de cola

Descripción: Atributo que determina el número de bits que se agregan a los datos y al CRC.

- Nombre: Funciones generadoras del código convolucional
 Descripción: Atributo que determina las funciones que determinan la codificación convolucional.
- Nombre: Factor de repetición
 Descripción: Atributo que representa el número de veces que se repiten los símbolos de codificación.
- Nombre: Patrón de puncture
 Descripción: Atributo que determina el patrón de puncture a seguir.
- Nombre: Función de salida del entrelazador
 Descripción: Atributo que representa a la función que determina el orden de salida de los bits de entrada del entrelazador.

2.1.4.2 Atributos del modulador

- Nombre: Longitud de Walsh
 Descripción: Atributo que determina la longitud de los códigos de Walsh
- Nombre: Índice de Walsh
 Descripción: Atributo que determina el código a utilizar dentro de un conjunto de códigos de Walsh.
- Nombre: Polinomio generador de secuencia PN I
 Descripción: Atributo que determina el polinomio que genera la secuencia PN del canal I.
- Nombre: Polinomio generador de secuencia PN Q
 Descripción: Atributo que determina el polinomio que genera la secuencia PN del canal Q.

- Nombre: Máscara PN
Descripción: determina el desplazamiento de las secuencias PN I y PN Q particular de cada estación base.
- Nombre: Polinomio generador del código largo
Descripción: Atributo que determina el polinomio que genera el código largo.
- Nombre: Máscara de código largo
Descripción: Atributo que determina la máscara del código largo a utilizar para identificar a una estación móvil particular.

2.1.4.3 Atributos del filtro de banda base

- Nombre: Coeficientes
Descripción: Atributo que determina los coeficientes del filtro banda base, según el estándar.

2.1.5 Definición de servicios

2.1.5.1 Servicios del codificador

- Nombre: Calcular el CRC
Descripción: Determina los bits indicadores de calidad que se agregan a la trama de datos de acuerdo al atributo polinomio generador de CRC.
- Nombre: Agregar bits de cola
Descripción: Agrega los bits de cola del codificador de acuerdo al número bits especificado por el atributo bits de cola.
- Nombre: Realizar la codificación convolucional
Descripción: Realiza la codificación convolucional de las tramas conformadas por los bits de datos, el CRC y los bits de cola de acuerdo al atributo funciones generadoras del código convolucional.

- Nombre: Repetir los símbolos de codificación
Descripción: Repite los símbolos de salida del codificador convolucional con un factor de repetición determinado por el atributo del mismo nombre.
- Nombre: Puncturing
Descripción: Extrae o inserta bits del bloque de entrada de acuerdo al patrón definido por el atributo patrón de puncture.
- Nombre: Entrelazar
Descripción: Reorganiza los bits de entrada de acuerdo a la función de orden de salida determinada por el atributo función de salida del entrelazador.

2.1.5.2 Servicios del modulador

- Nombre: Ensanchar ortogonalmente
Descripción: Realiza una multiplicación entre el flujo de bits de entrada (símbolos de modulación) y los bits que representan el código de Walsh determinado por los atributos longitud de Walsh e índice de Walsh.
- Nombre: Ensanchar complejamente
Descripción: Realiza una multiplicación compleja entre el flujo de bits de salida del ensanchador ortogonal y las secuencias de salida del generador de secuencias PN. Estas secuencias están determinadas por los atributos: polinomio generador de secuencias PN I, polinomio generador de secuencia PN Q, máscara PN, polinomio generador de código largo, máscara de código largo.

2.1.5.3 Servicios del filtro de banda base

- Nombre: Filtrar
Descripción: Filtra la señal de salida del modulador de acuerdo a los coeficientes especificados por el atributo del mismo nombre.

2.2 ENLACE ASCENDENTE MODO RECEPCIÓN

2.2.1 Identificación de clases y objetos

El subsistema de enlace ascendente modo recepción consta de las siguientes partes básicas: Filtro de banda base, Receptor Rake, desensanchador ortogonal, decodificador, Estos elementos corresponden a los objetos del subsistema.

2.2.2 Identificación de estructuras

De acuerdo a las características y a la conformación del subsistema de enlace ascendente en modo recepción, también se utiliza la estructura tipo Whole-part.

2.2.1 Receptor Rake

El receptor Rake se divide en dos componentes básicos: ramas o dedos del receptor y combinador. Cada rama se subdivide en correlador y generador de secuencias PN. (Ver figura 3).

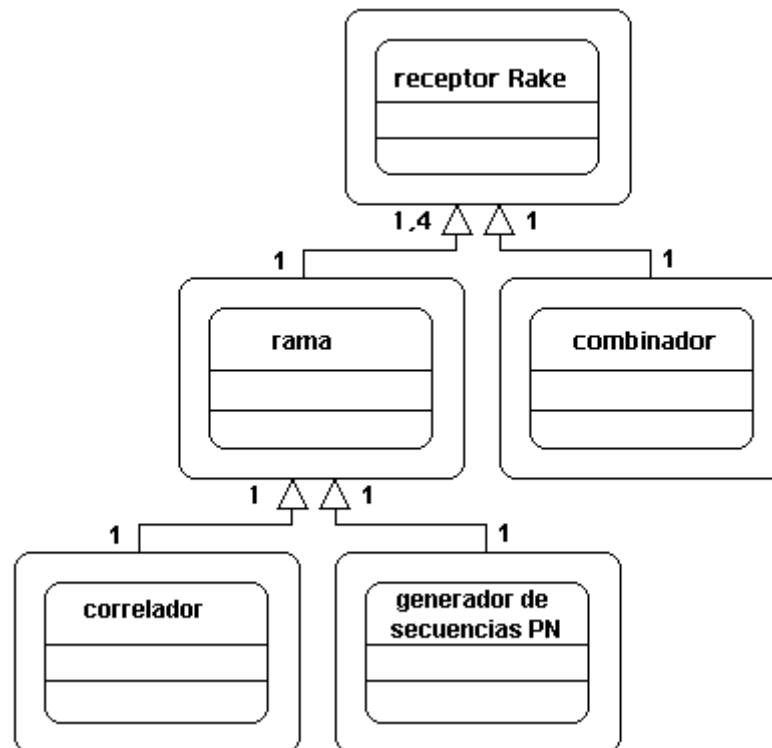


Figura 3. Estructura Whole-part aplicada al receptor Rake

2.2.2 Desensanchador ortogonal

El desensanchador se divide en dos componentes básicos: el generador de Walsh y un multiplicador

2.2.3 Decodificador

El decodificador se divide en seis componentes básicos: desentralizador de bloque, depuncture, eliminador de símbolos repetidos, decodificador de Viterbi, extractor de bits de cola, detector de CRC.

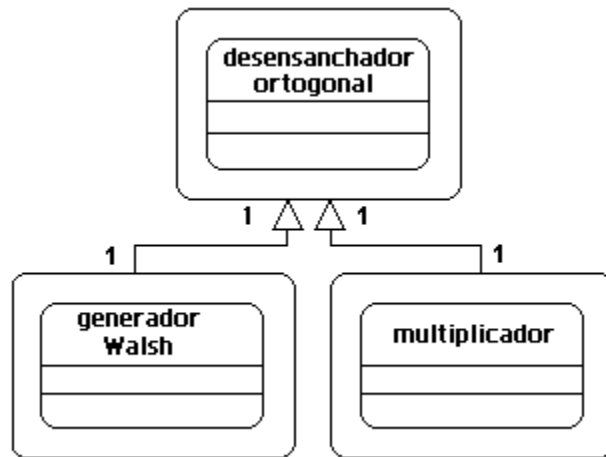


Figura 4. Estructura Whole-part aplicada al desensanchador ortogonal

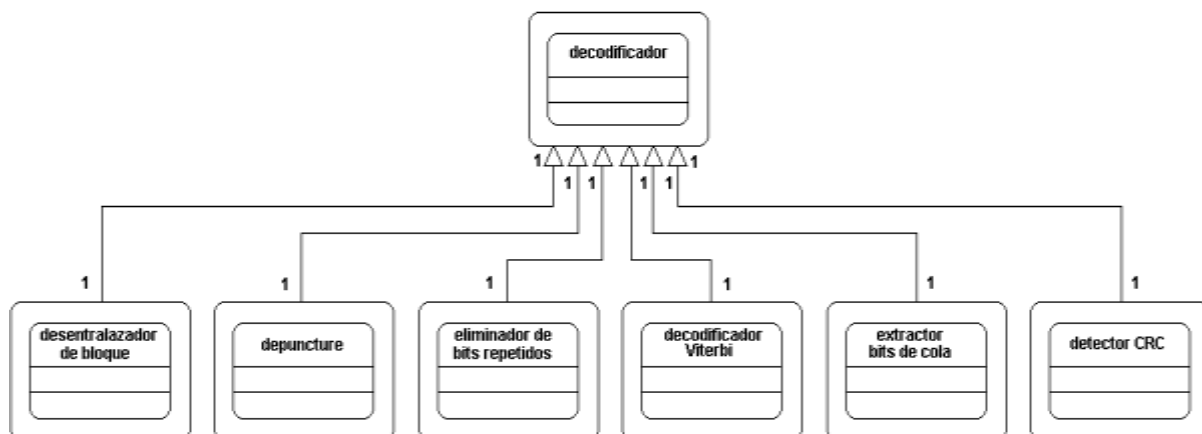


Figura 5. Estructura Whole-part aplicada al decodificador

2.2.3 Identificación de sujetos

De acuerdo a la complejidad de los componentes de este subsistema, se pueden identificar tres sujetos: el receptor Rake, el desensanchador ortogonal y el decodificador, para los cuales se justificó realizarles una estructura.

2.2.4 Definición de atributos

2.2.4.1 Atributos del filtro de banda base

Los mismos definidos en el subsistema de enlace ascendente modo transmisión.

2.2.4.2 Atributos del receptor Rake

- Nombre: Vector de fases
Descripción: Atributo que representa al conjunto de retardos que se aplican a las diferentes ramas
- Nombre: Vector de ganancias
Descripción: Atributo que representa el conjunto de ganancias que se aplican a las diferentes ramas
- Nombre: Polinomio generador de secuencia PN I
Descripción: Atributo que determina el polinomio que genera la secuencia PN del canal I.
- Nombre: Polinomio generador de secuencia PN Q
Descripción: Atributo que determina el polinomio que genera la secuencia PN del canal Q.
- Nombre: Máscara PN
Descripción: determina el desplazamiento de las secuencias PN I y PN Q particular de cada estación base.

- Nombre: Polinomio generador del código largo
Descripción: Atributo que determina el polinomio que genera el código largo.

- Nombre: Máscara de código largo
Descripción: Atributo que determina la máscara del código largo a utilizar para identificar a una estación móvil particular.

2.2.4.3 Atributos del desensanchador ortogonal.

- Nombre: Longitud de Walsh
Descripción: Atributo que determina la longitud de los códigos de Walsh

- Nombre: Índice de Walsh
Descripción: Atributo que determina el código a utilizar dentro de un conjunto de códigos de Walsh.

2.2.4.4 Atributos del decodificador

- Nombre: Función de salida del desentrelazador
Descripción: Atributo que corresponde a la misma función de salida del entrelazador que permite recuperar el orden del flujo de bits antes del proceso de entrelazado.

- Nombre: Patrón de depuncture
Descripción: Atributo que determina el patrón de depuncture a seguir. Tiene el mismo valor que el patrón de puncture.

- Nombre: Factor de eliminación de bits repetidos
Descripción: Atributo que representa el número de bits repetidos que deben eliminarse. Tiene el mismo valor que el factor de repetición.

- Nombre: Funciones generadoras del código convolucional
Descripción: Atributo que determina las funciones que determinan la codificación convolucional. Utilizado para que por medio del algoritmo de Viterbi se recuperen los bits codificados convolucionalmente.

- Nombre: Factor de extracción de los bits de cola
Descripción: Atributo que determina el número de bits que se extraen del flujo de bits. Tiene el mismo valor que el atributo bits de cola.

- Nombre: Polinomio del detector CRC
Descripción: Atributo que representa al polinomio que permite detectar y corregir los errores del flujo de bits. Tiene el mismo valor que el atributo polinomio generador CRC.

2.2.5 Definición de servicios

2.2.5.1 Servicios del filtro de banda base

- Nombre: Filtrar
Descripción: Filtra la señal de entrada de acuerdo a los coeficientes especificados por el atributo del mismo nombre.

2.2.5.2 Servicios del receptor Rake

- Nombre: Correlacionar
Descripción: Correlaciona en cada rama la señal de salida del filtro con las secuencias PN correspondientes definidas por los atributos polinomio generador de secuencias PN I, polinomio generador de secuencia PN Q, máscara PN, polinomio generador de código largo, máscara de código largo.

- Nombre: Combinar:
Descripción: Suma adecuada de las señales obtenidas con la correlación

2.2.5.3 Servicios del desensanchador ortogonal

- Nombre: Desensanchar ortogonalmente
Descripción: Multiplica la señal recuperada por el receptor Rake con el código de Walsh apropiado de acuerdo a los atributos longitud de Walsh e índice de Walsh.

2.2.5.4 Servicios de decodificador

- Nombre: Desentrelazar
Descripción: Recupera el orden de los bits entrelazados de acuerdo al atributo función de salida del desentrelazador.
- Nombre: Depuncturing
Descripción: inserción de los bits eliminados en el proceso de puncturing de acuerdo al atributo patrón de depuncture.
- Nombre: Eliminar los símbolos repetidos.
Descripción: Elimina los bits repetidos teniendo en cuenta el valor del atributo factor de eliminación de bits repetidos.
- Nombre: Decodificar convolucionalmente
Descripción: Decodificar el flujo de bits codificados convolucionalmente por medio del algoritmo de Viterbi teniendo en cuenta el atributo funciones generadoras del código convolucional.
- Nombre: Extraer los bits de cola
Descripción: Elimina los bits de cola agregados de acuerdo al atributo factor de extracción de los Bits de cola.
- Nombre: Detectar y corregir Errores
Descripción: Detecta y corrige los errores del flujo de bits recibidos de acuerdo al atributo polinomio del detector CRC.

2.3 ENLACE DESCENDENTE MODO TRANSMISIÓN

2.3.1 Identificación de clases y objetos

El subsistema de enlace descendente modo transmisión consta de las siguientes partes básicas: codificador, modulador, filtro banda base. Estos elementos corresponden a los objetos del subsistema.

2.3.2 Identificación de estructuras

De acuerdo a las características y a la conformación del subsistema de enlace descendente en modo transmisión, se utiliza la estructura tipo Whole-part.

2.3.2.1 Codificador

La estructura del codificador del enlace descendente es igual a la definida para el codificador del enlace ascendente. (Ver 2.1.2 y figura 1).

2.3.2.2 Modulador

El modulador del enlace descendente se divide en tres componentes básicos: scrambling de datos, ensanchador cuasi-ortogonal y ensanchador complejo. El scrambling de datos se divide en scrambling de código largo, inserción de bits de control de potencia. El ensanchador cuasi-ortogonal se puede dividir en demultiplexor, multiplicador QOF, rotación de Walsh. El ensanchador complejo se puede dividir en multiplicador complejo y generador de secuencias PN. (Ver figura 6.)

2.3.3 Identificación de sujetos

De acuerdo a la complejidad de los componentes de este subsistema, se pueden identificar dos sujetos: el codificador y el modulador, para los cuales se justificó realizarles una estructura.

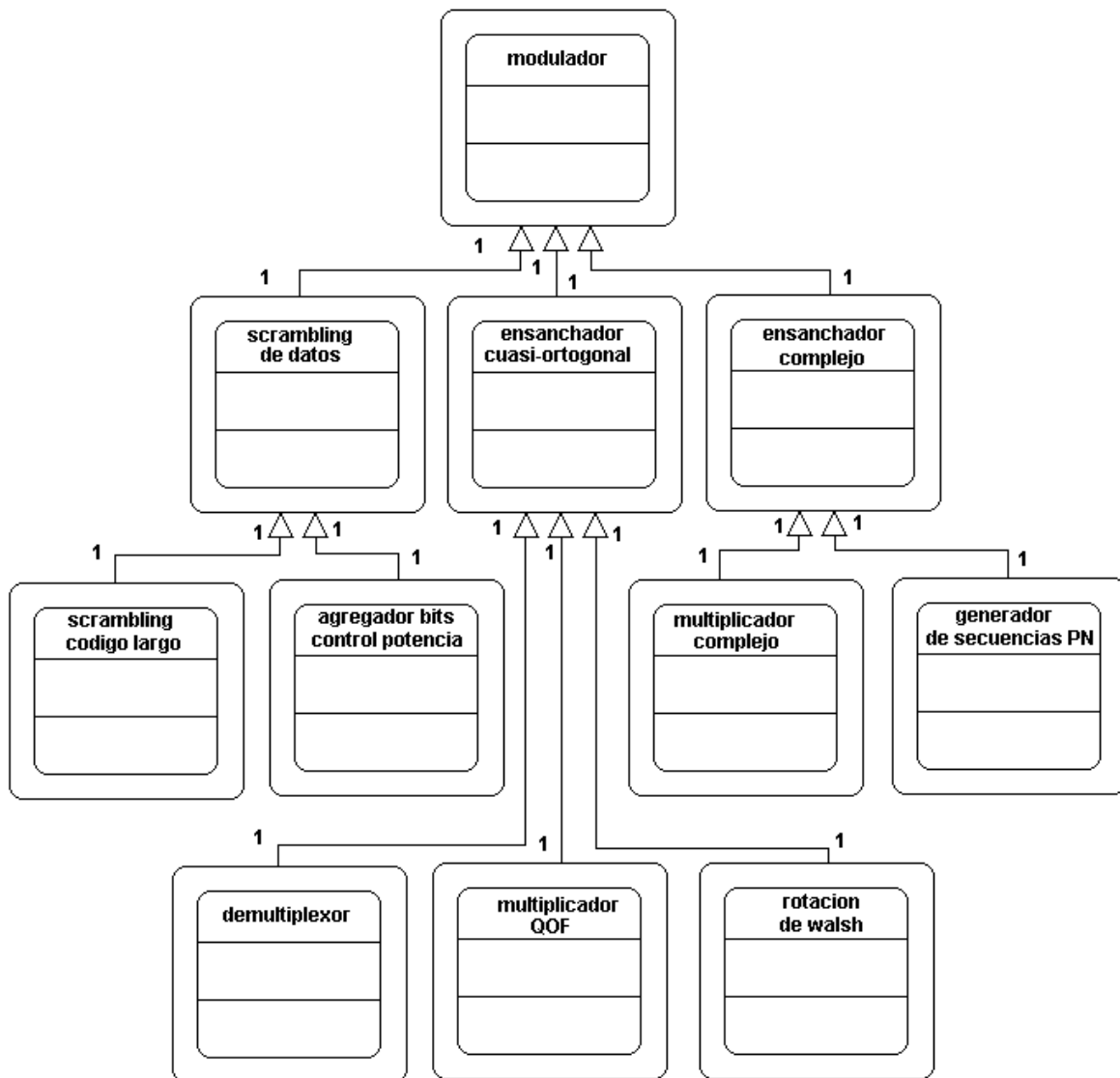


Figura 6. Estructura Whole-part aplicada al modulador del enlace descendente

2.3.4 Definición de atributos

En la definición de atributos se considera cada objeto en forma independiente.

2.3.4.1 Atributos del codificador

Los mismos definidos para el codificador del enlace ascendente. (Ver 4.2.1.4)

2.3.4.2 Atributos del modulador

- Nombre: Polinomio generador del código largo
Descripción: Atributo que determina el polinomio que genera el código largo.
- Nombre: Máscara de código largo
Descripción: Atributo que determina la máscara del código largo a utilizar para identificar a una estación móvil particular.
- Nombre: Bits de control de potencia
Descripción: Atributo que representa los bits de control de potencia.
- Nombre: Máscara QOF
Descripción: Atributo que representa la máscara que se utiliza para extender el conjunto de códigos de Walsh.
- Nombre: Código Walsh rot
Descripción: Código de Walsh que se utiliza en el proceso de la rotación de Walsh
- Nombre: Longitud de Walsh
Descripción: Atributo que determina la longitud de los códigos de Walsh
- Nombre: Índice de Walsh
Descripción: Atributo que determina el código a utilizar dentro de un conjunto de códigos de Walsh.
- Nombre: Polinomio generador de secuencia PN I
Descripción: Atributo que determina el polinomio que genera la secuencia PN del canal I.
- Nombre: Polinomio generador de secuencia PN Q
Descripción: Atributo que determina el polinomio que genera la secuencia PN del canal Q.

- Nombre: Máscara PN
Descripción: determina el desplazamiento de las secuencias PN I y PN Q particular de cada estación base.

2.3.4.3 Atributos del filtro de banda base

- Nombre: Coeficientes
Descripción: Atributo que determina los coeficientes del filtro banda base, según el estándar.

2.3.5 Definición de servicios

2.3.5.1 Servicios del codificador

Los servicios del codificador del enlace descendente son los mismos definidos para el codificador del enlace ascendente (Ver 2.1.5)

2.3.5.2 Servicios del modulador

- Nombre: Scrambling de datos
Descripción: Realiza un proceso de scrambling del flujo de bits por medio de la multiplicación por bits extraídos del código largo. También realiza una inserción de bits de control de potencia, definidos por el atributo del mismo nombre, en el flujo de salida del scrambling de código largo según la posición extraída del código.
- Nombre: Ensanchar cuasi-ortogonalmente
Descripción: Demultiplexa el flujo de bits en dos canales en cuadratura (I y Q), posteriormente se multiplica cada canal por una función QOF determinada por los atributos Máscara QOF, Código Walsh rot, longitud de Walsh, longitud de los códigos de Walsh, Índice de Walsh; para así lograr una canalización cuasi-ortogonal.

- Nombre: Ensanchar complejamente

Descripción: Realiza una multiplicación compleja entre el flujo de bits de salida del ensanchador cuasi-ortogonal y las secuencias de salida del generador de secuencias PN I. Estas secuencias están determinadas por los atributos: polinomio generador de secuencias PN I, polinomio generador de secuencia PN Q, máscara PN, polinomio generador de código largo, máscara de código largo.

2.3.5.3 Servicios del filtro de banda base

- Nombre: Filtrar

Descripción: Filtra la señal de salida del modulador de acuerdo a los coeficientes especificados por el atributo del mismo nombre.

2.4 ENLACE DESCENDENTE MODO RECEPCIÓN

2.4.1 Identificación de clases y objetos

El subsistema de enlace descendente modo recepción consta de las siguientes partes básicas: Filtro de banda base, Receptor Rake, desensanchador cuasi-ortogonal, descrambling de datos, decodificador. Estos elementos corresponden a los objetos del subsistema.

2.4.2 Identificación de estructuras

De acuerdo a las características y a la conformación del subsistema de enlace descendente en modo recepción, también se utiliza la estructura tipo Whole-part.

2.4.2.1 Receptor Rake

El receptor Rake tiene la misma estructura definida para el receptor Rake del enlace ascendente. (Ver 2.2.2 y figura 3)

2.4.2.2 Desensanchador cuasi-ortogonal

El desensanchador cuasi-ortogonal se divide en tres componentes básicos: el multiplexor, el multiplicador QOF, y la rotación inversa de Walsh.

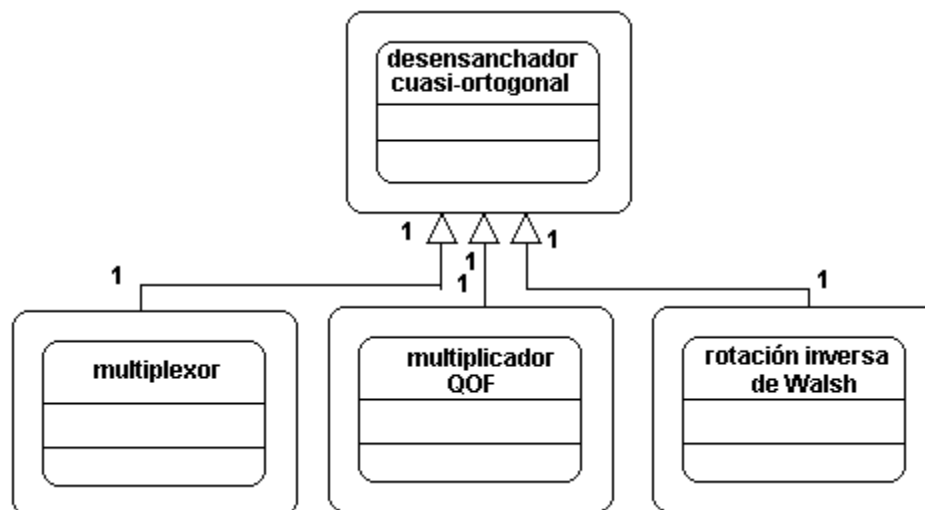


Figura 7. Estructura Whole-part aplicada al desensanchador cuasi-ortogonal del enlace descendente

2.4.2.3 Descrambling de datos

El descrambling de datos se divide en dos componentes básicos: Descrambling de código largo y extractor de bits de control de potencia.

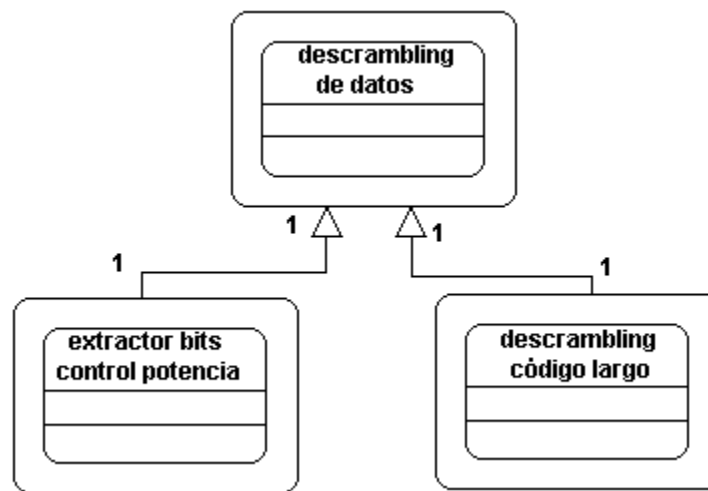


Figura 8. Estructura Whole-part aplicada al descrambling de datos

2.4.2.4 Decodificador

El decodificador tiene la misma estructura definida para el decodificador del enlace ascendente. (Ver 2.2.2 y figura 5)

2.4.3 Identificación de sujetos

De acuerdo a la complejidad de los componentes de este subsistema, se pueden identificar cuatro sujetos: el receptor Rake, el desensanchador cuasi-ortogonal, el descrambling de datos y el decodificador, para los cuales se justificó realizarles una estructura.

2.4.4 Definición de atributos

2.4.4.1 Atributos del filtro de banda base

Los mismos definidos en el subsistema de enlace ascendente modo transmisión.

2.4.4.2 Atributos del receptor Rake

Los mismos definidos para el receptor Rake del enlace ascendente en modo recepción.

2.4.4.3 Atributos del desensanchador cuasi-ortogonal

- Nombre: Máscara QOF
Descripción: Atributo que representa la mascara que se utiliza para extender el conjunto de códigos de Walsh.
- Nombre: Código Walsh rot inverso
Descripción: Código de Walsh que se utiliza en el proceso de la rotación inversa de Walsh, idéntico al atributo Código Walsh rot
- Nombre: Longitud de Walsh
Descripción: Atributo que determina la longitud de los códigos de Walsh

- Nombre: Índice de Walsh
Descripción: Atributo que determina el código a utilizar dentro de un conjunto de códigos de Walsh.

2.4.4.4 Atributos del descrambling de datos

- Nombre: Polinomio generador del código largo
Descripción: Atributo que determina el polinomio que genera el código largo.
- Nombre: Máscara de código largo
Descripción: Atributo que determina la máscara del código largo a utilizar para identificar a una estación móvil particular.

2.4.4.5 Atributos del decodificador

Los mismos definidos para el decodificador del enlace ascendente.

2.2.5 Definición de servicios

2.2.5.1 Servicios del filtro de banda base

- Nombre: Filtrar
Descripción: Filtra la señal de entrada de acuerdo a los coeficientes especificados por el atributo del mismo nombre.

2.2.5.2 Servicios del receptor Rake

Los mismos definidos para el receptor Rake del enlace ascendente

2.2.5.3 Servicios del desensanchador cuasi-ortogonal

- Nombre: Desensanchar cuasi-ortogonalmente

Descripción: Realiza el proceso inverso al realizado en el ensanchador cuasi-ortogonal del modo transmisión, de acuerdo a los atributos definidos para este objeto.

2.2.5.4 Servicios del descrambling de datos

- Nombre: descrambling de código largo
Descripción: Realiza el proceso inverso al realizado en el scrambling de datos del modo transmisión, de acuerdo a los atributos definidos para este objeto.
- Nombre: Extraer bits de control de potencia
Descripción: Extrae los bits de control de potencia insertados en el scrambling de datos del modo transmisión.

2.2.5.5 Servicios de decodificador

Los mismos definidos para el decodificador del enlace ascendente.

2.5 MODELO DE CANAL

2.5.1 Identificación de clases y objetos

El subsistema de modelo de canal consta de las siguientes partes básicas: agregador de multitrayectoria y agregador de ruido AWGN. Estos elementos corresponden a los objetos del subsistema.

2.5.2 Identificación de sujetos

De acuerdo a la baja complejidad de los componentes de este subsistema, no se justifico realizar estructuras de ellos.

2.5.3 Definición de atributos

2.5.3.1 Atributos del agregador de multitrayectoria

- Nombre: vector de retardos
Descripción: Atributo que determina los retardos de cada trayecto.
- Nombre: vector de desvanecimientos.
Descripción: Atributo que determina los desvanecimientos de cada trayecto.

2.5.3.2 Atributos del agregador de ruido AWGN

- Nombre: relación señal a ruido
Descripción: Atributo que determina el nivel de ruido que insertará el modelo.

2.5.4 Definición de servicios

2.5.4.1 Servicios del agregador de multitrayectoria

- Nombre: agregar multitrayectoria
Descripción: De acuerdo a los atributos vector de retardos y vector de desvanecimientos reparte la señal en varios trayectos con retardo y atenuación diferentes para proporcionar una señal de salida de multitrayectoria.

2.5.4.2 Servicios del agregador de ruido AWGN

- Nombre: agregar ruido AWGN
Descripción: De acuerdo al atributo relación señal a ruido, inserta un determinado nivel de ruido AWGN a la señal.

3. FORMULACIÓN DEL MODELO DE SIMULACIÓN

Después de un estudio exhaustivo del estándar TIA/EIA IS-2000.2-c y de acuerdo a los fines y objetivos planteados en esta metodología de simulación, se procede a plantear un modelo de simulación considerando únicamente los aspectos de mayor interés y utilidad para la consecución de estos objetivos, ignorando aquellos que son menos relevantes bajo nuestro enfoque. Esta abstracción permitirá reducir la complejidad del sistema, mostrar con mayor claridad los procesos que son objeto de estudio, y trasladar con

facilidad el modelo hacia su implementación en la herramienta de simulación simulink del entorno Matlab®. Debido a la complejidad del sistema a simular, el análisis del comportamiento y la recolección de datos se realizó dividiendo al sistema total en subsistemas. Estos subsistemas en su orden son:

- Subsistema de enlace ascendente en modo transmisión
- Subsistema de enlace ascendente en modo recepción
- Subsistema de enlace descendente en modo transmisión
- Subsistema de enlace descendente en modo recepción
- Subsistema de modelo de canal.

La estructura general del sistema, basada en estos subsistemas se muestran en la siguiente figura.

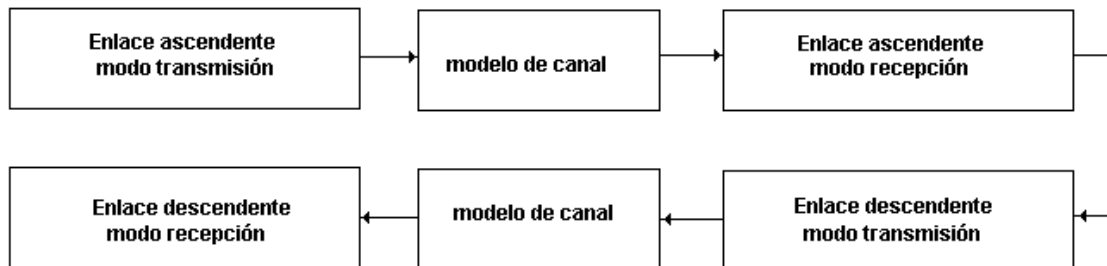


Figura 9 Estructura general del sistema

3.1 MODELO DE SIMULACIÓN: SUBSISTEMA DE ENLACE ASCENDENTE MODO TRANSMISIÓN

La implementación del subsistema de enlace ascendente modo transmisión en el nivel más alto de abstracción se muestra en la figura 10.

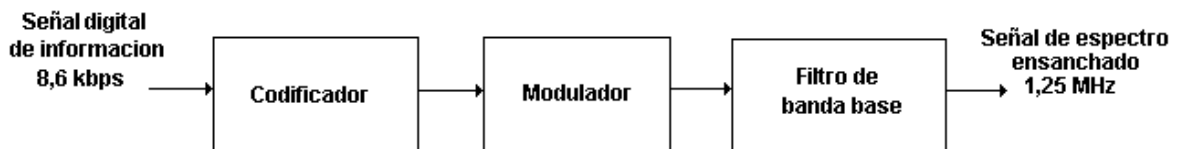


Figura 10. Estructura del subsistema de enlace ascendente modo transmisión

Sin embargo, de acuerdo al análisis realizado en la sección anterior, dos de estos tres bloques generales corresponden a sujetos con una estructura interna definida. El bloque del codificador presenta la siguiente estructura interna:

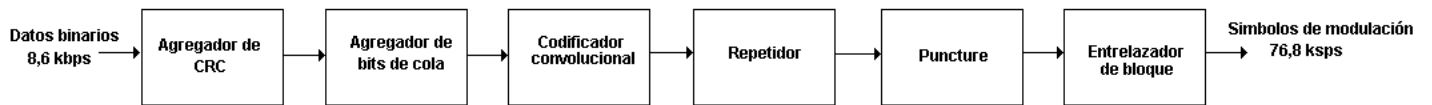


Figura 11. Estructura interna del bloque codificador

El bloque modulador presenta la siguiente estructura interna:



Figura 12. Estructura interna del bloque modulador

Por lo tanto, y teniendo en cuenta los bloques generales (Objetos) mostrados en la figura 10, la caracterización para cada uno de las partes del subsistema de enlace ascendente modo transmisión es la siguiente:

3.1.1 Codificador

- Señales de entrada: Señal digital que corresponde a los datos de información de usuario.
- Variables de entrada:
 - Tasa de bits (8.6 kbps)
 - Bits por trama (172 bits cada 20 ms)
- Señales de salida: Señal digital codificada.
- Variables de salida:

- Tasa de bits (76,8 ksps)
- Bits por trama (1536 cada 20 ms)

- Señales propias de procesos internos:

El bloque codificador, identificado como sujeto en el análisis y recolección de información, tiene internamente 6 componentes con sus respectivas señales y variables. Estas se muestran a continuación para cada componente:

3.1.1.1 Agregador de CRC

- Señales de entrada: Señal digital a 8,6 kbps en tramas de 172 bits cada 20 ms.
- Variables de entrada:
 - Polinomio generador de CRC
 - Tasa de bits (8,6 kbps)
 - Bits por trama (172 cada 20 ms)
- Señales de salida: Señal digital con una señal velocidad de 9,2 kbps en tramas de 184 bits (172 bits de datos más 12 bits del CRC) cada 20 ms. correspondiente a los datos de usuario mas el CRC calculado
- Variables de salida:
 - Tasa de bits (9,2 kbps)
 - Bits por trama (184 cada 20 ms)
- Descripción matemática:

La teoría del CRC consiste en que dado una trama de k bits, el transmisor genera una secuencia de n bits, denominada FCS (Frame Check Sequence), de tal manera que la trama resultante, de $n + k$ bits, sea divisible por algún número predeterminado. El receptor hará la operación inversa, es decir, dividirá la trama recibida por este número y si el residuo es cero, es indicativo de que no hay errores. Una trama de k bits se puede representar por un polinomio de grado $k - 1$, donde los coeficientes del polinomio son los bits de la trama

$$M(x) = s_{k-1} x^{k-1} + s_{k-2} x^{k-2} + \dots + s_1 x + s_0 \quad (1)$$

Donde $s_k = 0$ si el bit de la posición k es 0 y $s_k = 1$ si el bit vale 1.

Por ejemplo la trama 10110, se representa por el polinomio $M(x) = x^4 + x^2 + x$

Se debe definir el número de bits L de que constará el FCS. Con este dato, se genera un polinomio generador $G(x)$ de grado L , para que de esta forma el residuo sea de grado $L - 1$. Este polinomio es el que se empleará para dividir el polinomio resultante del contenido de la trama.

$$\text{CRC} = \text{residuo} ((M(x) \cdot x^L) / G(x)) \quad (2)$$

En recepción, se debe realizar la operación inversa.

El funcionamiento del bloque agregador de CRC se rige por lo especificado en el numeral 2.1.3.1.4 del documento estándar TIA/EIA IS-2000.2-c.

3.1.1.2 Agregador de bits de cola

- Señales de entrada: Señal digital de salida del agregador de CRC a 9,2 kbps en tramas de 184 bits cada 20 ms.
- Variables de entrada:
 - Tasa de bits (9,2 kbps)
 - Bits por trama (184 cada 20 ms)
 - Número de bits cola (8)
- Señales de salida: Señal digital a 9,6 kbps en tramas de 192 bits (172 bits de datos + 12 bits del CRC + 8 bits de cola) cada 20 ms.
- Variables de salida:
 - Tasa de bits (9,6 kbps)
 - Bits por trama (192 cada 20 ms)

- Descripción matemática:

El bloque agregador de bits de cola inserta ocho bits, que reinician al codificador convolucional, cada uno con valor binario cero. Como se describe en 2.1.3.9.2.2 del documento estándar TIA/EIA IS-2000.2-c.

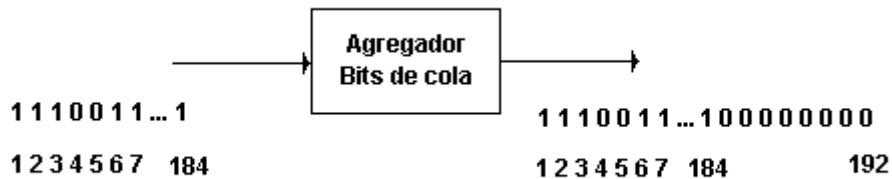


Figura 13. Funcionamiento del bloque agregador de bits de cola

3.1.1.3 Codificador convolucional

- Señales de entrada: Señal digital a 9,6 kbps en tramas de 192 bits cada 20 ms.
- Variables de entrada:
 - Funciones generadoras
- Señales de salida: Señal codificada convolucionalmente a 38,4 kbps en tramas de 768 bits (tasa de codificación de $\frac{1}{4}$) cada 20 ms.
- Variables de salida:
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 cada 20 ms)
- Descripción matemática:

La codificación convolucional es una codificación continua en la que la secuencia de bits codificada depende de los bits previos. Un código convolucional queda especificado por tres parámetros (n , k , K):

 - n es el número de bits de la palabra codificada.
 - k es el número de bits de la palabra de datos.
 - K es la memoria del código o longitud restringida

La relación de codificación se define como:

$$R = \frac{k}{n} \quad (3)$$

Un codificador convolucional puede representarse por medio de un diagrama de estados de transición (máquina de estados) ya que tiene memoria finita. Una manera de representar las distintas transiciones y los caminos que éstas máquinas de estado describen es mediante un Diagrama de Trellis. Una descripción de Trellis de un codificador convolucional muestra cómo cada posible entrada al codificador influye en ambas salidas y a la transición de estado del codificador. Un código de longitud K tiene un diagrama de Trellis con 2^{K-1} estados en cada intervalo t_i .

Los parámetros para la codificación convolucional se especifican en el documento estándar TIA/EIA IS-2000.2-c.

3.1.1.4 Repetidor

- Señales de entrada: Señal digital codificada convolucionalmente a 38,4 kbps en tramas de 768 bits cada 20 ms.
- Variables de entrada:
 - Factor de repetición (2X)
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 cada 20 ms)
- Señales de salida: Señal digital a 76,8 kbps en tramas de 1536 bits cada 20 ms.
- Variables de salida:
 - Tasa de bits (76,8 kbps)
 - Bits por trama (1536 cada 20 ms)

- Descripción matemática:
Este bloque repite cada bit de entrada en un número de veces especificada por el factor de repetición. Mantiene la velocidad de trama incrementando la tasa de bits.

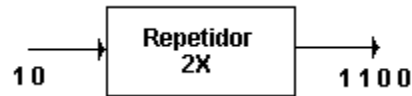


Figura 14. Funcionamiento del bloque Repetidor

El factor de repetición se define en el documento estándar TIA/EIA IS-2000.2-c.

3.1.1.5 Puncture

- Señales de entrada: Señal digital a 76,8 kbps en tramas de 1536 bits cada 20 ms.
- Variables de entrada:
 - Tasa de bits (76,8 kbps)
 - Bits por trama (1536 cada 20 ms)
 - Patrón de puncture.
- Señales de salida: Señal digital a 76,8 kbps en tramas de 1536 bits cada 20 ms.
- Variables de salida:
 - Tasa de bits (76,8 kbps)
 - Bits por trama (1536 cada 20 ms)
- Descripción matemática:
Este bloque adapta las tasas de bits cuando se utilizan tasas de datos variables utilizando un patrón de puncture, que se repite para todos los símbolos, en el que un '1' significa que el bit se conserva y un '0' significa que el bit se elimina. El patrón de puncture se especifica en 2.1.3.1.6 del documento estándar TIA/EIA IS-2000.2-c. Para este modelo de simulación, no hay proceso de puncturing de

acuerdo a lo especificado en la figura 2.1.3.1.1.1-10. del documento estándar TIA/EIA IS-2000.2-c.

3.1.1.6 Entrelazador

- Señales de entrada: Señal digital a 76,8 kbps en tramas de 1536 bits cada 20 ms.
- Variables de entrada:
 - Tasa de bits (76,8 kbps)
 - Bits por trama (1536 cada 20 ms)
 - Función de salida de los bits entrelazados
- Señales de salida: Señal digital entrelazada a 76,8 kbps en tramas de 1536 bits cada 20 ms.
- Variables de salida:
 - Tasa de bits (76,8 kbps)
 - Bits por trama (1536 cada 20 ms)
- Descripción matemática:

El entrelazado de bits consiste en una reorganización del orden de una secuencia de símbolos binarios de una forma determinística y única. El entrelazado se utiliza para dispersar las ráfagas de errores y para reducir el efecto de estas en los bits de información. La función de reordenamiento del bloque entrelazador se especifica en 2.1.3.1.7 del documento estándar TIA/EIA IS-2000.2-c.

3.1.2 Modulador

- Señales de entrada: Señal digital a 76,8 kbps en tramas de 1536 bits cada 20 ms.
- Variables de entrada:
 - Longitud del código de Walsh (16 para el canal fundamental ascendente)
 - Índice de código de Walsh (4 para el canal fundamental ascendente)

- Polinomio generador de código largo.
 - Máscara PLCM_37 para fase de código largo.
 - Polinomios generadores de secuencias PN I y Q
 - Fases de las secuencias PN
 - Tasa de bits (76,8 kbps)
 - Bits por trama (1536 cada 20 ms)
- Señales de salida: Señal digital en fase (Canal I) y en cuadratura (Canal Q) ensanchada complejamente a una tasa de chips de 1,2288 Mcps
 - Variables de salida:
 - Tasa de chips de salida (1,2288 Mcps)
 - Señales propias de procesos internos:

El bloque modulador, identificado como sujeto en el análisis y recolección de información, tiene internamente 2 componentes con sus respectivas señales y variables. Estas se muestran a continuación para cada componente:

3.1.2.1 Ensanchador ortogonal

- Señales de entrada: Señal digital a 76,8 kbps en tramas de 1536 bits cada 20 ms.
- Variables de entrada:
 - Longitud del código de Walsh (16 para el canal fundamental ascendente)
 - Índice de código de Walsh (4 para el canal fundamental ascendente)
 - Tasa de bits (76,8 kbps)
 - Bits por trama (1536 cada 20 ms)
- Señales de salida: Señal ensanchada ortogonalmente a 1,2288 Mcps
- Variables de salida:
 - Tasa de chips (1,2288 Mcps)

- Descripción matemática:

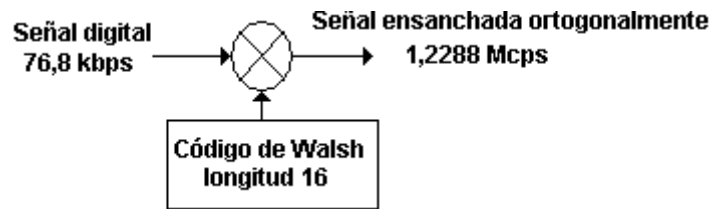


Figura 15. Funcionamiento del bloque ensanchador ortogonal

3.1.2.2 Ensanchador complejo

- Señales de entrada: Señal ensanchada ortogonalmente a 1,2288 Mcps
- Variables de entrada:
 - Polinomio generador de código largo.
 - Máscara PLCM_37 para fase de código largo.
 - Polinomios generadores de secuencias PN I y Q
 - Fases de las secuencias PN
 - Tasa de chips (1,2288 Mcps)
- Señales de salida: Señal en fase (Canal I) y en cuadratura (Canal Q) ensanchada complejamente a una tasa de chips de 1,2288 Mcps
- Variables de salida:
 - Tasa de chips (1,2288 Mcps)
- Descripción matemática:

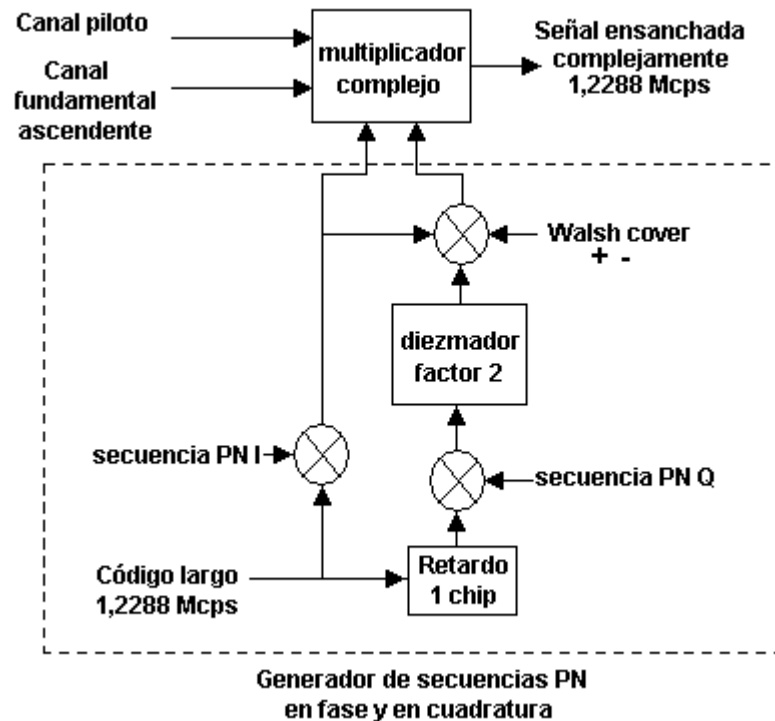


Figura 16. Funcionamiento del bloque ensanchador complejo

3.1.3 Filtro de banda base

- Señales de entrada: Señal en fase (Canal I) y en cuadratura (Canal Q) ensanchada complejamente a una tasa de chips de 1,2288 Mcps
- Variables de entrada:
 - Coeficientes del filtro FIR
- Señales de salida: Señal filtrada de espectro ensanchado con ancho de banda de 1,25 Mhz
- Descripción matemática
 La descripción matemática del filtro de banda base se encuentra en 2.1.3.1.13.1 del documento estándar TIA/EIA IS-2000.2-c.

3.2 MODELO DE SIMULACIÓN: SUBSISTEMA DE ENLACE ASCENDENTE MODO RECEPCIÓN

La implementación del subsistema de enlace ascendente modo recepción en el nivel más alto de abstracción se muestra en la figura 17.

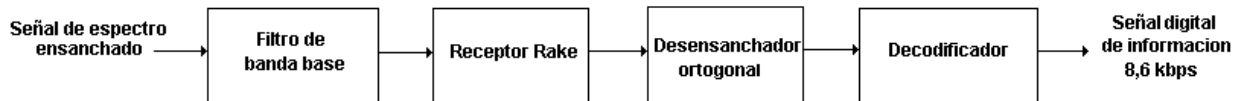


Figura 17. Estructura del subsistema de enlace ascendente modo recepción

Sin embargo, de acuerdo al análisis realizado en la sección anterior, tres de estos cuatro bloques generales corresponden a sujetos con una estructura interna definida. El bloque receptor Rake presenta la siguiente estructura interna:

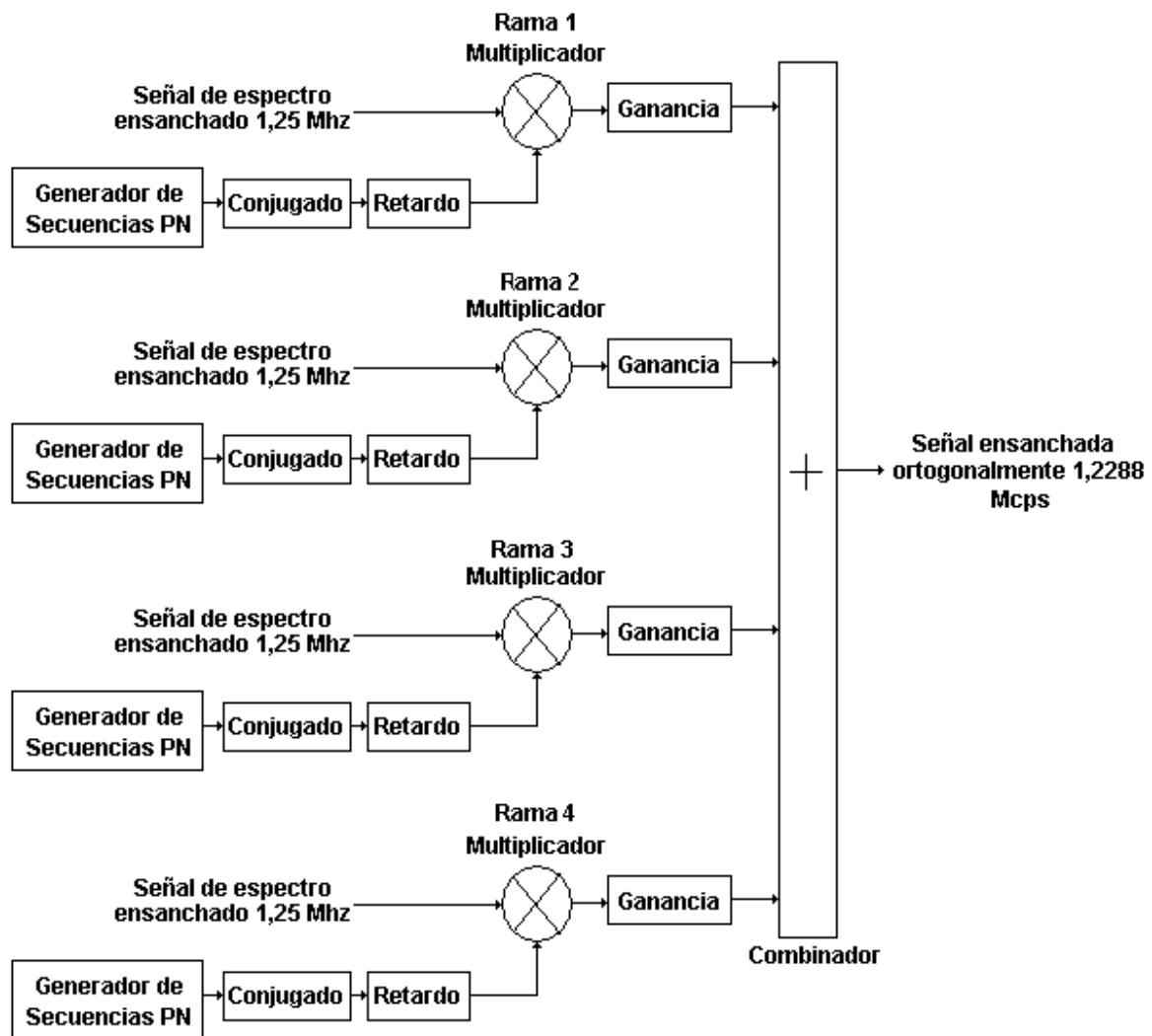


Figura 18. Estructura interna del bloque receptor Rake

El bloque desensanchador ortogonal presenta la siguiente estructura interna:



Figura 19. Estructura interna del bloque desensanchador ortogonal

El bloque del decodificador presenta la siguiente estructura interna:

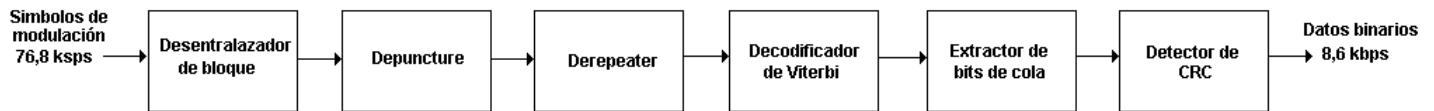


Figura 20. Estructura interna del bloque decodificador

Por lo tanto, y teniendo en cuenta los bloques generales (Objetos) mostrados en la figura 17, la caracterización para cada uno de las partes del subsistema de enlace ascendente modo recepción es la siguiente:

3.2.1 Filtro banda base

- Señales de entrada: Señal de espectro ensanchado proveniente del modelo de canal
- Variables de entrada:
 - Coeficientes del filtro FIR
- Señales de salida: Señal filtrada de espectro ensanchado con ancho de banda de 1,25 MHz
- Descripción matemática
La descripción matemática del filtro de banda base se encuentra en 2.1.3.1.13.1 del documento estándar TIA/EIA IS-2000.2-c.

3.2.2 Receptor Rake

- Señales de entrada: Señal de espectro ensanchado afectada por la multitrayectoria y el ruido proveniente del filtro de banda base.
- Variables de entrada:
 - Vector de retardos de multitrayectoria

- Vector de desvanecimientos de multitrayectoria
- Señales de salida: Señal ensanchada ortogonalmente a 1,2288 Mcps
- Variables de salida:
 - Tasa de chips (1,2288 Mcps)
- Descripción matemática:

La recepción Rake es una técnica de recepción que utiliza varios correlacionadores para procesar individualmente las componentes de multitrayectoria de una señal. Las salidas de los correlacionadores se combinan para mejorar la señal. Cada rama realiza un proceso de correlación de la señal de entrada con las secuencias PN I y Q propias del usuario, cada una de las ramas se sincroniza con el retardo y la ganancia de una de las componentes de multitrayectoria de la señal que se quiere recuperar.
- Señales propias de procesos internos:

El bloque receptor Rake, identificado como sujeto en el análisis y recolección de información, tiene internamente 2 componentes con sus respectivas señales y variables. Estas se muestran a continuación para cada componente:

3.2.2.1 Rama del receptor

- Señales de entrada: Señal de espectro ensanchado afectada por la multitrayectoria y el ruido proveniente del filtro de banda base.
- Variables de entrada:
 - Retardo de multitrayectoria
 - Desvanecimiento por multitrayectoria
 - Polinomio generador de código largo.
 - Máscara PLCM_37 para fase de código largo.
 - Polinomios generadores de secuencias PN I y Q
 - Fases de las secuencias PN

- Señales de salida: Señal ensanchada ortogonalmente a 1,2288 Mcps con retardo y desvanecimiento por multitrayectoria

- Variables de salida:
 - Tasa de chips (1,2288 Mcps)
 - Retardo de multitrayectoria
 - Desvanecimiento por multitrayectoria

3.2.2.2 Combinador

- Señales de entrada: Señal ensanchada ortogonalmente a 1,2288 Mcps con retardo y desvanecimiento por multitrayectoria

- Variables de entrada:
 - Tasa de chips (1,2288 Mcps)

- Señales de salida: Señal ensanchada ortogonalmente a 1,2288 Mcps libre de los efectos de ruido y multitrayectoria

- Variables de salida:
 - Tasa de chips (1,2288 Mcps)

3.2.3 Desensanchador ortogonal

- Señales de entrada: Señal ensanchada ortogonalmente a 1,2288 Mcps libre de los efectos de ruido y multitrayectoria

- Variables de entrada:
 - Longitud del código de Walsh (16 para el canal fundamental ascendente)
 - Índice de código de Walsh (4 para el canal fundamental ascendente)
 - Tasa de chips (1,2288 Mcps)

- Señales de salida: Señal digital a 76,8 kbps en tramas de 1536 bits cada 20 ms.

- Variables de salida:
 - Tasa de bits (76,8 kbps)
 - Bits por trama (1536 bits)

- Descripción matemática:

Este bloque realiza la multiplicación de la señal de entrada por el código de Walsh del canal. Ver figura 19.

3.2.4 Decodificador

- Señales de entrada: Señal digital codificada a 76,8 kbps en tramas de 1536 bits cada 20 ms.

- Variables de entrada:
 - Tasa de bits (76,8 kbps)
 - Bits por trama (1536 bits cada 20 ms)

- Señales de salida: Señal digital a 8,6 kbps en tramas de 172 bits cada 20 ms.

- Variables de salida:
 - Tasa de bits (8,6 kbps)
 - Bits por trama (172 bits cada 20 ms)

- Señales propias de procesos internos:

El bloque decodificador, identificado como sujeto en el análisis y recolección de información, tiene internamente 6 componentes con sus respectivas señales y variables. Estas se muestran a continuación para cada componente:

3.2.4.1 Desentrelazador

- Señales de entrada: Señal digital entrelazada a 76,8 kbps en tramas de 1536 bits cada 20 ms.

- Variables de entrada:

- Tasa de bits (76,8 kbps)
 - Bits por trama (1536 cada 20 ms)
 - Función de salida de los bits entrelazados
- Señales de salida: Señal digital desentrelazada a 76,8 kbps en tramas de 1536 bits cada 20 ms. Variables de salida:
 - Tasa de bits (76,8 kbps)
 - Bits por trama (1536 cada 20 ms)
 - Descripción matemática:

El desentrelazado de bits consiste el proceso inverso al realizado en el entrelazador.

3.2.4.2 Depuncture

- Señales de entrada: Señal digital a 76,8 kbps en tramas de 1536 bits cada 20 ms.
- Variables de entrada:
 - Patrón de puncture
 - Tasa de bits (76,8 kbps)
 - Bits por trama (1536 bits cada 20 ms)
- Señales de salida: Señal digital a 76,8 kbps en tramas de 1536 bits cada 20 ms.
- Variables de salida:
 - Tasa de bits (76,8 kbps)
 - Bits por trama (1536 bits cada 20 ms)
- Descripción matemática:

Este bloque realiza el proceso inverso al puncturing realizado en el codificador.

3.2.4.3 Derepeater

- Señales de entrada: Señal digital a 76,8 kbps en tramas de 1536 bits cada 20 ms.

- Variables de entrada:
 - Factor de repetición
 - Tasa de bits (76,8 kbps)
 - Bits por trama (1536 bits cada 20 ms)

- Señales de salida: Señal digital a 38,4 kbps en tramas de 768 bits cada 20 ms.

- Variables de salida:
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 bits cada 20 ms)

- Descripción matemática:

Este bloque elimina los símbolos repetidos de acuerdo al factor de repetición. Mantiene la velocidad de trama disminuyendo la tasa de bits.

3.2.4.4 Decodificador de Viterbi

- Señales de entrada: Señal digital codificada convolucionalmente a 38,4 kbps en tramas de 768 bits cada 20 ms.

- Variables de entrada:
 - Funciones generadoras del codificador convolucional
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 bits cada 20 ms)

- Señales de salida: Señal digital a 9,6 kbps en tramas de 192 bits cada 20 ms.

- Variables de salida:
 - Tasa de bits (9,6 kbps)
 - Bits por trama (192 bits cada 20 ms)

- Descripción matemática:

El bloque de decodificación de Viterbi recupera la información codificada convolucionalmente por medio de la aplicación del algoritmo de Viterbi. El proceso

consiste en desechar algunos de todos los caminos posibles del diagrama de Trellis, lo que se consigue aplicando este método es reducir el número de cálculos. Según el algoritmo de Viterbi, para reducir el número de cálculos, cada vez que dos trayectos (también llamados ramas) se junten en un estado en el Diagrama de Trellis, el de mayor métrica acumulada se desecha en la búsqueda del trayecto óptimo. Esto se debe a que el estado actual resume la historia de todos los estados anteriores en cuanto a su influencia en los estado posteriores. Esto se hace en los 2^{k-1} estados, se pasa al intervalo t_{i+1} y se repite el proceso.

3.2.4.5 Extractor de bits de cola

- Señales de entrada: Señal digital a 9,6 kbps en tramas de 192 bits cada 20 ms.
- Variables de entrada:
 - Tasa de bits (9,6 kbps)
 - Bits por trama (192 bits)
 - Número de bits de cola (8 bits)
- Señales de salida: Señal digital a 9,2 kbps en tramas de 184 bits cada 20 ms
- Variables de salida:
 - Tasa de bits (9,2 kbps)
 - Bits por trama (184 bits cada 20 ms)
- Descripción matemática
Este bloque extrae los bits de cola dependiendo del número de bits agregados en el transmisor.

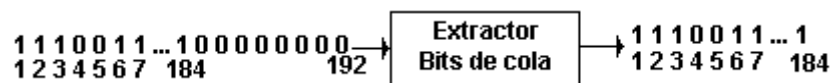


Figura 21. Funcionamiento del bloque extractor de bits de cola

3.2.4.6 Detector de CRC

- Señales de entrada: Señal digital a 9,2 kbps en tramas de 184 bits cada 20 ms
- Variables de entrada:
 - Polinomio generador de CRC
 - Tasa de bits (9,2 kbps)
 - Bits por trama (184 bits cada 20 ms)
- Señales de salida: Señal digital a 8,6 kbps en tramas de 172 bits cada 20 ms, que corresponde a la señal de información recuperada.
- Variables de salida:
 - Tasa de bits (8,6 kbps)
 - Bits por trama (172 bits cada 20 ms)
- Descripción matemática:

Este bloque realiza el proceso inverso al proceso de calculo del CRC, es decir, dividirá la trama recibida por el polinomio y si el residuo es cero, es indicativo de que no hay errores.

3.3 MODELO DE SIMULACIÓN: SUBSISTEMA DE ENLACE DESCENDENTE MODO TRANSMISIÓN

La implementación del subsistema de enlace descendente modo transmisión en el nivel más alto de abstracción se muestra en la figura 22.



Figura 22. Estructura del subsistema de enlace descendente modo transmisión

Sin embargo, de acuerdo al análisis realizado, tres de estos cuatro bloques generales corresponden a sujetos con una estructura interna definida. El bloque del codificador

presenta una estructura interna similar a la mostrada en la figura 11, sin embargo los símbolos de modulación de salida tienen una tasa de 38,4 ksps con 768 bits por trama cada 20 ms. El bloque modulador presenta la siguiente estructura interna:



Figura 23. Estructura interna del bloque modulador

Por lo tanto, y teniendo en cuenta los bloques generales (Objetos) mostrados en la figura 22, la caracterización para cada uno de las partes del subsistema de enlace descendente modo transmisión es la siguiente:

3.3.1 Codificador

- Señales de entrada: Señal digital que corresponde a los datos de información de usuario.
- Variables de entrada:
 - Tasa de bits (8.6 kbps)
 - Bits por trama (172 bits cada 20 ms)
- Señales de salida: Señal digital codificada.
- Variables de salida:
 - Tasa de bits (38,4 ksps)
 - Bits por trama (768 bits cada 20 ms)
- Señales propias de procesos internos:

El bloque codificador, identificado como sujeto en el análisis y recolección de información, tiene internamente 6 componentes con sus respectivas señales y variables. Estas son idénticas a las definidas en el modelo del subsistema de enlace ascendente, excepto para el repetidor y el entrelazador de bloque, los cuales se describen a continuación.

3.3.1.1 Repetidor

- Señales de entrada: Señal digital codificada convolucionalmente a 38,4 kbps en tramas de 768 bits
- Variables de entrada:
 - Factor de repetición (1X)
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 cada 20 ms)
- Señales de salida: Señal digital a 38,4 kbps en tramas de 768 bits cada 20 ms.
- Variables de salida:
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 cada 20 ms)
- Descripción matemática:

Este bloque repite cada bit de entrada un número de veces especificada por el factor de repetición. Mantiene la velocidad de trama incrementando la tasa de bits.

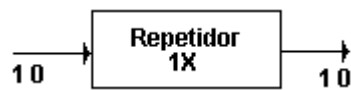


Figura 24. Funcionamiento del bloque Repetidor

El factor de repetición se define en el documento estándar TIA/EIA IS-2000.2-c.

3.3.1.2 Entrelazador

- Señales de entrada: Señal digital a 38,4 kbps en tramas de 768 bits cada 20 ms.
- Variables de entrada:
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 cada 20 ms)

- Función de salida de los bits entrelazados
- Señales de salida: Señal digital entrelazada a 38,4 kbps en tramas de 768 bits cada 20 ms.
- Variables de salida:
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 cada 20 ms)
- Descripción matemática:

El entrelazado de bits consiste en una reorganización del orden de una secuencia de símbolos binarios de una forma determinística y única. El entrelazado se utiliza para dispersar las ráfagas de errores y para reducir el efecto de estas en los bits de información. La función de reordenamiento del bloque entrelazador se especifica en 3.1.3.1.7.1 del documento estándar TIA/EIA IS-2000.2-c.

3.3.2 Modulador

- Señales de entrada: Señal digital a 38,4 kbps en tramas de 768 bits cada 20 ms.
- Variables de entrada:
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 bits cada 20 ms)
- Señales de salida: Señal de espectro ensanchado a 1,2288 Mcps
- Variables de salida:
 - Tasa de chips (1,2288 Mcps)
- Descripción matemática:

El funcionamiento del bloque modulador se define por su estructura interna, cuya caracterización se hace a continuación.

- Señales propias de procesos internos:

3.3.2.1 Scrambling de datos

- Señales de entrada: Señal digital a 38,4 kbps en tramas de 768 bits cada 20 ms.
Señal digital a 800 bps correspondiente al subcanal de control de potencia.
- Variables de entrada:
 - Polinomio generador de código largo
 - Máscara PLCM_37
 - Tasa de bits de la señal de símbolos de modulación (38,4 kbps)
 - Bits por trama de la señal de símbolos de modulación (768 bits cada 20 ms)
 - Tasa de bits del subcanal de control de potencia (800 bps)
- Señales de salida: Señal digital a 38,4 kbps en tramas de 768 bits cada 20 ms, correspondiente a la señal de información y al subcanal de control de potencia.
- Variables de salida:
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 bits cada 20 ms)
- Descripción matemática
El funcionamiento del bloque de scrambling de datos se encuentra especificado en 3.1.3.1.9 del documento estándar TIA/EIA IS-2000.2-c.

3.3.2.2 Ensanchador cuasi-ortogonal

- Señales de entrada: Señal digital a 38,4 kbps en tramas de 768 bits cada 20 ms.
- Variables de entrada:
 - Longitud de código de Walsh (64 para el canal fundamental)
 - Índice de Walsh

- Máscara QOF
 - Función de Walsh de rotación
-
- Señales de salida: Señal compleja ensanchada cuasi-ortogonalmente a 1,2288 Mcps.
 - Variables de salida:
 - Tasa de chips (1,2288 Mcps)
 - Descripción matemática:

El funcionamiento del bloque ensanchador cuasi-ortogonal se define por lo especificado en 3.1.3.1.15 del documento estándar TIA/EIA IS-2000.2-c.

3.3.2.3 Ensanchador complejo

- Señales de entrada: Señal compleja ensanchada cuasi-ortogonalmente a 1,2288 Mcps.
- Variables de entrada:
 - Tasa de chips (1,2288 Mcps)
 - Polinomio generador de secuencias PN I y Q
 - Fase del polinomio generador de secuencias PN I y Q
- Señales de salida: Señal ensanchada complejamente a una tasa de 1,2288 Mcps
- Variables de salida:
 - Tasa de chips (1,2288 Mcps)
- Descripción matemática:

El funcionamiento de este bloque se especifica en 3.1.3.1.16 del documento estándar TIA/EIA IS-2000.2-c.

3.3.3 Filtro de banda base

Tiene la misma descripción realizada para el filtro de banda base del enlace ascendente.

3.4 MODELO DE SIMULACIÓN: SUBSISTEMA DE ENLACE DESCENDENTE MODO RECEPCIÓN

La implementación del subsistema de enlace descendente modo recepción en el nivel más alto de abstracción se muestra en la figura 25.

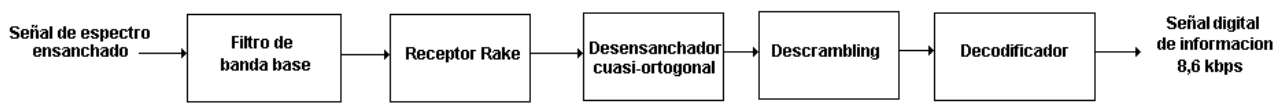


Figura 25. Estructura del subsistema de enlace ascendente modo recepción

Sin embargo, de acuerdo al análisis realizado en la sección anterior, cuatro de estos cinco bloques generales corresponden a sujetos con una estructura interna definida. El bloque del decodificador presenta una estructura interna similar a la mostrada en la figura 18. Con excepción de la tasa de bits de entrada que es de 38,4 kbps. El bloque de receptor Rake es idéntico al mostrado en la figura 20. El bloque desensanchador cuasi-ortogonal se muestra a continuación:

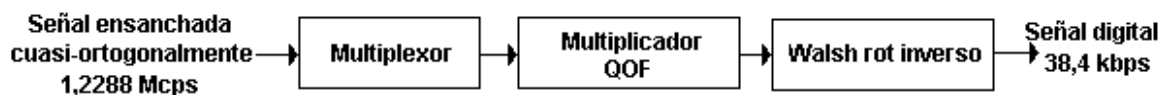


Figura 26. Estructura interna del bloque desensanchador cuasi-ortogonal

La estructura interna del descrambling de datos se muestra a continuación:

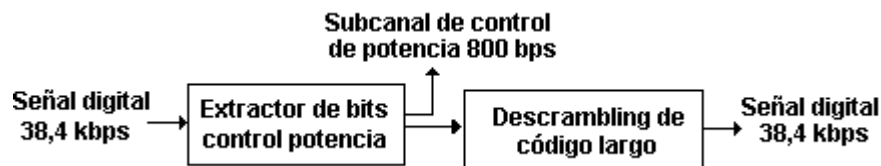


Figura 27. Estructura interna del bloque descrambling de datos

Por lo tanto, y teniendo en cuenta los bloques generales (Objetos) mostrados en la figura 25, la caracterización para cada uno de las partes del subsistema de enlace descendente modo recepción es la siguiente:

3.4.1 Filtro banda base

El mismo definido para el modelo del subsistema de enlace ascendente

3.4.2 Receptor Rake

- Señales de entrada: Señal de espectro ensanchado, afectada por la multitrayectoria y el ruido, proveniente del filtro de banda base.
- Variables de entrada:
 - Vector de retardos de multitrayectoria
 - Vector de desvanecimientos por multitrayectoria
- Señales de salida: Señal ensanchada cuasi-ortogonalmente a 1,2288 Mcps
- Variables de salida:
 - Tasa de chips (1,2288 Mcps)
- Descripción matemática: Similar a la definida para el receptor Rake del enlace ascendente
- Señales propias de procesos internos:

El bloque receptor Rake, identificado como sujeto en el análisis y recolección de información, tiene internamente 2 componentes con sus respectivas señales y variables. Estas se muestran a continuación para cada componente:

3.4.2.1 Rama del receptor

- Señales de entrada: Señal de espectro ensanchado afectada por la multitrayectoria y el ruido proveniente del filtro de banda base.

- Variables de entrada:
 - Retardo de multitrayectoria
 - Desvanecimiento por multitrayectoria
 - Polinomios generadores de secuencias PN I y Q
 - Fases de las secuencias PN

- Señales de salida: Señal ensanchada cuasi-ortogonalmente a 1,2288 Mcps con retardo y desvanecimiento por multitrayectoria

- Variables de salida:
 - Tasa de chips (1,2288 Mcps)
 - Retardo de multitrayectoria
 - Desvanecimiento por multitrayectoria

3.4.2.2 Combinador

- Señales de entrada: Señal ensanchada ortogonalmente a 1,2288 Mcps con retardo y desvanecimiento por de multitrayectoria

- Variables de entrada:
 - Tasa de chips (1,2288 Mcps)

- Señales de salida: Señal ensanchada ortogonalmente a 1,2288 Mcps libre de los efectos de ruido y multitrayectoria

- Variables de salida:
 - Tasa de chips (1,2288 Mcps)

3.4.3 Desensanchador cuasi-ortogonal

- Señales de entrada: Señal ensanchada cuasi-ortogonalmente a 1,2288 Mcps libre de los efectos de ruido y multitrayectoria

- Variables de entrada:
 - Longitud del código de Walsh (64 para el canal fundamental)
 - Índice de código de Walsh
 - Máscara QOF
 - Función de Walsh de rotación
 - Tasa de chips (1,2288 Mcps)

- Señales de salida: Señal digital a 38,4 kbps en tramas de 768 bits cada 20 ms.

- Variables de salida:
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 bits)

- Descripción matemática:
Este bloque realiza el proceso inverso al descrito para el bloque de ensanchamiento cuasi-ortogonal.

3.4.4 Descrambling de datos

- Señales de entrada: Señal digital a 38,4 kbps en tramas de 768 bits cada 20 ms

- Variables de entrada:
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 bits cada 20 ms)

- Señales de salida: Señal digital a 38,4 kbps en tramas de 768 bits cada 20 ms
Subcanal de control de potencia

- Variables de salida:
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 bits cada 20 ms)

- Descripción matemática:

Este bloque realiza el proceso inverso al realizado en el scrambling de datos del modo transmisión.

- Señales propias de procesos internos

3.4.4.1 Extracción de bits de control de potencia

- Señales de entrada: Señal digital a 38,4 kbps en tramas de 768 bits cada 20 ms
- Variables de entrada:
 - Polinomio generador de código largo
 - Máscara PLCM_37
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 bits cada 20 ms)
- Señales de salida: Señal digital a 38,4 kbps en tramas de 768 bits cada 20 ms
Subcanal de control de potencia a 800 bps
- Variables de salida:
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 bits cada 20 ms)
 - Tasa de bits del subcanal de control de potencia (800 bps)

3.4.4.2 Descrambling de código largo

- Señales de entrada: Señal digital a 38,4 kbps en tramas de 768 bits cada 20 ms
- Variables de entrada:
 - Polinomio generador de código largo
 - Máscara PLCM_37
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 bits cada 20 ms)
- Señales de salida: Señal digital a 38,4 kbps en tramas de 768 bits cada 20 ms

- Variables de salida:
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 bits cada 20 ms)

3.4.5 Decodificador

El decodificador del enlace descendente es muy similar al decodificador del enlace ascendente. Las únicas diferencias se encuentran en los procesos internos de eliminación de símbolos repetidos (Derepeater) y desentrelazador de bloque.

- Señales de entrada: Señal digital codificada a 38,4 kbps en tramas de 768 bits cada 20 ms.
- Variables de entrada:
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 bits cada 20 ms)
- Señales de salida: Señal digital a 8,6 kbps en tramas de 172 bits cada 20 ms.
- Variables de salida:
 - Tasa de bits (8,6 kbps)
 - Bits por trama (172 bits cada 20 ms)
- Señales propias de procesos internos:
Debido a su similitud con el decodificador del enlace ascendente, solo se muestran los procesos internos que se diferencian:

3.4.5.1 Desentrelazador

- Señales de entrada: Señal digital entrelazada a 38,4 kbps en tramas de 768 bits cada 20 ms.

- Variables de entrada:
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 cada 20 ms)
 - Función de salida de los bits entrelazados

- Señales de salida: Señal digital a 38,4 kbps en tramas de 768 bits cada 20 ms.

- Variables de salida:
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 cada 20 ms)

- Descripción matemática:

El desentrelazado de bits consiste el proceso inverso al realizado en el entrelazador.

3.4.5.2 Derepeater

- Señales de entrada: Señal digital a 38,4 kbps en tramas de 768 bits cada 20 ms.

- Variables de entrada:
 - Factor de repetición (1X)
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 bits cada 20 ms)

- Señales de salida: Señal digital a 38,4 kbps en tramas de 768 bits cada 20 ms.

- Variables de salida:
 - Tasa de bits (38,4 kbps)
 - Bits por trama (768 bits cada 20 ms)

- Descripción matemática:

Este bloque elimina los símbolos repetidos de acuerdo al factor de repetición. Mantiene la velocidad de trama disminuyendo la tasa de bits.

3.5 MODELO DE SIMULACIÓN: SUBSISTEMA DE MODELO DE CANAL

La implementación del subsistema de modelo de canal en el nivel más alto de abstracción se muestra en la figura 28.



Figura 28. Estructura del subsistema de modelo de canal

Por lo tanto, y teniendo en cuenta los bloques generales (Objetos) mostrados en la figura 28, la caracterización para cada uno de las partes del subsistema de modelo del canal es la siguiente:

3.5.1 Multitrayectoria

- Señales de entrada: Señal de espectro ensanchado.
- Variables de entrada:
 - Vector de retardos
 - Vector de desvanecimientos por multitrayectoria.
- Señales de salida: Señal de espectro ensanchado afectada por la multitrayectoria
- Descripción matemática:

Este bloque simula un canal con multitrayectoria por medio de la aplicación de diferentes retardos y desvanecimientos a cada una de las ramas en las que se distribuye la señal de entrada:



Figura 29. Funcionamiento del bloque de multitrayectoria

3.5.2 Ruido AWGN

- Señales de entrada: Señal de espectro ensanchado afectada por la multitrayectoria
- Variables de entrada:
 - Relación S/N
- Señales de salida: Señal de espectro ensanchado afectada por la multitrayectoria y el ruido AWGN
- Descripción matemática:

Este bloque añade una cantidad de ruido AWGN determinada por la relación S/N.

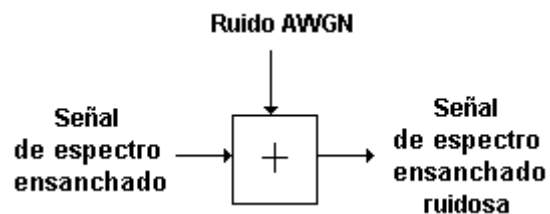


Figura 30. Funcionamiento del bloque ruido AWGN

4. EVALUACIÓN DEL MODELO

4.1 CHEQUEO DE VARIABLES

Después de analizar cada uno de los objetos, y teniendo en cuenta el estándar TIA/EIA IS-2000.2-c, se puede decir que el tipo y número de variables que se han definido para cada bloque satisfacen los requisitos para la representación de la información de entrada y salida de cada uno de los subsistemas del sistema total.

4.2 COMPLEJIDAD RESULTANTE DE CADA OBJETO (PROCESO)

El sistema que se simulará presenta una alta complejidad, sin embargo el análisis realizado está enfocado hacia subsistemas que facilitan la descripción y definición de los atributos y servicios de cada bloque u objeto, lo cual permite una visualizar claramente los comportamientos y procesos de interés definidos en los objetivos y fines de esta simulación, manejar un alto nivel de abstracción con la consecuente disminución de objetos, comprobar y visualizar las variables y las señales a lo largo de todo el sistema.

4.3 EVALUACIÓN DE OBJETIVOS

De acuerdo al modelo planteado y a los objetivos definidos, se puede concluir que este modelo permite evaluar y observar el comportamiento de los diferentes procesos que actúan sobre la señal de entrada a cada subsistema,

- El modelo por medio de los objetos y variables de cada subsistema permite la visualización y análisis de los procesos de codificación, ensanchamiento y recepción que sufre la señal de información que se introduce al sistema.
- Como consecuencia de la correcta definición de variables y de la adecuada subdivisión del sistema se puede decir que el modelo implementado representa adecuadamente al sistema y permite observar sus principales características por medio del análisis de los datos obtenidos.

4.4 COMPLEJIDAD DEL PROYECTO

El proyecto simulará únicamente un enlace unidireccional móvil – estación base – móvil a 9,6 kbps a nivel físico del sistema cdma2000 1X en su radio configuración 3, omitiendo características propias de otras radio configuraciones y velocidades de datos, por lo tanto desde el punto de vista de la complejidad del modelo obtenido, y teniendo en cuenta las características mencionadas del sistema a simular, se puede afirmar que es viable continuar con el proyecto.