

DISEÑO E IMPLEMENTACION DE UN PROTOTIPO PARA UN SISTEMA DE
POSICIONAMIENTO VEHICULAR UTILIZANDO UHF



GIOVANNY GONZALEZ OSORIO
JAIME ANDRES MUÑOZ PELAEZ

ANEXO

Director

LUIS ALFREDO GUERRERO

Ingeniero en Electrónica y Telecomunicaciones

UNIVERSIDAD DEL CAUCA
FACULTAD DE INGENIERIA ELECTRÓNICA Y TELECOMUNICACIONES
POPAYÁN
2006

Lista de Figuras

Figura No	Descripción	Pagina No
Figura 1	Descripción de pines del GPS	13
Figura 2	Descripción de la señal PPS	15
Figura 3	Diagrama de bloques del XR 2206	18
Figura 4	Generador FSK	21
Figura 5	Diagrama de bloques del XR2211	22
Figura 6	Diagrama funcional del sistema de decodificación FSK	27
Figura 7	Conexión general del circuito para FSK	27

Lista de Tablas

Tabla No	Descripción	Pagina No
Tabla 1.	<i>GGA - Global Positioning System Fix Data</i>	2
Tabla 2.	<i>VTG – Rumbo sobre la tierra y velocidad</i>	3
Tabla 3.	<i>RMC – Especificación mínima</i> <i>Recomendada de datos GPS</i>	3
Tabla 4.	<i>GSA - GPS DOP y Active Satellites</i>	4
Tabla 5.	<i>GSV – GPS Satélites en vista</i>	5
Tabla 6.	<i>ZDA – UTC Tiempo / Fecha y Tiempo</i> <i>Local (Zona de compensación)</i>	6
Tabla 7.	Descripción detallada de los pines del GPS	12
Tabla 8.	Descripción de pines del 2206	19
Tabla 9.	Descripción de pines del XR2211	23

TABLA DE CONTENIDO

A. NMEA	1
A.1..Descripción general	1
A.2. Palabras NMEA soportadas	1
A.3. Palabras Propietarias.....	6
A.3.1. Guardar una Configuración	7
A.3.2. Manejo de las palabras NMEA.....	7
A.3.3. Información de la Versión	8
A.4. Proyecciones UTM.....	8
A.5. Intervalo de salida de las palabras NMEA	9
B. RECEPTOR GPS	10
B.1. configuración del GPS	10
B.2. Pines del GPS	11
C. MODEM	17
C.1. XR2206.....	17
C.1.1. Descripción general	17
C.1.2. Descripción de pines.....	19
C.1.3. Frecuencia de Operación:	20
C.1.4. Amplitud de la onda de salida	21
C.2. XR2211	22
C.2.1. Descripción general	22
C.2.2. Descripción de pines.....	23
C.2.3. Descripción del sistema.....	24
C.2.4. Principios de operación	24
D. CONTROLADOR	30
D.1.Microcontrolador	30
D.2.USART.....	32

A. NMEA

A.1. Descripción general

La *National Marine Electronics Association* creó a principios de los años 80 una interfase uniforme estándar para el intercambio de datos digitales entre diferentes productos electrónicos de la marina.

- La información NMEA es transmitida desde un ‘vendor’ en ‘palabras’ con una máxima longitud de 80 caracteres.
- El formato general es: "\$<encabezado><mensaje><parámetros>*<Suma de verificación><CR><LF>".
- La combinación de <encabezado><mensaje> es llamado campo de dirección.
- El código de encabezado para el sistema de posicionamiento global es el "GP".
- En este documento las palabras NMEA se refieren al estándar NMEA 0183.

A.2. Palabras NMEA soportadas

El *firmware* actual del GPS de *Tyco Electronics* suporta 6 palabras NMEA:

- \$GPGGA (por defecto: *ON* (habilitado))
- \$GPVTG (por defecto: *OFF* (deshabilitado))
- \$GPRMC (por defecto: *ON* (habilitado))
- \$GPGSA (por defecto: *ON* (habilitado))
- \$GPGSV (por defecto: *ON* (habilitado))
- \$GPZDA (por defecto *OFF* (deshabilitado))

Las palabras que son habilitadas son transmitidas a razón de 1 por segundo. Esta tasa de actualización puede ser cambiada desde 1 hasta cada 30 segundos.

A continuación se dará una descripción en las tablas de la 1 a la 6, de las 6 palabras que se encuentran soportadas en el *firmware* de *Tyco*

Ejemplo. \$GPGGA,152145.000,4805.8193,N,01132.2317,E,1,04,2.5,607.75,M,47.6,M,,*67		
(1)	\$GPGGA	Encabezado e identificador de mensaje
(2)	152145.000	Universal time coordinated (15h 21m 45.000s)
(3)	4805.8193	Latitud (48deg 05.8193min)
(4)	N	Norte (o S para sur)
(5)	01132.2317	Longitud (011deg 32.2317min)
(6)	E	Este (or W Oeste)
(7)	1	Calidad de Posición: Posición GPS valida (o 0 para posición no disponible, 2 para posición diferencial, también cuando datos SBAS son usados)
(8)	04	Cuatro satélites en vista (min 00, max 12)
(9)	2.5	Dilución horizontal de precisión
(10)	0607.75	Altitud de la antena por encima / o por debajo del nivel del mar (<i>gemid</i>)
(11)	M	Unidad de altura de antena: metros
(12)	47.6	Separación Geodésica
(13)	M	Unidad de separación Geodésica: metros
(14)	<vacío>	Periodo de los datos GPS diferencial, campo nulo cuando DGPS no es usado
(15)	<vacío>	ID de la estación Diferencial de referencia, campo nulo cuando DGPS no es usado
(16)	*67	Suma de verificación

Tabla 1. GGA - Global Positioning System Fix Data

Ejemplo. \$GPVTG,169.3,T,,M,0.3,N,0.5,K*6B		
(1)	\$GPVTG	Encabezado e identificador de mensaje
(2)	169.3	Grados de seguimiento
(3)	T	Verdad
(4)	<vacío>	Grados de seguimiento (no suportado)
(5)	M	Magnético (no suportado)
(6)	0.3	Velocidad [nudos]
(7)	N	Nudos
(8)	0.5	Velocidad [kilómetros por hora]
(9)	K	kilómetros por hora
(10)	*6B	Suma de verificación

Tabla 2. VTG – Rumbo sobre la tierra y velocidad

Ejemplo. \$GPRMC,092516.000,A,4805.8021,N,01132.2243,E,1.9,183.8,270302,0.0,W*7B		
(1)	\$GPRMC	encabezado y mensaje identificador
(2)	092516.000	UTC – Coordenada de tiempo universal (09h 25m 16.000s)
(3)	A	Posición valida (o V Posición invalida o no fijada)
(4)	4805.8021	Latitud (48 grados 05.8021min)
(5)	N	Norte (o S para sur)
(6)	01132.2243	Longitud (011 grados 32.2243min)
(7)	E	Este (o W para Oeste)
(8)	1.9	Velocidad sobre la tierra en nudos
(9)	183.8	Ruta cumplida, grados de verdad
(10)	270302	Fecha (ddmmyy – 27 th March 2002)
(11)	0.0	Variación magnética, grados
(12)	W	Oeste (o E para Este)
(13)	*7B	Suma de verificación

Tabla 3. RMC – Especificación mínima Recomendada de datos GPS

Ejemplo. \$GPGSA,A,3,03,20,14,31,,,,,,,,,3.7,2.5,2.8*3D		
(1)	\$GPGSA	encabezado y identificador de mensaje
(2)	A	Modo de selección
(3)	3	Modo
(4)	03	ID del 1 st satélite usado para fijación
(5)	20	ID del 2 nd satélite usado para fijación
(6)	14	ID del 3 rd satélite usado para fijación
(7)	31	ID del 4 th satélite usado para fijación
(8)	<vacío>	ID del 5 th satélite usado para fijación
(9)	< vacío >	ID del 6 th satélite usado para fijación
(10)	< vacío >	ID del 7 th satélite usado para fijación
(11)	< vacío >	ID del 8 th satélite usado para fijación
(12)	< vacío >	ID del 9 th satélite usado para fijación
(13)	< vacío >	ID del 10 th satélite usado para fijación
(14)	< vacío >	ID del 11 th satélite usado para fijación
(15)	< vacío >	ID del 12 th satélite usado para fijación
(16)	3.7	PDOP en metros
(17)	2.5	HDOP en metros
(18)	2.8	VDOP en metros
(19)	*3D	Suma de verificación

Tabla 4. GSA - GPS DOP y Active Satellites

Ejemplo.		
\$GPGSV,1,1,04,03,27,159,45,14,43,095,48,20,17,231,40,31,60,190,42*7F		
(1)	\$GPGSV	Encabezado y mensaje identificador
(2)	1	Número total de mensajes
(3)	1	Número de mensajes actuales
(4)	04	Satélites en vista
(5)	03	Número de Satélites
(6)	27	Elevación en grados
(7)	159	Azimutal en grados to true
(8)	45	SNR en dB
(9)	14	Número de Satélites
(10)	43	Elevación en grados
(11)	095	Azimutal en grados to true
(12)	48	SNR en dB
(13)	20	Número de Satélites
(14)	17	Elevación en grados
(15)	231	Azimutal en grados to true
(16)	40	SNR en dB
(17)	31	Número de Satélites
(18)	60	Elevación en grados
(19)	190	Azimutal en Grados
(20)	42	SNR en dB
(21)	*7F	Suma de Verificación

Tabla 5. GSV – GPS Satélites en vista

Ejemplo. \$GPZDA,145926.000,17,01,2006,,*58		
(1)	\$GPZDA	Encabezado y mensaje identificador
(2)	145926.000	Coordenada de tiempo universal (14h 59m 26.000s)
(3)	17	Día (dd – 17)
(4)	01	Mes (mm - 01)
(5)	2006	Año (yyyy - 2006)
(6)	<vacío>	Desviación de tiempo local con respecto a UTC (horas)
(7)	<vacío>	Desviación de tiempo local con respecto a UTC (minutos)
(8)	*7F	Suma de verificación

Tabla 6. ZDA – UTC Tiempo / Fecha y Tiempo Local (Zona de compensación)

A.3. Palabras Propietarias

El fabricante del dispositivo GPS define extensiones del protocolo estándar NMEA.

- el formato general es

• El formato general es: "\$<encabezado><mensaje><parámetros><CR><LF>".

Note que la suma de verificación no es requerida

• La combinación de <encabezado><mensaje> es llamado campo de dirección.

• El formato general del campo de dirección (encabezado + identificador de mensaje) es: "P<código del fabricante><código del mensaje> con "P" por propietario".

• La expresión "TYC" es usada como código del fabricante por *Tyco Electronics*.

Esto es aprobado por la NMEA.

A.3.1. Guardar una Configuración

Para guardar una configuración el siguiente comando debe ser emitido:

`$PTYCSUPWR`

Esto da como resultado la escritura de la actual configuración en la memoria no volátil del dispositivo. Después al reiniciar, el modulo GPS usará justo la misma configuración valida antes del último `PTYCSUPWR`.

A.3.2. Manejo de las palabras NMEA

Los siguientes comandos manejan la configuración de las NMEA salientes:

- `$PTYCNMEA OFF`: inhabilita todas las salidas NMEA
- `$PTYCNMEA ON`: Habilita las salidas NMEA usando la última configuración
- `$PTYCDEF`: Retorna a la configuración NMEA por defecto y habilita las salidas NMEA
- `$PTYC[palabra NMEA], 0`: Deshabilita la salida de acuerdo a la palabra NMEA
- `$PTYC[palabra NMEA], 1`: Habilita la salida de acuerdo a la palabra NMEA

Las palabras NMEA pueden ser GGA, GSA, GSV, RMC, o VTG. Por ejemplo

`$PTYCGSV, 1`

Habilitará la salida GSV.

A.3.3. Información de la Versión

Un comando especial es implementado para que se muestre la versión de las librerías almacenadas en el GPS y la versión de la actual edición del *firmware* del GPS de *Tyco Electronics*:

- \$PTYCHEAD: Retorna la información de la versión una sola vez.

La información de la versión será presentada en el siguiente formato (edición 100-xx a 102-xx):

\$PTYCVER,TYCO Electronics - 100-01 (12:00:00 Sep 01 2004)

\$PSTMVER,GPS Version 4.11.2 ARM (13:31:23 Jul 29 2004)

\$PSTMVER,Bootloader Version 2.00

A.4. Proyecciones UTM

Una proyección en un mapa es un intento de describirla superficie de la tierra o una porción de ella en una superficie plana. El resultado de este proceso muestra siempre las mismas distorsiones de conformidad, distancia, dirección, escala y área.

- La proyección UTM es una conformación de proyecciones cilíndricas (líneas de latitud y longitud interceptas en ángulos rectos).
- El globo es dividido en 60 franjas (zonas), cada extensión de 6 grados de longitud. Estas franjas son divididas en 20 hileras. Los límites de la proyección UTM es 80° S y 84° N. Empezando en 80° S cada hilera se extiende 8 grados en latitud (la última extensión de 12 grados desde 72° N a 84° N).

- Esta segmentación de la superficie de la tierra resulta en 60 zonas. Cada zona puede ser identificada claramente por un número de zona y un Letra de zona: las franjas son numeradas de 1 a 60 (1 empezando en 180° Este, 60 en 180° Oeste), las columnas de cada zona son marcadas por una letra (empezando con C en 80° Sur, terminando con X en 84° Norte; no hay "I" ni "O").
- El origen de cada zona es su meridiano central y el Ecuador. Para eliminar coordenadas negativas, las coordenadas tienen una compensación, llamada falso Este y falso Norte. El meridiano central es puesto en 500,000 metros (llamado falso Este). Para zonas en el hemisferio norte el falso norte es 0 metros, para zonas en el hemisferio sur el falso norte es 10,000,000 metros.

A.5. Intervalo de salida de las palabras NMEA

El intervalo por defecto de las palabras NMEA es de 1 segundo. Si se requiere este intervalo puede ser incrementado a más de 30 segundos por medio de un comando propietario:

- `$PTYCNMEA!,nn`

Donde `nn` es el intervalo requerido en segundos.

Por ejemplo para el intervalo a 5 segundos, emitimos lo siguiente "**`$PTYCNMEA!,5`**".

Note que el receptor GPS continuará con su operación normal, solamente que la salida de la UART entrará en modo de espera.

B. RECEPTOR GPS

B.1. configuración del GPS

El datum es un sistema geométrico de referencia empleado para expresar numéricamente la posición de un punto sobre el terreno cada datum se define en función de un elipsoide y por un punto en el que el elipsoide y la Tierra son tangentes; en Colombia, el datum usa el elipsoide Hayford (o Internacional 1924) y el punto de tangencia es el observatorio de Bogotá.

El datum estándar de la mayoría de los módulos GPS es el WGS84, que es mundialmente utilizado por receptores GPS y que permite obtener resultados aceptables.

Puesto que existen mapas con diferentes datum, algunas veces los usuarios desean cambiar el datum del GPS al datum de los mapas. Cambiar el datum no mejora la exactitud del posicionamiento, sin embargo, permite una comparación más fácil entre las coordenadas del GPS y un mapa específico.

El GPS tyco no verifica si el datum seleccionado tiene sentido para la región en donde se encuentre, esta es tarea de la aplicación. Por este motivo, se recomienda para aplicaciones que requieren de una alta movilidad utilizar el WFS84.

Cambiar un datum de WGS84 a otro requiere una transformación de latitud y longitud. Esta transformación se hace utilizando la denominada "Transformación estándar de Molodensky".

Selección de un Datum compatible con el GPS Tyco 1029B

Existen más de 250 diferentes datum compatibles. Algunos de ellos son globales, pero la mayoría son únicamente locales. El datum configurado por defecto en el receptor es el WGS84. Para Colombia se utiliza el datum correspondiente al elipsoide internacional 1924 que corta en el observatorio de Bogotá.

Para cambiar este parámetro puede utilizarse el programa *Hyperterminal* configurado de la misma forma descrita en la monografía.

Primero debe encontrarse el código que corresponde a cada región. El código utilizado para Colombia es el "34"¹

La sintaxis del comando es:

• **\$PTYCDAT, ###**

Donde ### es el código de la región a configurar, que para Colombia es "34".

Si el código introducido no es válido, el datum se cambia automáticamente al WGS84.

Para que la configuración sea almacenada en memoria no volátil debe utilizarse el comando *\$PTYCSUPWR*.

B.2. Pines del GPS

El GPS consta de 22 Pines los cuales se pueden apreciar en la figura 1, y la descripción de dichos pines se presenta en la tabla 7

Pin	Símbolo	Descripción
1	1PPS	Salida de un pulso por segundo
2	nRST	Entrada de reinicio
3	TX0	Salida serial 0, salida de NMEA
4	TX2	Salida serial 2
5	RX0	Entrada serial 0, entrada de NMEA
6	RX2	Entrada serial 2 – entrada RTCM
7	Vcc	+3.3V (fuente de voltaje)
8	ENABLE	Pin de habilitación
9	GND	Tierra (con la fuente de voltaje)
10	Vcc3A	Para funcionar como GPS estándar conectar a Vcc
11	Res	Reservado – no conectar
12	TEST0	Reservado para propósitos de prueba
13	Res	Reservado – no conectar
14	LOCK	Activado en alto (para posición fija)
15	Res	Reservado – no conectar
16	Res	Reservado – no conectar
17	Res	Reservado – no conectar
18	Vgyro	Para funcionar como GPS estándar dejarlo abierto
19	TEST1	Reservado para propósitos de prueba
20	ANTSTAT	Salida del sensor de antena
21	VANT	Alimentación de la antena
22	F/R	Selector de ganancia del LNA – dejarlo abierto

Tabla No 7 descripción detallada de los pines del GPS

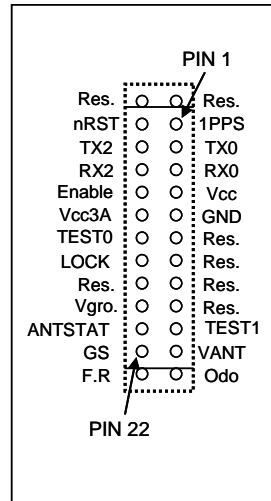


Figura 1 descripción de pines del GPS

Ahora describiremos algunos de los pines más importantes y que tienen que ser tenidos en cuenta

PIN DE SENSOR DE ANTENA (ANTSTAT)

Este pin es de salida. Provee información del correcto estatus de una antena activa con un consumo de corriente en un rango definido. Así, con un circuito externo se podría detectar la conexión o desconexión de una antena, o inclusive un corto circuito.

- Estado lógico bajo cuando: $I_{ant} < 9\text{mA}$
- Estado lógico alto cuando: $9\text{mA} > I_{ant} < 16\text{mA}$
- Estado lógico bajo cuando: $I_{ant} > 16\text{mA}$

Los valores de umbral son valores típicos, pero en una aplicación pueden cambiar hacia rangos más grandes.

PIN DE SELECCION DE GANACIA (GS)

Es el pin de selección de ganancia del LNA (*low Noise Amplifier*).

- Pin a GND (bajo) o abierto: Ganancia de 14dB (por defecto)
 - Pin a Vcc (alto): Ganancia de 4dB

Se recomienda dejar este pin al aire. Esto permite la amplificación de las señales más débiles y que el *firmware* implemente un control automático de ganancia (AGC).

PIN DE VOLTAJE DE ANTENA (VANT)

Es un pin de entrada. El voltaje para una antena activa tiene que ser proveído a través del pin Vant. La forma más fácil de hacer esto es conectar Vcc a VANT. La máxima corriente es 50mA. Por consiguiente, cuando se conecte a Vcc un limitador de corriente debe ser usado.

PIN LOCK (pin que indica posición fijada)

Este es un pin de salida. Cuando no se ha fijado una posición, la señal en el pin estará en estado bajo. Durante la fase de una posición válida fijada, la señal de salida estará en estado alto.

PIN DE HABILITACION (modo de bajo consumo)

Este es un pin de entrada. Para la habilitación de operación normal del módulo, este pin tiene que estar en estado alto. (Conectado a Vcc). Cuando el pin de habilitación es llevado a GND, el módulo irá a modo de bajo consumo donde solamente el RTC será soportado (si una fuente de voltaje está conectada todavía a Vcc). La corriente caerá desde 50mA a 30µA. Es de suma importancia no conectar el pin de reset (RST) a tierra al mismo tiempo. Esto no es necesario y causará una corriente adicional en el módulo.

PIN DE 1PPS pin (1 un pulso por segundo)

Este es un pin de salida. Además de precisar posición, el GPS también permite precisar el tiempo gracias a los relojes atómicos sincronizados en los satélites. Mientras el tiempo y la fecha actual es transmitida en tramas NMEA, una exacta y precisa señal de tiempo es proveída a través del pin PPS del modulo.

La señal 1PPS es valida solamente, siempre que el modulo GPS provee una posición valida fija. Por consiguiente monitorear la señal *LOCK* en paralelo (o lógicamente una operación AND entre las señales 1PPS y *LOCK*).

El flanco de subida de la señal es sincronizada al tiempo del GPS y por consiguiente también al UTC. La señal 1PPS se caracteriza por un retardo “d” entre el inicio un segundo del GPS y el flanco de subida del 1PPS, y por una derivación estándar de este retardo proveyendo una medida de estabilidad o *jitter* de esta señal. Adicionalmente, la duración “l” de la señal es perfilada.

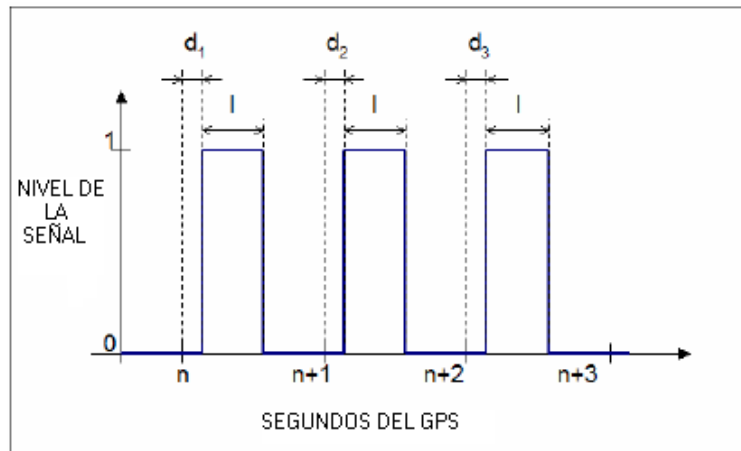


Figura No 2. Descripción de la señal PPS

SEÑAL DE RESET

El pin nRST es un pin de entrada. Este pin puede ser usado un reinicio en el modulo. Reiniciar el modulo puede resultar en un reinicio completo del *firmware* incluyendo la configuración de arranque del modulo. Toda la información almacenada en la memoria flash todavía será valida. El RTC se mantendrá

corriendo. Los mismos resultados pueden ser alcanzados usando el pin de habilitación. Por consiguiente conectar nRST no es necesario. En caso de trabajar en modo de bajo consumo (pin de habilitación en estado lógico bajo) no presionar el reset (conectar nRST a estado bajo). Esto provocará una corriente adicional en el modulo.

C. MODEM

Como modulador se implemento un sistema de modulación FSK utilizando el integrando XR2206 de la marca EXAR y para la etapa de demodulación se utilizo el complemento de la misma marca, el circuito integrado XR2211

C.1. XR2206

C.1.1. Descripción general

El circuito integrado XR 2206 de EXAR es un generador de funciones monolítico, este circuito integrado es capaz de generar ondas seno, cuadradas, rampas y pulsos de alta calidad, estabilidad y precisión. Las formas de onda resultante pueden ser modulados bien sea en amplitud, así como en frecuencia por medio de un voltaje externo.

La frecuencia de operación puede ser seleccionada sobre un rango de 0.01 Hz a más de 1 MHz.

El XR 2206 es idealmente apropiado para comunicaciones, instrumentación y aplicaciones de generador de funciones que requieren tonos sinusoidales, AM, FM o modulación FSK.

La frecuencia de oscilación puede ser linealmente barrida sobre un rango de frecuencia de 2000:1 con un control externo de voltaje y con un mínimo efecto de distorsión.

Como se puede observar en la figura 3 el circuito monolítico está conformado por cuatro bloques funcionales: un oscilador controlado por voltaje (VCO); un multiplicador análogo y un formador de onda seno; un amplificador intermediario de ganancia unitaria; los *Switches* internos de corriente que transfieren la oscilación de corriente a cualquiera de las dos resistencias de *timing* para producir dos frecuencias discretas seleccionadas por un nivel lógico en la entrada para FSK (terminal 9).

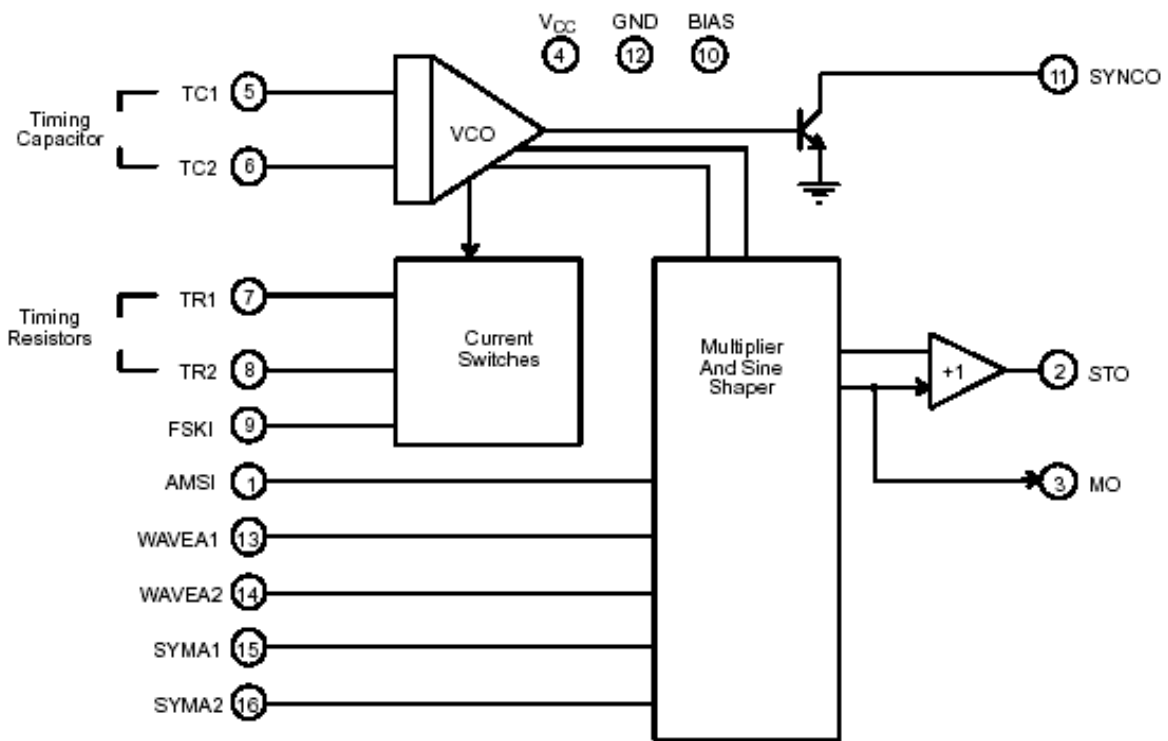


Figura 3. Diagrama de bloques del XR 2206

C.1.2. Descripción de pines

#Pin	Símbolo	Tipo	Descripción
1	AMSI	Entrada	Señal de entrada para modulación en amplitud.
2	STO	Salida	Salida de onda sinusoidal o triangular.
3	MO	Salida	Salida del multiplicador.
4	Vcc		Alimentación de voltaje (positivo).
5	TC1	Entrada	Entrada del capacitor de temporización.
6	TC2	Entrada	Entrada del capacitor de temporización.
7	TR1	Salida	Salida 1 de la resistencia de temporización.
8	TR2	Salida	Salida 2 de la resistencia de temporización.
9	FSKI	Entrada	Entrada de FSK.
10	BIAS	Salida	Referencia de Voltaje interno.
11	SYNCO	Salida	Salida de sincronización. Esta salida es un colector abierto y requiere una resistencia de <i>pull up</i> a VCC.
12	GND		Tierra.
13	WAVEA1	Entrada	Entrada 1 para ajuste de la forma de onda.
14	WAVEA2	Entrada	Entrada 2 para ajuste de la forma de onda.
15	SYMA1	Entrada	Ajuste 1 de la simetría de onda.
16	SYMA2	Entrada	Ajuste 2 de la simetría de onda.

Tabla 8. Descripción de pines del 2206

El XR-2206 puede ser operado con dos resistencias de temporización separadas, R1 y R2, conectadas a los pines de temporización 7 y 8, respectivamente, como se muestra en la figura 4. Dependiendo de la polaridad de la señal lógica en el pin 9, una de las resistencias de temporización es activada. Si el pin 9 está en circuito abierto o conectado a un voltaje mayor o igual a dos 2V, solamente R1 es activada. Similarmente, si el nivel de voltaje en el pin 9 es menor o igual a 1V,

solamente R2 es activada. De esta manera, la frecuencia de salida puede ser conmutada entre dos niveles. f1 y f2, como:

$$f1 = 1/R1C \text{ and } f2 = 1/R2C$$

Así pues, las frecuencias de la marca y el espacio pueden ser independientemente ajustadas por la escogencia de las resistencias de temporización adecuadas, R1 y R2; la salida tiene continuidad de fase durante las transiciones.

C.1.3. Frecuencia de Operación:

La frecuencia de oscilación, fo, es determinada por el capacitor externo de temporización, C, conectado en los pines 5 y 6, y por una resistencia de temporización, R, conectada al pin 7 o al pin 8. La frecuencia está dada como:

$$F_o = 1 / RC \text{ Hz}$$

Y puede ser ajustada por medio de la variación de R o C. Los valores recomendados de R, para un rango de frecuencia dada y una estabilidad óptima de temperatura son:

$$4k\Omega < R < 200k\Omega$$

Los valores recomendados de C están desde 1000pF a 100μF.

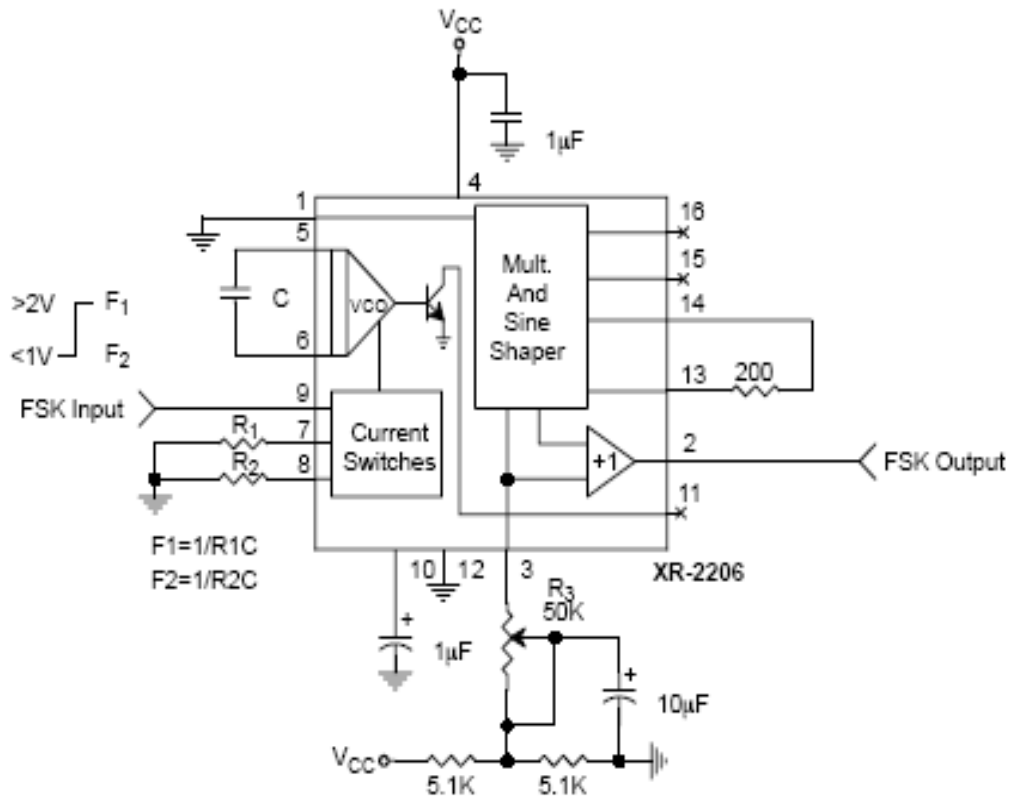


Figura 4. Generador FSK

C.1.4. Amplitud de la onda de salida

La amplitud máxima de salida es inversamente proporcional a la resistencia externa R3, conectada al Pin 3. Para una salida de una onda sinusoidal, la amplitud es aproximadamente 60mV pico por kΩ de R3; para triangular, la amplitud pico es aproximadamente 160mV pico por kΩ de R3. De esta manera, por ejemplo, R3 = 50kΩ produciría aproximadamente 13V de amplitud en una onda sinusoidal a la salida.

C.2. XR2211

C.2.1. Descripción general

El circuito integrado XR2211 es un sistema monolítico detector de fase PLL, especialmente diseñado para aplicaciones de comunicaciones de datos. Es particularmente apropiado para aplicaciones de *modem* FSK. Opera sobre un rango amplio de voltaje de alimentación que va de 4.5V a 20V y un amplio rango de frecuencia de 0.01 Hz a 300 KHz. El puede adecuar señales analógicas entre 10mV y 3V, y puede interactuar con dispositivos de familias lógicas DTL, TTL y ECL.

El circuito consiste de un PLL básico para el seguimiento de una señal de entrada dentro de un filtro pasa banda, un detector de fase de cuadratura el cual provee detección de portadora, y un comparador de voltaje FSK el cual provee demodulación FSK. Componentes externos independientemente para fijar la frecuencia central, ancho de banda y retardo de salida.

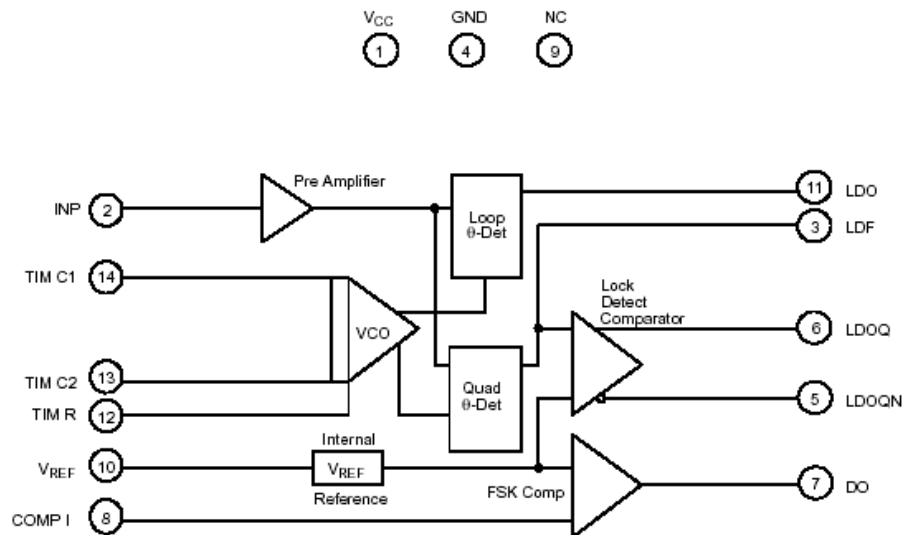


Figura 5. Diagrama de bloques del XR2211

C.2.2. Descripción de pines

PIN	SIMBOLO	TIPO	DESCRIPCION
1	Vcc		alimentación de voltaje positivo
2	INP	ENTRADA	Receptor de entrada analógica
3	LDF	SALIDA	Filtro detector de enganche
4	GND		Pin de tierra
5	LDOQN	SALIDA	Lock Detect Output Not. Esta salida estará en estado bajo si el VCO está en el rango de captura.
6	LDOQ	SALIDA	Lock Detect Output. Esta salida estará en estado alto si el VCO está en el rango de captura.
7	DO	SALIDA	Salida de datos. Salida de FSK decodificada.
8	COMPI	ENTRADA	Entrada del comparador FSK
9	NC		No Conectado.
10	Vref	SALIDA	Voltaje de referencia interno. El valor de VREF es $VCC/2 - 650mV$.
11	LDO	SALIDA	Lazo de detección de salida. Esta salida provee el resultado del detector de cuadratura de fase.
12	TIM R	ENTRADA	Entrada de resistencia de temporización. Este pin conecta la resistencia de temporización al VCO.
13	TIM C2	ENTRADA	Entrada del Capacitor de temporización. El capacitor de temporización se conecta entre este pin y el pin 14.
14	TIM C1	ENTRADA	Entrada del Capacitor de temporización. El capacitor de temporización se conecta entre este pin y el pin 13.

Tabla 9. Descripción de pines del XR2211

C.2.3. Descripción del sistema

El PLL dentro del XR-2211 está estructurado por un preamplificador, un multiplicador analógico usado como detector de fase y un oscilador de precisión controlado por voltaje (VCO). El preamplificador es usado como un limitador tal que las señales de entrada por encima de (típicamente) 10mV rms son amplificadas a un nivel de señal constante. El detector de fase del tipo multiplicador actúa como una compuerta digital OR exclusiva. Su salida (no filtrada) produce sumas y diferencias de frecuencias de de entrada y el la entrada del VCO. El VCO es en realidad un oscilador controlado por corriente con su entrada normal de corriente (f_O) puesta por la resistencia (R_0) a tierra y su resistencia de control de corriente (R_1) va al detector de fase. La salida del detector de fase produce sumas y diferencias y las frecuencias de entrada las frecuencias del VCO (internamente conectadas). En el momento de el enganche, esas frecuencias son $f_{IN} + f_{VCO}$ (2 veces f_{IN} en el enganche) y $f_{IN} - f_{VCO}$ (0Hz en enganche). Por la adición de un capacitor a la salida del detector de fase, la componente de 2 veces f_{IN} es reducida, saliendo un voltaje DC que representa la diferencia de fase entre las dos frecuencias. Esto cierra el lazo y permite al VCO seguir la frecuencia de entrada. El comparador FSK es usado para determinar si el VCO está VCO conducido por encima o por debajo de la frecuencia central (comparador FSK). Esto producirá una salidas “altas” y “bajas” para indicar cuando el PLL está enganchado (detector de cuadratura de fase y comparador detector de enganche).

C.2.4. Principios de operación

Entrada de señal (Pin 2): la señal alterna es acoplada a este terminal. La impedancia interna en este pin es de 20K Ω . El nivel de la señal de entrada está en el rango de 10mV rms a 3V rms.

Salida del detector de cuadratura de fase (Pin 3): esta es una salida de alta impedancia del detector de cuadratura de fase y es internamente conectado a la entrada del detector de enganche y comparador de voltaje.

Salida del detector de enganche, Q (Pin 6): la salida en este pin está en estado “bajo” cuando el PLL está fuera de enganche y va a estado “alto” cuando el PLL está enganchado. Esta es una salida del tipo colector abierto y requiere una resistencia de *pull-up*, R_L , a VCC para un funcionamiento apropiado.

Complemento del detector de enganche (Pin 5): la salida en este pin es el complemento lógico de la salida del detector de enganche en el pin 6. Esta salida es también del tipo colector abierto.

Salida de los datos FSK (Pin 7): Esta salida es una etapa lógica en colector abierto la cual requiere una resistencia de pull-up, R_L , a VCC para un funcionamiento apropiado. Cuando se está decodificando señales FSK, la salida de datos FSK está en “alto” o estado “apagado” para frecuencias de entrada bajas, y en “bajo” o estado “encendido” para frecuencias de entrada altas. Si no hay señal de entrada presente, el estado lógico en el pin 7 es indeterminado.

Entrada del comparador FSK (Pin 8): esta es una entrada de alta impedancia para el comparador de voltaje. Normalmente, un filtro de post detección FSK o un filtro de datos es conectado entre este terminal y la salida del detector de fase PLL (pin 11). Este filtro de datos está conformado por RF y CF (ver Figura 7). El voltaje de umbral del comparador es establecido por el voltaje de referencia interno, VREF, disponible en el pin 10.

Voltaje de referencia, VREF (Pin 10): Este pin es internamente polarizado al nivel del voltaje de referencia, ($V_{REF} = V_{CC} / 2 - 650mV$). El nivel de voltaje DC en este pin forma una referencia interna para los niveles de voltaje en los pines 5, 8, 11 y

12. El Pin 10 debe ser llevado a tierra con un capacitor de 0.1 μ F para un apropiado funcionamiento del circuito.

Salida del lazo detector de fase (Pin 11): Este terminal provee una salida de alta impedancia para el lazo detector de fase. El filtro del PLL está formado por R1 y C1 conectado al pin 11 (ver Figura 6). Sin señal de entrada, o sin error de fase dentro del PLL, el nivel DC en el Pin 11 es muy cercano a VREF. El voltaje pico a pico oscilante disponible en la salida del detector de fase es igual a dos veces VREF.

Entrada de control del VCO (Pin 12): La frecuencia del VCO es determinada por una resistencia de temporización externa, R0, conectada desde este terminal a tierra. La frecuencia del VCO, f0, es:

$$f_0 = \frac{1}{R_0 C_0} \text{ Hz}$$

Donde C0 es un capacitor de temporización conectado a través de los pines 13 y 14. Para una estabilidad de temperatura optima, R0 debe estar en el rango de 10K Ω a 100K Ω . Este terminal es un punto de baja impedancia, y es internamente conectado a un nivel DC igual a VREF.

Capacitor de temporización del VCO (Pines 13 y 14): La frecuencia del VCO es inversamente proporcional a la capacitancia externa de temporización, C0, conectada a través de esos terminales C0 puede ser no polarizado, y estar en el rango de 200pF 10 μ F.

Ajuste de la frecuencia del VCO: El VCO puede ser sintonizado por medio de la conexión de un potenciómetro, RX, en serie con R0 en el pin 12.

Frecuencia del VCO, f_0 : El circuito integrado XR-2211 no tiene terminales de salida separados para VCO, en cambio, las salidas del VCO son internamente conectadas a la sección de detección de fase del circuito.

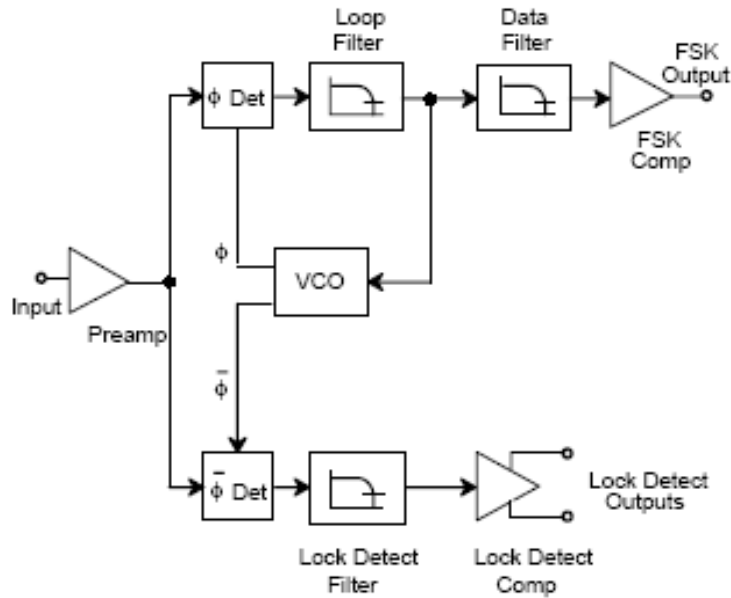


Figura 6 .Diagrama funcional del sistema de decodificación FSK

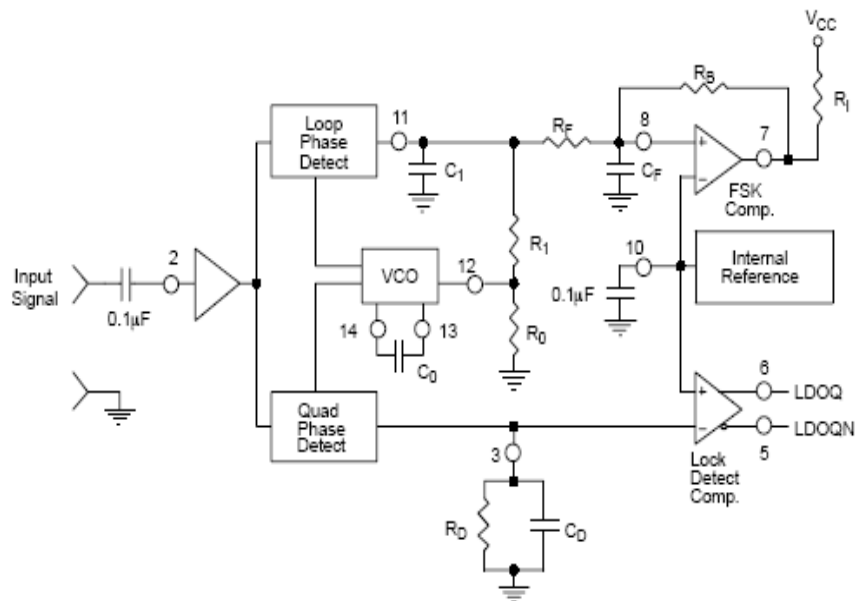


Figura 7. Conexión general del circuito para FSK

El circuito de la figura 3 puede ser ajustado para cualquier aplicación de decodificación FSK por medio de la elección de cinco componentes claves en el circuito: R0, R1, C0, C1 y CF.

Calcular la frecuencia central del PLL, fo:

$$f_o = \sqrt{F1F2}$$

Escoger el valor de la resistencia de temporización Ro, que esté en el rango de 10KΩ a 100KΩ. Esta escogencia es arbitraria. El valor recomendado es R0 = 20KΩ. El valor final de Ro es normalmente sintonizado con un potenciómetro en serie, RX.

$$R_o = R_o + \frac{R_x}{2}$$

Calcular el valor de Co:

$$C_o = \frac{1}{R_o f_o}$$

Calcular R1 para dar el seguimiento en el ancho de banda deseado:

$$R1 = \frac{R_o f_o}{(f1 - f2)} * 2$$

Calcular C1 para establecer una constante de amortiguamiento: normalmente se recomienda $\xi=0.5$

$$C1 = \frac{1250 * C_o}{R1 * \xi^2}$$

Rf debe ser al menos 5 veces R1.

RB debe ser al menos cinco veces Rf.

Calcular la capacitancia del filtro de datos:

$$R_{sum} = \frac{(R_f + R1) * RB}{(R1 + R_f + RB)}$$

$$C_o = \frac{0.25}{(R_{sum} * \text{Baudios})}$$

La rata de baudios en 1/segundo

Todos los valores excepto Ro pueden ser redondeados al valor estándar mas cercano.

D. CONTROLADOR

D.1. Microcontrolador

El PIC16F877A ofrece 256 octetos de memoria de los datos de EEPROM, un ICD, 2 comparadores, 8 canales que pueden ser usadas como entradas analógicas convertidor (DE ANALÓGICO A DIGITAL), 2 funciones capturas / comparadoras/PWM.

Los Puertos Paralelos de Entrada / Salida

El PIC16F877 poseen 5 puertos de entrada / salida denominados PORTA, PORTB,..., PORTE.

Estos puertos son totalmente programables, es decir, sus líneas pueden ser Configuradas para trabajar como entradas o como salidas a selección del programador.

Módulo Conversión Analógico Digital (ADC).

Los PIC16F87X poseen un módulo ADC interno que les permite manejar 5 entradas analógicas para los dispositivos de 28 pines y 8 para los otros dispositivos.

El multiplexor.- El ADC es un convertidor de aproximaciones sucesivas de 10 bits, el cual puede realizar la conversión de una de las 8 entradas (o canales) analógicas AN0,..., AN7 multiplexadas por la lógica interna que utiliza como líneas de selección del canal los bits CHS2:CHS0, en donde se coloca el número en binario del canal a convertir.

Voltajes de Referencia: Todo convertidor ADC requiere voltajes de referencia que determinan el valor de mínima escala (VREF-) y el de plena escala (VREF+), de manera que la conversión de un valor de voltaje analógico V_{in} en el rango de VREF- a VREF+ producirá un valor equivalente binario D en el rango de 0 a 2^n , Donde n es la resolución del convertidor ($n = 10$).

Como la relación entre escalas es lineal, una regla de tres nos da la relación entre el voltaje analógico de entrada (V_{in}) y el valor digital (D) obtenido por el ADC

$$\frac{D}{2^n - 1} = \frac{V_{in} - V_{ref-}}{V_{ref+} - V_{ref-}}$$

Con la elección más común: VREF+ = VDD = 5v, VREF- = VSS= 0v, y como $n=10$, obtenemos:

$$D = \frac{1023}{5} V_{in} = 204.6 V_{in}$$

De donde se ve que cuando V_{in} varía en todo su rango, desde 0 hasta 5v, el valor obtenido D varía también en todo su rango, de 0 a 1023.

Si a la inversa, obtenemos un valor D y deseamos saber que voltaje representa, basta con despejar:

$$V_{in} = \left(\frac{5}{1023}\right)D = (0.00488758533)D$$

El PIC16F87X posee dos módulos CCP, denominados CCP1 y CCP2. Ambos módulos son prácticamente idénticos con la excepción de la operación del disparo

de evento especial. Cada uno de estos dos módulos posee en un registro de 16 bits, el cual puede operar como:

- Registro de captura de 16 bits
- Registro de comparación de 16 bits
- Registro de Ciclo de Trabajo del módulo PWM.

Cada modo de operación requiere como recurso uno de los timers del PIC.

D.2.USART

La gran mayoría de los sistemas de comunicación de datos digitales actuales utilizan la comunicación en serie, debido a las grandes ventajas que representa esta manera de comunicar los datos:

Económica: Utiliza pocas líneas de transmisión inclusive puede usar sólo una línea.

Confiable: Los estándares actuales permiten transmitir datos con bits de paridad y a niveles de voltaje o corriente que los hacen poco sensibles a ruido externo. Además por tratarse de información digital, los cambios en amplitud de la señal (normalmente causada por ruido) afectan muy poco o nada a la información.

Versátil: No está limitada a usar conductores eléctricos como medio de Transmisión, pudiendo usarse también: fibra óptica, aire, vacío, etc. Además el tipo de energía utilizada puede ser diferente: luz visible, infrarroja, ultrasonido, pulsos eléctricos, radio frecuencia, microondas, etc.

Los PIC16F87X contienen un módulo MSSP con dos puertas para la comunicación serie sincronía, o sea con señal de reloj. Además, también disponen

de un módulo USART capaz de soportar la comunicación serie síncrona y asíncrona.

De los dos modos de funcionamiento del USART, la comunicación serie asíncrona es la más utilizada. El PIC incorpora el hardware para comunicarse vía RS-232 con la PC. Para ello, la computadora deberá emular un terminal con el software apropiado.

El USART, llamado SCI (*Serial Communications Interface*), puede funcionar como un sistema de comunicación *full duplex* o bidireccional asíncrono, adaptándose a multitud de periféricos y dispositivos que transfieren información de esta forma. También puede trabajar en modo síncrono unidireccional o *half duplex* para soportar periféricos como memorias, conversores, etc. Es decir el USART puede trabajar de tres maneras:

1. ASINCRONA (*Full duplex*, bidireccional).
2. SINCRONÍA-MAESTRO (*Half duplex*, unidireccional).
3. SINCRONÍA-ESCLAVO (*Half duplex*, unidireccional).

La transferencia de información se realiza sobre dos líneas TX (transmisión) y RX (recepción), saliendo y entrando los bits por dichas líneas al ritmo de una frecuencia controlada internamente por el USART. Las líneas de comunicación son las dos de más peso del puerto C: RC6/TX/CK y RC7/RX/DT.

En la forma de comunicación serie es común usar la norma RS-232-C, donde cada palabra de información o dato se envía independientemente de los demás. Suele constar de 8 o 9 bits y van precedidos por un *bit* de *START* (*bit* de inicio) y detrás de ellos se coloca un bit de *STOP* (*bit* de paro), de acuerdo con las normas del formato estándar NRZ (No retorno a cero). Los *bits* se transfieren a una frecuencia fija y normalizada.

Los cuatro módulos que configuran la arquitectura del USART, en modo asíncrono, son:

1. Circuito de muestreo.
2. Generador de Baudios.
3. Transmisor Asíncrono.
4. Receptor Asíncrono.

El circuito de muestreo actúa sobre la pin RC7/RX/DT, que es por donde se recibe el bit de información o control y se encarga de muestrear tres veces su valor, para decidir éste por mayoría.

PROTOCOLO ESTANDAR

En el protocolo estándar se transfieren 10 bits, un bit de inicio, 8 bits de datos y un bit de paro, formando una palabra de 10 bits.

La eficiencia está dada por:

$$eficiencia = \left(\frac{\text{numero de bits de datos}}{\text{numero de bits}} \right) * 100 = X \%$$

Para saber si hubo errores en la transmisión se usa un bit de paridad el cual indica el error. Por ejemplo: en el byte 00111100 se tienen 4 unos por lo que al bit de paridad se le asigna un 0 y se dice que tiene paridad par y en el byte 10111100 se tienen 5 unos por lo que al bit de paridad se le asigna un 1 y se dice que tiene paridad impar.

REGISTRO DE CONFIGURACIÓN DEL HARDWARE

TXSTA. Registro de configuración de la transmisión serial.

RCSPA. Registro de configuración de la recepción serial.

SPBRG. Contador Programable digitalmente que configura la velocidad de transmisión.

GENERADOR DE BAUDIOS

En el protocolo asíncrono RS-232-c, la frecuencia en baudios (bits por segundo) a la que se realiza la transferencia se debe efectuar a un valor normalizado: 330, 600, 1200, 2400, 4800, 9600, 19200, 38400, etc. Para generar esta frecuencia, el USART dispone de un Generador de Frecuencia en Baudios, BRG, cuyo valor es controlado por el contenido grabado en el registro SPBRG.

Además del valor X cargado en el registro SPBRG, la frecuencia en baudios del generador depende del bit BRGH del registro TXSTA<2>. En el caso de que BRGH = 0 se trabaje en baja velocidad y si BRGH = 1 se trabaja en alta velocidad. Según este bit se obtendrá el valor de una constante K necesaria en la determinación de la frecuencia de funcionamiento.

$$\text{Frecuencia en Baudios} = \text{FOSC} / (\text{K} * (\text{X} + 1))$$

X es el valor cargado en el registro SPBRG (valor expresado en decimal y que debe ser un número entero entre 0 y 255).

Si BRGH = 0, baja velocidad y K = 64.

Si BRGH = 1, baja velocidad y K = 16.

De donde se desprende que:

$$X = \text{FOOSC} / (\text{Frecuencia} * (K - 1)).$$

RECEPTOR ASÍNCRONO.

Los datos se reciben en serie, bit a bit, por el pin RC7/RX/DT y se van introduciendo secuencialmente en el registro desplazamiento RSR, que funciona 16 veces más rápida que la de trabajo.

Cuando un procesador maestro intenta enviar información a uno de los esclavos, primero envía un byte de dirección que identifica al destinatario. El byte de dirección se identifica porque el bit RX9D que llega vale 1. Si el bit ADDEN = 1 en el esclavo se ignora todos los bytes de datos. Pero si el noveno bit que recibe vale 1, quiere decir que se trata de una dirección y el esclavo provocará una interrupción, y se transferirá el contenido del registro RSR al buffer de recepción. Tras la interrupción, el esclavo deberá examinar la dirección y si coincide con la suya poner ADDEN = 0 para poder recibir datos del maestro.

Si ADDEN = 1 como los datos son ignorados, el bit de parada no se carga en RSR, por lo que este hecho no produce interrupción.