

**PROYECTO SMART  
TARJETA INTERFAZ DE TRONCAL DIGITAL – TITD**



**DIEGO ALFONSO AGUILAR CARDONA  
PABLO JAVIER GUTIERREZ DELIOT**

**ANEXO C  
DIAGRAMAS Y ESQUEMATICOS PARA LAS PRUEBAS Y  
SIMULACION DEL SISTEMA TITD**

**UNIVERSIDAD DEL CAUCA  
FACULTAD DE INGENIERIA ELECTRONICA Y  
TELECOMUNICACIONES**

**POPAYAN  
2002**

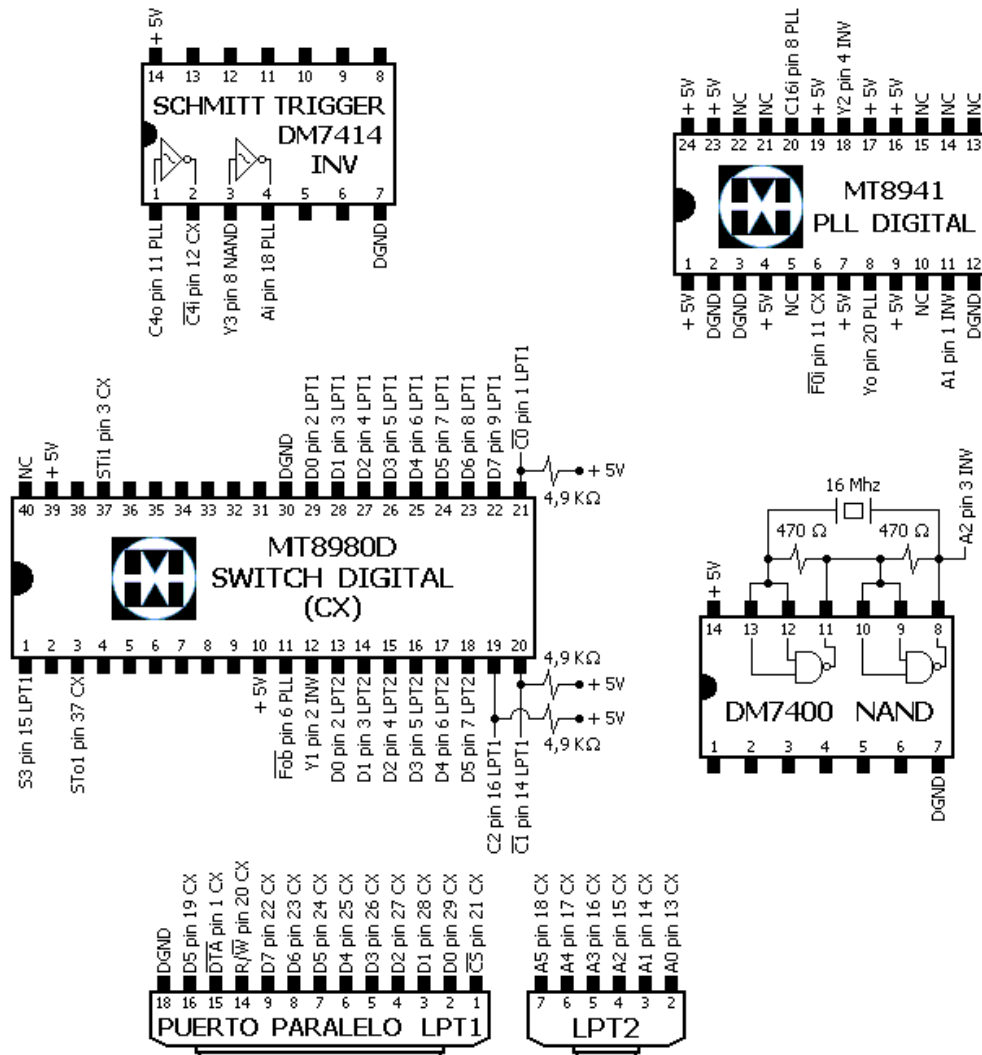
## **ANEXO C**

### **DIAGRAMAS Y ESQUEMATICOS PARA LAS PRUEBAS Y SIMULACION DEL SISTEMA TITD**

## ANEXO C

### DIAGRAMAS Y ESQUEMATICOS PARA LAS PRUEBAS Y SIMULACION DEL SISTEMA TITD

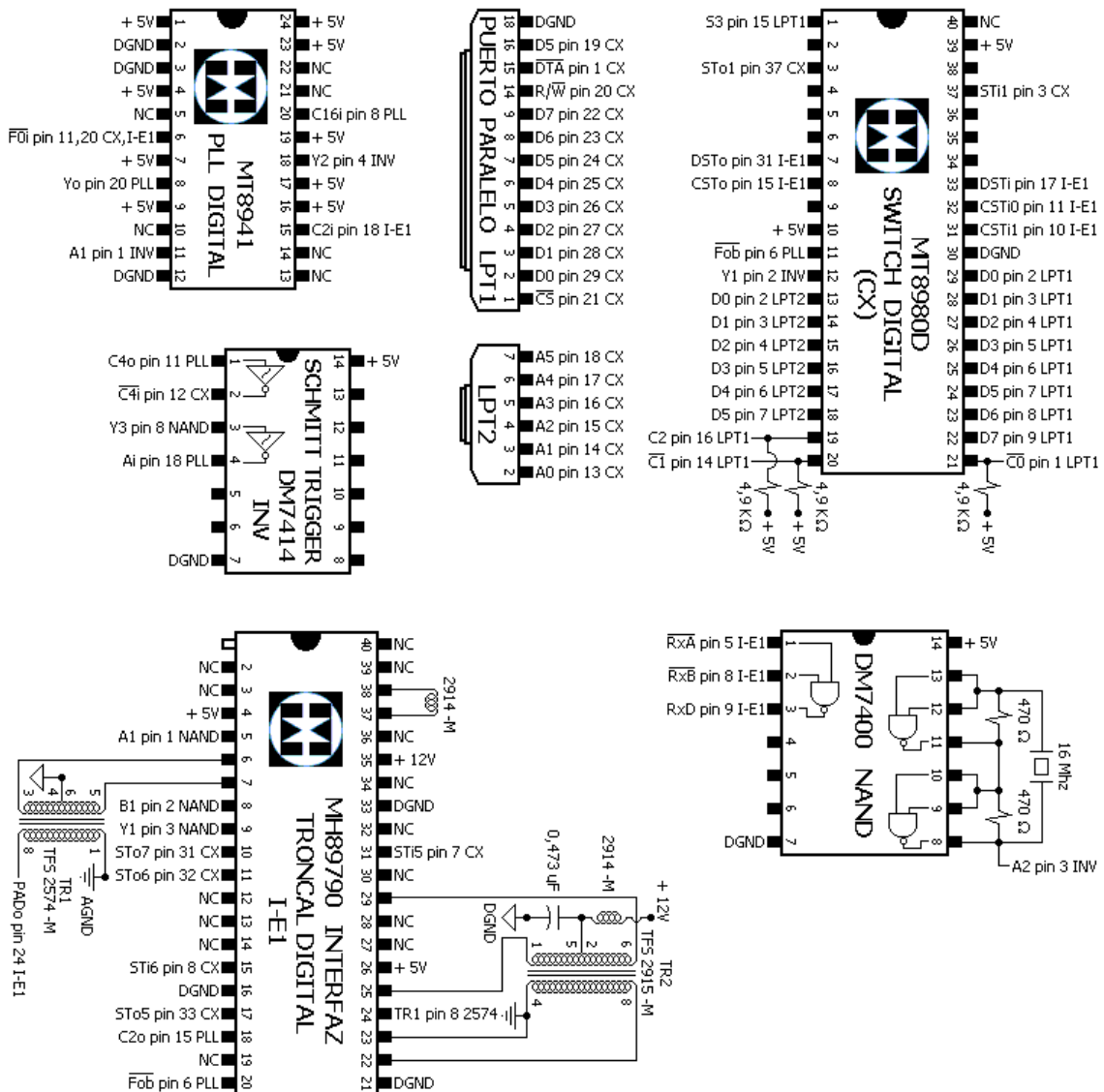
#### 1 ESQUEMATICOS DEL MONTAJE PARA LAS PRUEBAS DE INTEGRACION DE LOS CIs DE TELECOMUNICACIONES.





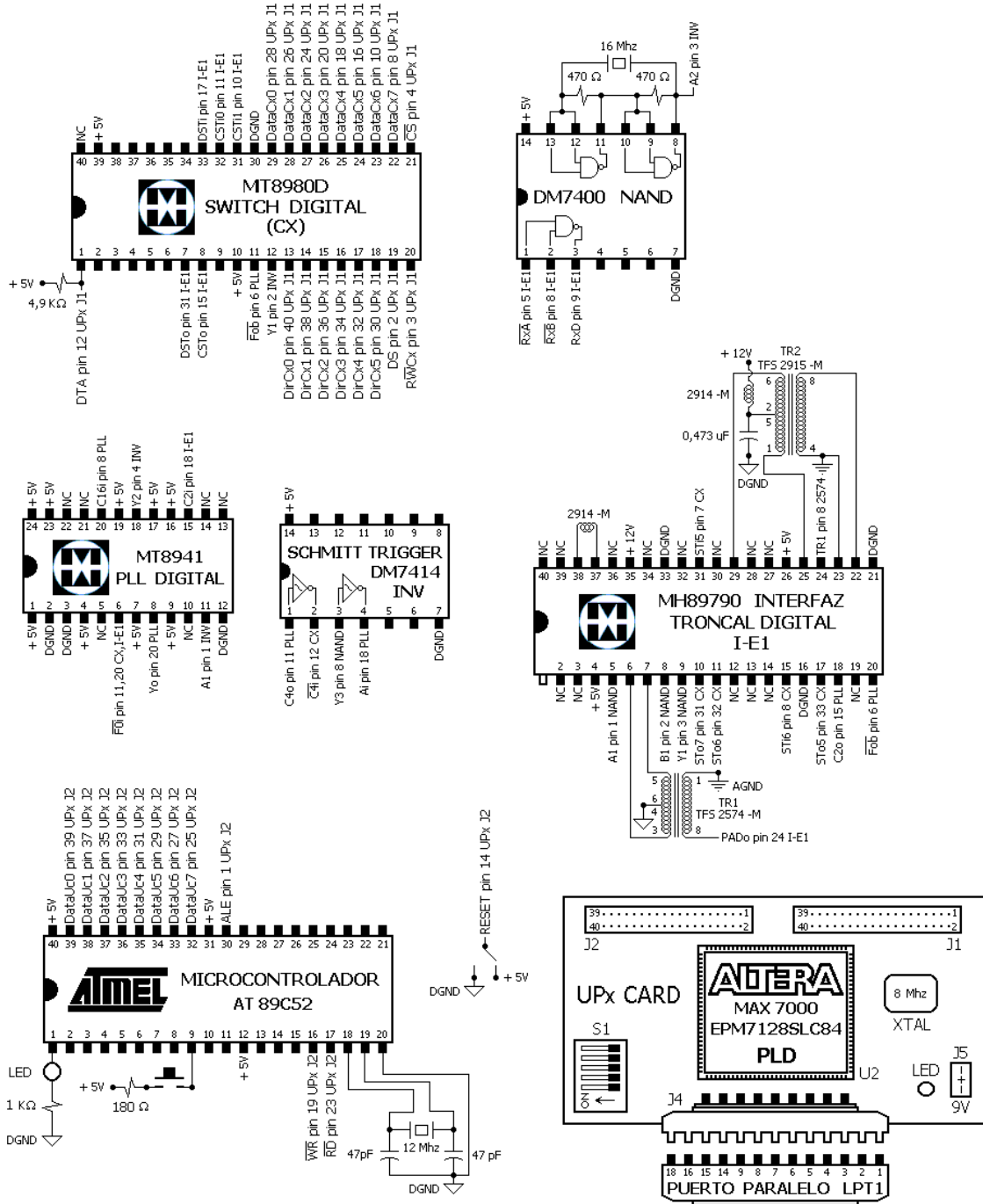
El gráfico anterior corresponde al esquemático de la prueba de integración para el MT8980D Conmutador Digital y MT8941 PLL Digital (ver numeral 2.1 capítulo 5).

El siguiente gráfico corresponde al esquemático de la prueba de integración para el MT8980D Conmutador Digital, MT8941 PLL Digital. Y MH89790 Interfaz E1. Como se observa, en este gráfico se debe encontrar el conmutador ya que con este se configura la Interfaz E1 (ver numeral 2.2 capítulo 5).



## 2 ESQUEMATICO DEL MONTAJE PARA LAS PRUEBAS DE INTEGRACIÓN DEL PLD, MICROCONTROLADOR Y CIS DE TELECOMUNICACIONES.

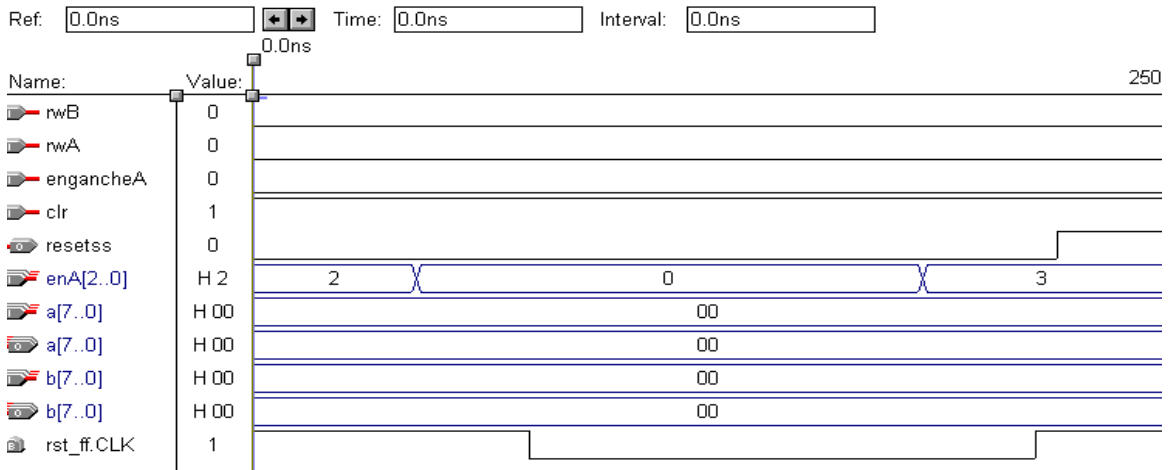
Ver numeral 2.3 capítulo 5.



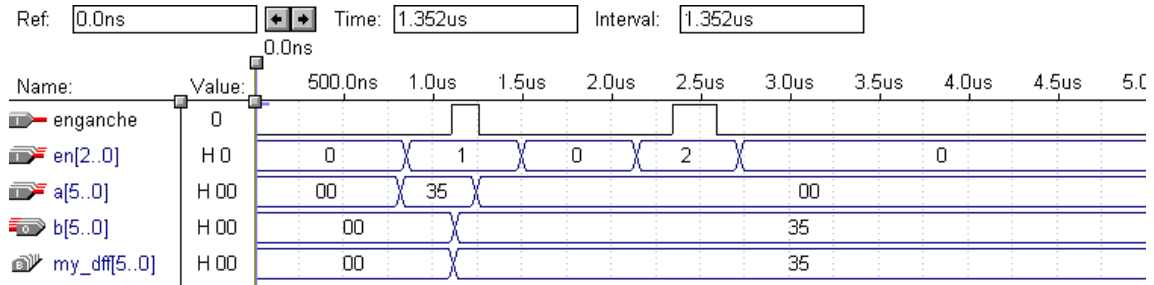
### 3 DIAGRAMAS DE SIMULACION DEL PLD

Ver numeral 1.3 capítulo 5 y ver códigos en Anexo B numeral 3.

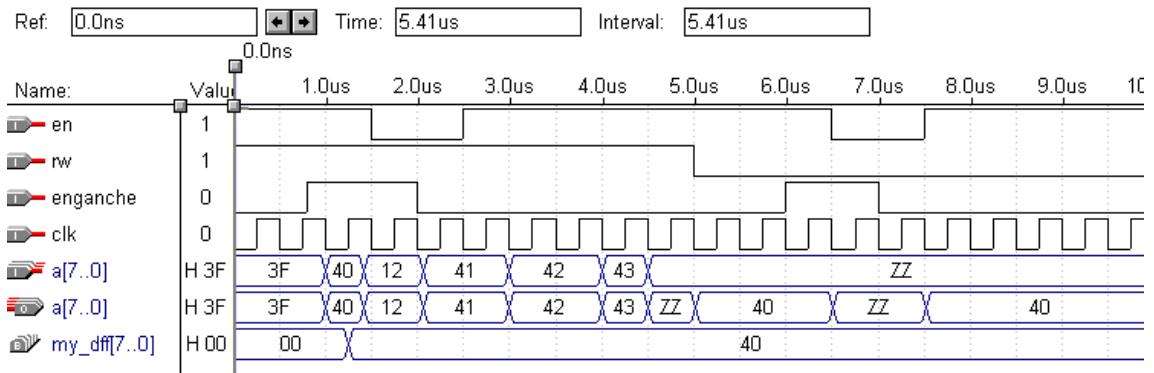
#### 3.1 SIMULACION REG2BIDIR



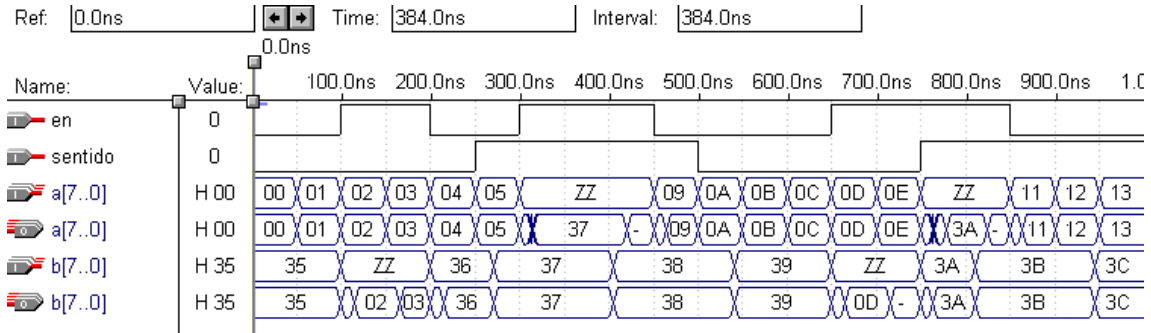
#### 3.2 SIMULACION REG1IN1OUT



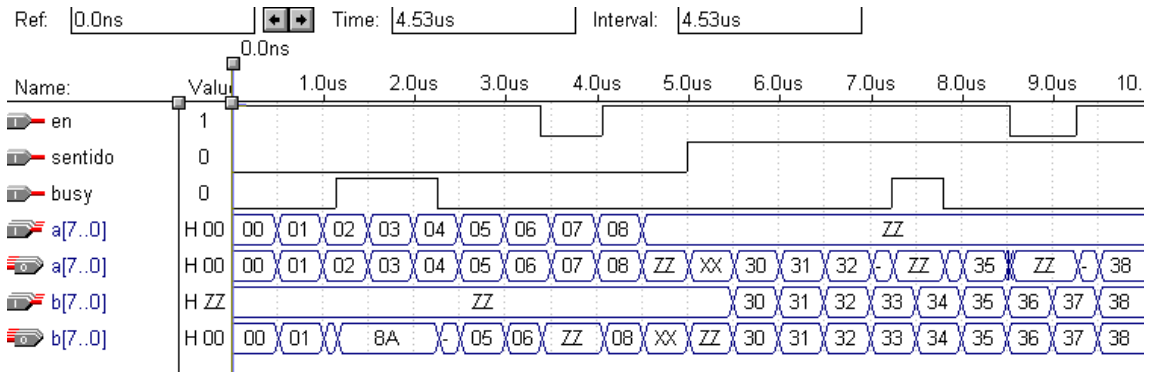
#### 3.3 SIMULACION REG1BIDIR



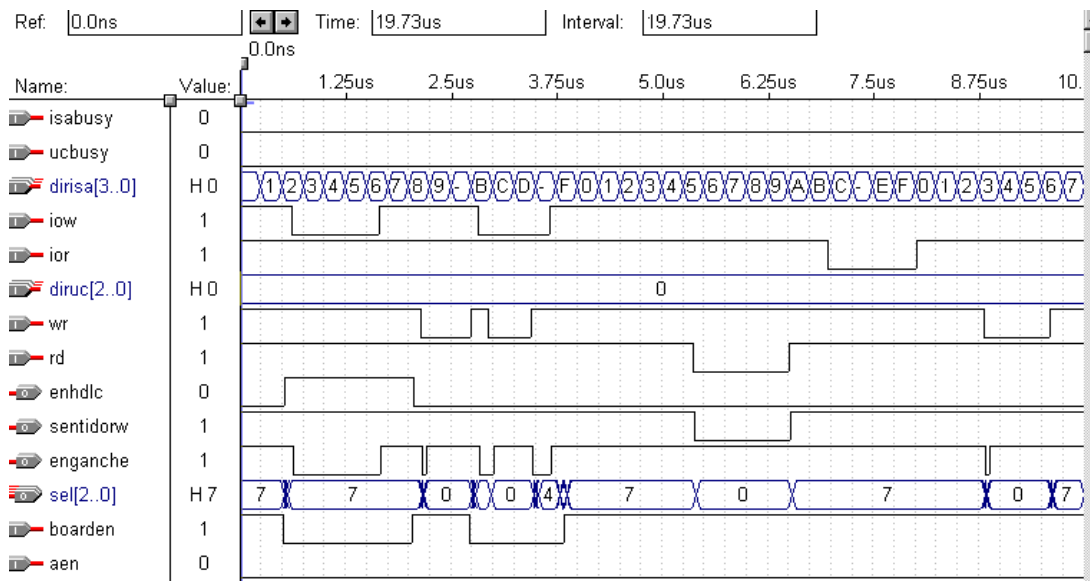
### 3.4 SIMULACION I2BIDIRUC

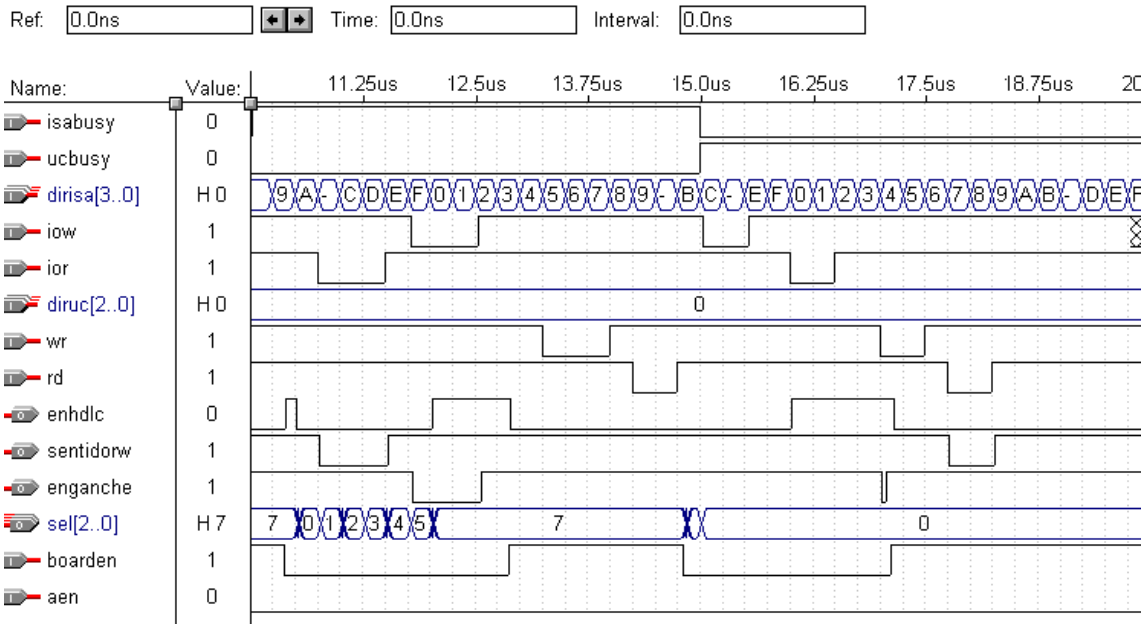


### 3.5 SIMULACION I2BIDIRISA

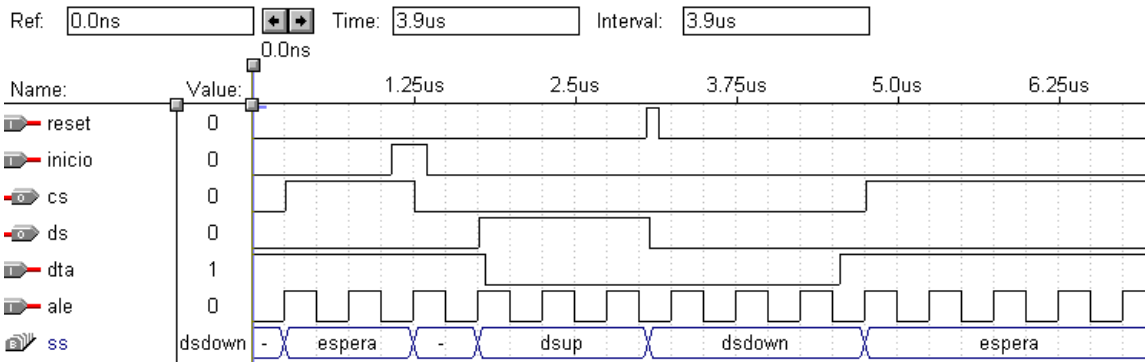


### 3.6 SIMULACION MODCONTROL

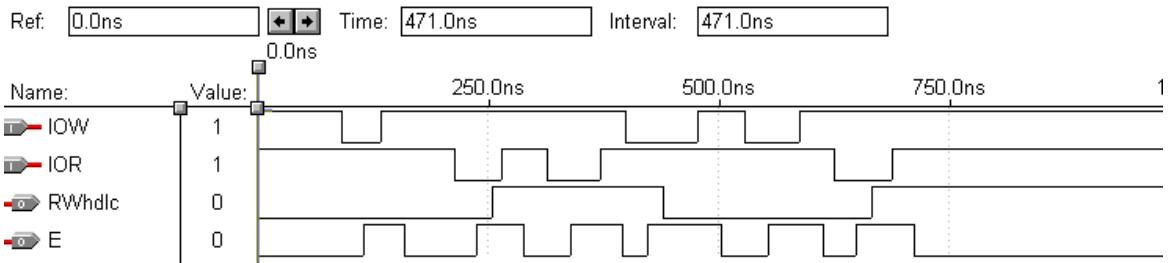




### 3.7 SIMULACION CTRLLECESC



### 3.8 SIMULACION CTRLHDL





### 3.9 SIMULACION UTILIDAD TOTAL

