

**ANEXO C:
INTRODUCCIÓN A LOS PROCESADORES DE SEÑALES DIGITALES DSP**



**ZULMA BERNARDA PABÓN PIPICANO
ANCIZAR SANTACRUZ AHUMADA**

**Director
I. E. Juan Fernando Flórez Marulanda**

**UNIVERSIDAD DEL CAUCA
FACULTAD DE INGENIERÍA ELECTRÓNICA Y TELECOMUNICACIONES
DEPARTAMENTO DE ELECTRÓNICA, INSTRUMENTACIÓN Y CONTROL
POPAYÁN
2007**

CONTENIDO

	Pág.
<u>PREFACIO</u>	3
<u>A.1. INTRODUCCION A LOS DSP</u>	1
A.1.1. HISTORIA DE LOS PROCESADORES DIGITALES DE SEÑALES	2
A.1.2. PROCESAMIENTO DIGITAL DE SEÑALES	6
A.1.3. DIGITAL VS ANALÓGICO	7
<u>A.2. EL DSP DE CERCA</u>	12
A.2.1. ¿QUÉ HACE A UN DSP UN DSP?	13
A.2.2. CARACTERÍSTICAS BÁSICAS	14
A.2.3. OTRAS CARACTERÍSTICAS	16
<u>A.3. ARQUITECTURA DE UN DSP</u>	18
A.3.1. ARQUITECTURA HARVARD	20
A.3.2. UNIDAD ARITMÉTICO-LÓGICA DE UN DSP	21
A.3.3. VARIACIONES EN LA ARQUITECTURA DE UN DSP	24
A.3.4. DSP DE ALTO RENDIMIENTO	27
<u>A.4. UN DSP PARA CADA APLICACIÓN</u>	30
A.4.1. DIFERENCIAS CON LOS MICROCONTROLADORES	32
A.4.2. VENTAJAS Y DESVENTAJAS DE LOS DSP	35
<u>A.5. EJEMPLOS DE DSP</u>	37
A.5.1. ADSP DE ANALOG DEVICES	37
A.5.2. DSPIC DE MICROCHIP	42
A.5.3. TMS320 DE TEXAS INSTRUMENTS	47
<u>CONCLUSIONES</u>	56
<u>BIBLIOGRAFÍA</u>	1

PREFACIO

El documento que presentamos a continuación, lejos de ser una producción autónoma e inédita, es una recopilación de datos difundidos en Internet sobre las generalidades de los Procesadores de Señales Digitales. En el se exponen conceptos de diversos autores sin mayores modificaciones de contexto que las requeridas para darle una organización adecuada y amena para quien desee tomarlo como material de referencia. Sin embargo si se han agregado algunos párrafos derivados de la observación de las hojas de especificaciones y de los manuales que se distribuyen en las páginas Web.

Invitamos al lector a tomar este texto como un recurso introductorio en el estudio de los DSP, y si requiere de mayor profundización puede remitirse a la bibliografía que se hace mención en este.

Los Autores.

A.1. INTRODUCCION A LOS DSP

Los rápidos avances en la electrónica, particularmente en las técnicas de fabricación de circuitos integrados, han tenido, y sin duda continuarán teniendo, un gran impacto en la industria y la sociedad. El rápido desarrollo de la tecnología de circuitos integrados, empezando con la integración a gran escala (LSI, Large Scale Integration), y ahora la integración a gran escala (VLSI, Very Large Scale Integration) de circuitos electrónicos ha estimulado el desarrollo de computadores digitales más potentes, pequeños, rápidos y baratos y de hardware digital de propósito general. Estos circuitos digitales baratos y relativamente rápidos han hecho posible construir sistemas digitales altamente sofisticados, capaces de realizar funciones y tareas del procesamiento de señales digitales que normalmente eran demasiado difíciles y/o caras con circuitería o sistemas de procesamiento de señales analógicas. De aquí que muchas de las tareas del procesamiento de señales que convencionalmente se realizaban analógicamente se realicen hoy mediante hardware digital, más barato y a menudo más confiable.

Los sistemas de DSP modernos son apropiados para su implementación bajo el criterio VLSI. Las grandes inversiones necesarias para diseñar un nuevo circuito integrado sólo pueden ser justificadas cuando el número de circuitos a fabricar es grande, o cuando los niveles necesarios de desempeño son tan altos que no pueden ser alcanzados con la tecnología existente. A menudo, ambos argumentos son válidos, particularmente en comunicaciones y aplicaciones dirigidas a los consumidores.

Los avances en la tecnología de fabricación de circuitos integrados también abren nuevas áreas de desarrollo basadas en DSP, tales como sensores inteligentes, visión de robots y automatización, mientras entrega las bases para continuar los avances en áreas tradicionales del procesamiento digital de señales, tales como música, voz, radar, sonar, video, audio y comunicaciones.

Actualmente los DSP (Digital Signal Processor) se están convirtiendo en elementos muy comunes en el diseño electrónico, sustituyendo en algunas aplicaciones a los microprocesadores y microcontroladores. Principalmente encontraremos DSP en circuitos relacionados con las telecomunicaciones, sistemas de audio y en algoritmos avanzados de control de motores. Por ejemplo, podemos encontrar DSP como integrantes de estas aplicaciones:

- Tarjetas con múltiples puertos serie en servidores para proveedores de acceso a Internet
- Compresión de voz en telefonía móvil
- Filtros complejos de sonido
- Líneas de retardo
- Generadores de eco
- Reconocimiento de señales DTMF
- Decodificación de canales en telefonía celular (GSM)

A.1.1. HISTORIA DE LOS PROCESADORES DIGITALES DE SEÑALES

Con la aparición de la tecnología VLSI, comenzaron a fabricarse los primeros microprocesadores, los cuales constituyen unidades de cómputo carentes de memoria interna extendida, memoria de programa y controles de periféricos de entrada/salida. Los microprocesadores están formados por un conjunto de circuitos electrónicos altamente integrados para cálculo y control computacional, es utilizado como Unidad Central de Proceso en un sistema microordenador y en otros dispositivos electrónicos complejos como cámaras fotográficas , impresoras, etc. y como añadido en pequeños aparatos extraíbles de otro aparato más complejo como por ejemplo: equipos musicales de automóviles, etc.

El considerado primer microprocesador, el Intel 4004 fue desarrollado en 1971. Los diseñadores jefe fueron Ted Hoff y Federico Faggin de Intel, y Masatoshi Shima de Busicom (más tarde de ZiLOG).

Los microprocesadores modernos están integrados por millones de transistores y otros componentes empaquetados en una cápsula cuyo tamaño varía según su las necesidades de las aplicaciones a las que van dirigidas, y que van actualmente desde el tamaño de un grano de lenteja hasta el de casi una galleta. Las partes lógicas que componen un microprocesador son, entre otras: unidad aritmético-lógica, registros de almacenamiento, unidad de control, Unidad de ejecución, memoria caché y buses de datos control y dirección.

Parámetros significativos de un procesador son su ancho de bus, medido en bits y la frecuencia de reloj a la que trabajan, medida en hertzios, tamaño de memoria caché medido en KB. (Kilobytes).

Existen una serie de fabricantes de microprocesadores, como IBM, Intel, Zilog, Motorola, Cyrix, AMD. A lo largo de la historia y desde su desarrollo inicial, los microprocesadores han mejorado enormemente su capacidad, desde los viejos Intel 8080, Zilog Z80, Motorola 6809 hasta los recientes Intel Itanium, Transmeta Efficcion o Cell. Actualmente los nuevos micros pueden tratar instrucciones de hasta 256 bits, habiendo pasado por los de 128, 64, 32, 16, etc.

Estos dieron inicio a la creación de los microcontroladores, muy aplicados en sistemas de automatización industrial, procesamiento en tiempo real y sistemas empotrados. Tienen como ventaja que contienen en una sola máquina eléctricamente programable memoria para programa, memoria para almacenamiento de datos tipo RAM, controles para periféricos, fuentes de interrupción internas y externas, temporizadores y contadores y puertos para comunicación con periféricos como conversores. Son muy eficientes en el manejo de señales digitales binarias, como en control de procesos secuenciales y por lotes, la lectura y de sensores y procesamiento de señales del tipo ON/OFF.

Los DSP son dispositivos embebidos altamente desarrollados y especializados en el procesamiento de señales extraídas del mundo analógico, en tiempo real, en lo cual aventajan a los microcontroladores.

En 1978, INTEL lanzó el 2920 como un "procesador analógico de señales". Este poseía un chip ADC/DAC con un procesador de señales interno, pero no poseía un multiplicador de hardware, el 2920 no tuvo éxito en el mercado.

En 1979, AMI lanza el S2811, fue diseñado como un microprocesador periférico, al igual que el 2920 no tuvo gran éxito en el mercado.

En el mismo año, BELL LABS introduce el primer chip procesador digital de señales (DSP), El Mac 4 Microprocessor. Luego en 1980 fueron presentados en el ISSCC'80 los primeros DSP completos: el PD7710 de NEC y el DSP1 de AT&T, ambos procesadores fueron inspirados en las investigaciones de PSTN Telecomunicaciones. En ese mismo año NEC comenzó la producción del PD7710, la primera producción de DSP completos en el mundo.

En 1981 aparece la familia 7720 de NEC, la cual poseía una capacidad de memoria limitada y era de uso restringido. Esta familia estaba construida en tecnología NMOS, manejaba una longitud de palabra de 16 bits y el tiempo de ejecución de cualquier instrucción era de 250ns. La capacidad de la memoria para programa era de 512 instrucciones, cada una de 23 bits, la memoria ROM de datos tenía una extensión 512 palabras de 13 bits cada una y la memoria RAM de datos era de 516 palabras de 16 bits. Además estos DSP ya incorporaban un multiplicador hardware o combinacional que podía calcular 16 x 16 bits, produciendo un resultado 32 bits en menos de 250 ns y un módulo para comunicación en paralelo de 8 o 16 bits con el exterior.

Los 7720 manejaban 4 instrucciones especiales de 23 bits que eran la instrucción LD, instrucción JUMP para saltos, la instrucción OP, y la instrucción RT.

El primer DSP producido por TEXAS INSTRUMENTS, el TMS32010, probó ser un suceso mayor. Actualmente el TMS320C4X diseñado y producido por TEXAS INSTRUMENTS, surge con ciertas ventajas frente al resto de los procesadores, ya que éste se diseña para ser escalable; es decir, para que pueda trabajar en paralelo con otros dispositivos similares. Hoy en día TEXAS INSTRUMENTS cuenta con una de las líneas de DSP más amplia del mercado repartido en las familias TM320C2XXX, TM320C5XXX, TM320C6XXX

y OMAP, siendo estos dos últimos los más sofisticados, incluso aptos para el procesamiento de imágenes y señales de telecomunicaciones.

Para el siglo XXI se cuenta en el mercado con una amplia gama de DSP para diversas aplicaciones y a distintos costos, incluso DSP de alto rendimiento capaces de trabajar a muy altas velocidades, con palabras de instrucción extendidas de hasta 256 bits, manejo de múltiples ALU en paralelo y con velocidades de procesamiento extremadamente altos.

Existen diferentes fabricantes líderes en el mercado, que manufacturan DSP de diversas características para variadas aplicaciones; en la tabla de abajo podemos apreciar algunas compañías de procesadores DSP con la diferencia básica en el número de bits que manejan y con ello la información que son capaces de manipular:

Fabricante	DSP 16 bits	DSP 24 bits	DSP 32 bits
Analog Devices	ADSP-2100 ADSP-21cspxx		ADSP-21020 ADSP-2106x
Hitachi	SH-DSP		
Motorola	DSP561xx DSP568xx	DSP5600x DSP563xx	DSP96002
NEC	μPD7701		
SGS-Thomson	D950		
Texas Instruments	TMS320C1x TMS320C2xx TMS320C5x TMS320C6x TMS320C8x		TMS320C3x TMS320C4x
Zilog	Z893xx Z894xx		

Ilustración 1. Tabla de los principales fabricantes de DSP

Fuente: Revista EDN, mayo de 1997. Página 44

Una de las principales ventajas de los fabricantes antes mencionados es que a esta altura de su desarrollo han acumulado un gran nivel de conocimiento, sus procesadores se han utilizado para resolver problemas reales y han dado resultados positivos. Ellos reúnen en

sus páginas Web documentos y aplicaciones de utilidad para quienes trabajan en nuevos desarrollos y/o para quienes recién empiezan a trabajar con microprocesadores.

Esta variedad de fabricantes y de dispositivos no solo flexibiliza el desarrollo de sistemas basados en DSP, sino que fomenta la competencia en calidad y precios lo que conlleva a una disminución en el costo de desarrollo de sistemas de procesamiento digital de señales.

Muchos de los procesadores se engloban dentro de la filosofía CISC, (Complex Instruction Set Computers) Aunque se pueden encontrar en el mercado algunos que operen bajo la filosofía RISC (Reduced Instruction Set Computers); estos últimos dedicados para aplicaciones concretas como la telefonía móvil.

A.1.2. PROCESAMIENTO DIGITAL DE SEÑALES

SEÑAL es definida como cualquier cantidad física que varía en el tiempo y que lleva información, generalmente acerca del estado o comportamiento de un sistema, como por ejemplo: radar, música, voz, sonar, etc.

PROCESAMIENTO DIGITAL DE SEÑAL (DSP) es una operación o transformación de una señal en un hardware digital según reglas bien definidas las cuales son introducidas al hardware a través de un software específico que puede o no manejar lenguajes tanto de alto como de bajo nivel.

Es una técnica que convierte señales de fuentes del mundo real (usualmente en forma analógica), en datos digitales que luego pueden ser analizados. Este análisis es realizado en forma digital pues una vez que una señal ha sido reducida a valores numéricos discretos, sus componentes pueden ser aislados, analizados y reordenados más fácilmente que en su primitiva forma analógica.

En estricto rigor, *digital signal processing* se refiere al procesamiento electrónico de señales tales como sonido, radio y microondas usando técnicas matemáticas para realizar transformaciones o extraer información. En la práctica, las características que hacen a los

DSP tan buenos en el manejo de señales los hacen adecuados para muchos otros propósitos, tales como procesamiento de gráficos de alta calidad y simulaciones en ingeniería.

Un Procesador Digital de Señales (DSP, sigla en inglés de Digital Signal Processor) es un tipo de microprocesador, increíblemente rápido y poderoso. Un DSP es único porque procesa señales en tiempo real. Esta capacidad de procesamiento en tiempo real hace a los DSP ideales para aplicaciones que no toleran ningún retardo. Por ejemplo, no es fácil conversar a través de un teléfono celular cuando existe un retardo en la línea. Esto lleva a que la señal se corte o a confusión ya que ambos usuarios hablan a la vez. Con los teléfonos celulares actuales, los cuales usan DSP, es posible hablar normalmente. El DSP dentro del teléfono procesa el sonido (convirtiéndolo de una señal analógica a digital, filtrando, comprimiendo y realizando otras tareas en forma digital) tan rápidamente que uno puede hablar y escuchar sin problemas de retardo ni ninguna molestia que ello implica.

En su núcleo, un DSP es altamente numérico y repetitivo. A la vez que cada dato llega, éste debe ser multiplicado, sumado y además de eso transformado de acuerdo a fórmulas complejas. Lo que permite realizar todo ello es la velocidad del dispositivo. Los sistemas basados en DSP deben trabajar en tiempo real, capturando y procesando información a la vez que ocurre. Los conversores análogo – digital deben adquirir la información lo suficientemente seguido como para captar todas las fluctuaciones relevantes de las señales.

Si el ADC es muy lento se perderá información. El DSP también debe trabajar rápido para no perder información que le llega desde el ADC y además cumplir con el adecuado procesamiento de las señales. Por ejemplo, un sistema estéreo maneja sonidos de hasta 20 KHz, por lo tanto el DSP deberá ser capaz de procesar alrededor del centenar de millones de operaciones por segundo. Otras señales, tales como transmisiones por satélite son del orden de los Gigahertz por lo que requieren un procesamiento de mayor velocidad.

A.1.3. DIGITAL VS ANALÓGICO

Las aplicaciones clásicas de los DSP trabajan señales del mundo real, tales como sonido y ondas de radio que se originan en forma análoga. Como se sabe, una señal análoga es continua en el tiempo; cambia suavemente desde un estado a otro. Los computadores digitales, por otro lado, manejan la información discontinuamente, como una serie de números binarios, por lo que se hace necesario como primera etapa en la mayoría de los sistemas basados en DSP transformar las señales análogas en digitales. Esta transformación la hacen los Conversores Análogo – Digital (ADC, en inglés).

Eventualmente cuándo el DSP ha terminado su trabajo, los datos digitales pueden volverse atrás como señales analógicas, con calidad mejorada. Por ejemplo: un DSP puede filtrar ruido de una señal, remover interferencias, amplificar y/o suprimir frecuencias, encriptar información, ó analizar una corriente compleja en sus componentes esenciales.

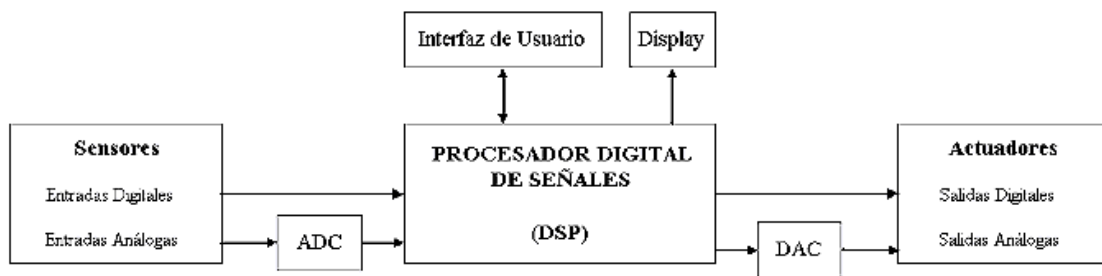


Ilustración 2. Esquema general de un sistema basado en DSP

La decisión de llevar una señal analógica al mundo digital para su procesamiento implica tener en cuenta las siguientes consideraciones:

Ruido Digital:

Cuándo los datos son transmitidos usando métodos analógicos, una cierta cantidad de "ruido" entra dentro de la señal. Esto puede tener diferentes causas: datos transmitidos por radio pueden tener una mala recepción, sufrir interferencias de otras fuentes de radio, o levantar ruidos de fondo del resto del universo. Pulsos eléctricos que son enviados por cableados pueden ser atenuados por la resistencia de los mismos, y dispersados por su

capacitancia, y variaciones de temperatura pueden acrecentar o disminuir estos efectos. Cualquier variación puede proveer una gran cantidad de distorsión en una señal analógica.

En el caso de las señales digitales, aún las pequeñas variaciones en la señal pueden ser ignoradas de forma segura. En una señal digital, estas variaciones, se pueden sobreponer, pues, cualquier señal cercana a un valor particular será interpretada como ese valor.

Sin embargo la conversión de la señal analógica a digital introduce una distorsión debido a la discretización de la señal, llamado ruido de cuantificación. Este genera discontinuidades o saltos en la señal considerada en un dominio continuo y se pierde la forma de onda. El ruido de cuantificación es inversamente proporcional a la resolución de los conversores y afecta más a las señales de baja amplitud.

Despliegue Analógico vs. Digital: Facilidad en la lectura:

En la lectura humana de la información, los métodos digitales y analógicos resultan ambos de gran utilidad. Si lo que se requiere es una impresión instantánea de resultados, los medidores analógicos usualmente ofrecen la información de una manera rápida, cuando lo que se requiere es exactitud los digitales son los preferidos. Leer medidores analógicos requiere tiempo y un poco de experiencia en el campo, esto comparado con que escribir un valor en un despliegue digital es limitarse a copiar los números.

En los casos en que la exactitud y la rapidez son requeridas por igual, los despliegues duales son la mejor opción.

Pérdida sistemática de los Datos:

Cuándo se desea convertir una señal analógica a una digital, para ser procesada por otros sistemas digitales, algunos datos pueden perderse. El conversor análogo-digital sólo tiene una cierta resolución, considerando que el ojo humano es capaz de detectar 10.000 intensidades de un mismo color, el CCD en una cámara digital será únicamente capaz de detectar 256 intensidades y esto en una resolución de sólo un megapíxel ó aproximadamente.

Diseño, Montaje y Mantenimiento

Los sistemas analógicos son muy costosos y de difícil implementación porque los elementos que se utilizan son poco configurables y requieren calibración. Cuando esta calibración se da, los sistemas son estáticos y casi totalmente carentes de inteligencia, lo que dificulta el mantenimiento y la adaptabilidad a nuevos sucesos. Para darle robustez a un sistema analógico se requiere utilizar circuitos densos en componentes y voluminosos por lo que se requiere de detallado estudio de la distribución en el diseño.

Los sistemas digitales tienen como ventaja que son altamente configurables y al ser programables permiten facilidades en el diseño y el mantenimiento. Si se diseñan correctamente, los sistemas digitales, pueden ser inteligentes, autoconfigurarse por petición externa o adaptarse a nuevas condiciones de trabajo. Además, los sistemas digitales por tener funciones embebidas, requieren poco espacio para su construcción, permiten un diseño más simple, con la suficiente robustez y confiabilidad.

Ancho de Banda

Todos los sistemas electrónicos tienen un ancho de banda limitado para el cual su funcionamiento es efectivo, sean analógicos o digitales. En el caso de los sistemas analógicos, este ancho de banda está determinado por la impedancia característica del sistema, debida a los componentes que participan y a su montaje, lo que determina, en forma directa, la función de transferencia y el comportamiento en frecuencia. Este comportamiento puede llegar a ser óptimo hasta las decenas de Gigahertz, como en el caso de los equipos de radiocomunicaciones por RF.

En los sistemas digitales, en cambio, el ancho de banda efectivo está determinado por la condición de Nyquist que indica que la señal debe muestrearse con una frecuencia de por lo menos el doble del ancho de banda de la señal. Esto supone una disminución notable en el rango de trabajo en frecuencia, ya que aunque se emplean transistores de alta velocidad de conmutación, se tienen retardos debidos al muestreo y sostenimiento de la señal y a los pasos de conversión.

Aunque cada día se construyen tanto procesadores como conversores más rápidos y eficientes en el procesamiento, utilizando algoritmos optimizados, lógica reactiva/predictiva combinatorial y sustratos de muy alta conmutación, hay aplicaciones en las cuales solo los sistemas analógicos e incluso ópticos son soluciones viables.

A.2. EL DSP DE CERCA

Los DSP's, al igual que los microprocesadores, son sistemas programables que nos permiten implementar muchos tipos de aplicaciones en función de las posibilidades del sistema y, por supuesto, de las habilidades del programador. Desde el punto de vista de la arquitectura interna, podemos decir que un DSP es un microprocesador (o un microcontrolador, como ya veremos) optimizado internamente para realizar los cálculos necesarios para implementar algoritmos de proceso de señal. Esta optimización se consigue mediante algunos aspectos principales:

- Implementación de operaciones por hardware
- Instrucciones poco comunes que ejecutan varias operaciones en un solo ciclo
- Modos de direccionamiento especiales
- Memoria de programa ``ancha'', con más de 8 bits

La implementación de algunas operaciones mediante hardware consigue mejorar la velocidad media de cálculo, que se da en MIPS o en MegaFLOPS; normalmente, las instrucciones que se implementan son aquellas que se usan más a menudo, como luego veremos. La impresionante capacidad de cálculo de un DSP puede utilizarse también para implementar algoritmos digitales de control (por ejemplo, un controlador PID) y, si el coste lo permite, otras labores realizadas tradicionalmente por microprocesadores.

La ejecución de varias operaciones en un sólo ciclo es posible ya que están implementadas como circuitería adicional y no como código microprogramado en la propia unidad central. Un ejemplo típico es la instrucción MAC (multiply and accumulate) que puede realizarse como un conjunto de puertas lógicas que estarán conectadas a uno o más registros especiales del DSP.

Los modos de direccionamiento especiales se implementan para agilizar el tratamiento de estructuras de datos (como por ejemplo, búferes circulares) similares a las que conocemos de lenguajes de programación de nivel medio-alto. De este modo se han implementado algunos modos de direccionamiento tales como:

- Direccionamiento circular
- Direccionamiento con bits invertidos
- Pre y post-modificación de los punteros de direcciones (similar al n++, ++n, n-- y --n del lenguaje C)

El uso de juego de instrucciones con palabras ``anchas" nos permite codificar en una sola palabra datos e instrucciones, disminuyendo de este modo el número de accesos a memoria por instrucción y aumentando así el rendimiento del sistema. Este método se usa también en muchos microcontroladores actuales, como la familia PIC.

A.2.1. ¿QUÉ HACE A UN DSP UN DSP?

Una de las más importantes características de un DSP es su capacidad de realizar operaciones de multiplicación y acumulación (MAC) en sólo un ciclo de reloj. No obstante ello, es necesario que el dispositivo posea la característica de manejar aplicaciones críticas en tiempo real. Esto requiere de una arquitectura que soporte un flujo de datos a alta velocidad hacia y desde la unidad de cálculo y memoria. Esta ejecución a menudo requiere el uso de unidades DMA (Direct Memory Access) y generadores de direcciones duales (DAG) que operan en paralelo con otras partes del chip. Los DGA realizan los cálculos de direcciones, permitiendo al DSP buscar dos datos distintos para operar con ellos en un solo ciclo de reloj, de tal forma que es posible ejecutar algoritmos complejos en tiempo real.

Es importante para DSP tener un mecanismo efectivo de salto para la ejecución de bucles ya que el código generalmente programado es altamente repetitivo. La arquitectura permite realizar estos bucles sin instrucciones adicionales ni demoras, las que al ejecutarse millones de veces empiezan a generar retardos significativos.

Los DSP deben manejar rangos dinámicos extendidos y de precisión para evitar overflow y underflow y para minimizar los errores de redondeo. Para acomodarse a esta capacidad, los DSP incluyen acumuladores dedicados con registros más anchos que el tamaño nominal de los datos para así conservar la precisión (por ejemplo, DSP de 16 bits poseen

acumuladores de 32 bits para manejar el resultado de las multiplicaciones). También deben soportar el manejo de búferes circulares para la ejecución de funciones algorítmicas, tales como filtros. En estos tipos de búferes el puntero del buffer se actualiza en paralelo con otras funciones del chip en cada ciclo de reloj. En cada ciclo el buffer circular realiza una comprobación de "fin de buffer" para verificar si es necesario volver al inicio de éste sin demorar así la ejecución del algoritmo a causa de la ejecución de instrucciones adicionales de comparación y salto.

Por otro lado, los microcontroladores se utilizan sobre todo en aplicaciones donde existen acontecimientos externos los que requieren de la detección y el control. El ambiente externo es detectado por cualquiera de los dispositivos periféricos; puertos digitales I/O, pines dedicados de interrupción, o las entradas análogas (de analógico a digital). La fuente de las señales a estos pines viene de los interruptores, sensores análogos y/o digitales, y de las señales de estado de otros sistemas.

Cada entrada representa un pedazo de información sobre el estado de un cierto acontecimiento exterior. Las salidas se envían a actuadores, relés, motores o a otros dispositivos que controlen acontecimientos. Entre la detección y actuación está el microcontrolador, analizando las entradas y el estado actual del sistema, determinando cuándo y qué encender y/o apagar. El software es el que hace todo esto, toma las decisiones, generalmente trabaja de una manera condicional; es decir, realiza saltos sólo bajo ciertas condiciones y realiza manipulaciones a nivel de bits. Las interrupciones son consideradas como condiciones externas que alteran el flujo principal del programa.

A.2.2. CARACTERÍSTICAS BÁSICAS

Manejo de instrucciones de más de un octeto: Los DSP manejan instrucciones que pueden tener hasta 256 bits con lo cual se puede cargar en un solo ciclo de máquina hasta 8 instrucciones 32 bits que se procesan en paralelo. Las instrucciones de 32 bits poseen en sí mismas la información suficiente para acceder a una instrucción y dos operandos a la vez.

Fetch/Execute en un solo ciclo: Los DSP's tienen buses que son capaces de leer un operando y llevarlo a la ALU en un solo ciclo de máquina. Para ello incorporan buses que actúan en paralelo accediendo a la memoria de programas y a la memoria de datos. El método más común se conoce como DUAL DATA/FETCH en el cual, mientras se está procesando una instrucción, se lee la instrucción siguiente.

Multipliación de frecuencia por PLL: Los bucles de enganche de fase incorporados en los DSP's sirven como multiplicadores y son programados por software para generar 4x, 8x, 16x y hasta 25x la velocidad del oscilador. De esta manera se puede trabajar con un oscilador externo de 100 o 200 MHz y lograr ciclos de instrucción de hasta 1 GHz.

Manejo de instrucciones en paralelo: Para lograr mayor velocidad de procesamiento, los DSP tienen CPU capaces de procesar varias instrucciones en un mismo ciclo de máquina de manera concurrente. Esto se debe a que tienen un mecanismo que carga varias instrucciones, cada una en una ALU diferente y en el mejor de los casos especializada en el tratamiento de esa instrucción. Dicha ALU posee un bloque independiente de memoria caché y entre todas comparten un bloque de memoria común.

En otros casos el procesamiento en paralelo se logra por la incorporación de varias CPU completas en el chip. De esta manera, no solo se procesan bloques de instrucciones en paralelo, sino programas completos, cada uno con una porción de memoria de datos asignada y con acceso a una memoria compartida.

Manejo de interrupciones externas e internas: Los DSP especializados poseen un amplio rango de fuentes de interrupción de diferentes tipos, tanto externas como internas. Entre las interrupciones externas se cuentan las generadas por señales generales de usuario y las generadas por comunicación con periféricos. En las interrupciones internas están los temporizadores/contadores, los guardianes de programas, las excepciones y los controladores de comunicaciones.

En todos estos casos los DSP cuentan con un mecanismo que maneja las interrupciones sin generar mayores retardos en el programa, como por ejemplo, saltos automáticos a los

vectores de interrupción, almacenamiento del estado del programa en una instrucción de un solo ciclo y módulos HW para el tratamiento de eventos.

A.2.3. OTRAS CARACTERÍSTICAS

- Arquitectura de memoria en bloques: La memoria RAM se divide en bloques con buses independientes para ser accedidos por cada una de las ALU o las CPU. De esta manera se puede realizar un acceso concurrente a la memoria de datos. Uno de los bloques sirve como caché compartido para sincronizar las instrucciones o los programas y para proveer un canal de comunicación común.
- Interfaz de memoria externa (EMIF): Módulos e instrucciones para manejar memoria externa de los tipos SRAM, SDRMA DIMM, DDR, DPROM, Flash. Usa buses que pueden trabajar con palabras de hasta 32 bits.
- Acceso de memoria directa extendida (EDMA): Los módulos EDMA son bloques que permiten acceder a los bloques de memoria externa, interna y de caché sin tener que pasar por el procesador. Estos controladores incluyen fuentes de interrupción para lectura/escritura, generadores de direcciones duales DGA y hasta 16 canales de comunicación.
- Relojes para comunicación serial. Mientras en los microcontroladores la comunicación serial es controlada por los temporizadores de trabajo y configurados dentro del programa, en los DSP este trabajo se realiza bajo el control de relojes especializados, con lo cual se libera de carga a los temporizadores de sistema y además se configuran de manera independiente para lograr amplios rangos de trabajo.
- Bus I2C: Los módulos I2C son una especificación de Phillips para la comunicación de circuitos Inter.-integrados a través de un canal de reloj y un canal de datos. Incluye a parte de las interfaces eléctricas, filtros de ruido, búferes de comunicación y manejo de eventos DMA.
- Interfaz de puerto host (HPI): La interfaz HPI sirve para realizar conexiones cliente/servidor a través de direcciones de puerto virtual, tal como ocurre en TCP/IP.

- Puertos seriales con búferes:
 - AC'97: Puerto para comunicación de señales de audio digitalizadas.
 - SPI : Interfaces de puerto serial
 - TDM de alta velocidad (Multicanalización por división de tiempo)

- Interfaz IEEE JTAG: Recomendación IEEE-1149.1 para escaneo y emulación.

- Interfaz UART: Interfaz para Transmisión y Recepción Universal Asíncrona. Compatible con la comunicación por puertos de los microcontroladores actuales, tanto serial como paralelo.

A.3. ARQUITECTURA DE UN DSP

Las arquitecturas de los computadores actuales están comúnmente clasificadas como RISC (Reduced Instruction Set Computers) y CISC (Complex Instruction Set Computers). Estos últimos tienen un gran número de instrucciones sumamente poderosas, mientras que la arquitectura RISC posee pocas instrucciones y realiza movimientos de datos entre registros en un ciclo de máquina. Hoy en día los computadores RISC comienzan a reemplazar a los CISC, porque se puede alcanzar un más alto rendimiento por medio del uso de un eficiente compilador como a través de la ejecución de instrucciones simples en forma ordenada.

Los DSP estándares tienen muchos rasgos de una arquitectura tipo RISC, pero ellos son procesadores de propósitos específicos cuya arquitectura es especialmente diseñada para operar en ambientes de alta necesidad de cálculo. Un DSP estándar ejecuta varias operaciones en paralelo mientras que un RISC usa unidades funcionales altamente eficientes que pueden iniciar y completar una instrucción simple en uno o dos ciclos de reloj. Los DSP típicos son caracterizados generalmente por las siguientes cualidades en su arquitectura:

1. Una unidad funcional rápida que puede multiplicar y acumular en un ciclo de instrucción. Un ciclo de instrucción puede durar generalmente 1 ó 2 ciclos de reloj. Disponibles en DSP de punto fijo y flotante.
2. Varias unidades funcionales que realizan operaciones en paralelo, incluyendo accesos a memoria y cálculo de direcciones. Las unidades poseen típicamente una unidad principal (ALU) junto con dos o más unidades de generación de direcciones. Estas unidades funcionales poseen su propio conjunto de registros y muchas instrucciones se realizan en un solo ciclo de instrucción.
3. Varias unidades de memoria on-chip (generalmente 2 ó 3) usadas para almacenar instrucciones, datos o tablas. Cada unidad de memoria puede ser accesada una vez en cada ciclo de instrucción.

4. Varios buses para incrementar las tasas de transferencia hacia y desde memoria y evitar conflictos de direcciones.
5. Soporte para tipos especiales de direccionamiento, especialmente modulo y bit-reverse, requerido en el cálculo de la FFT. Direccionamiento módulo es muy eficiente para la implementación de búferes circulares.
6. Soporte para manejo de bucles con bajo costo en tiempo y manejo rápido de interrupciones, especialmente aquellas que se deben a los puertos seriales.

Los DSP abandonan la arquitectura clásica de Von Neumann, en la que datos y programas están en la misma zona de memoria, y apuestan por la denominada "Arquitectura Harvard". En una arquitectura Harvard existen bloques de memoria físicamente separados para datos y programas. Cada uno de estos bloques de memoria se direcciona mediante buses separados (tanto de direcciones como de datos), e incluso es posible que la memoria de datos tenga distinta anchura de palabra que la memoria de programa (como ocurre en ciertos microcontroladores).

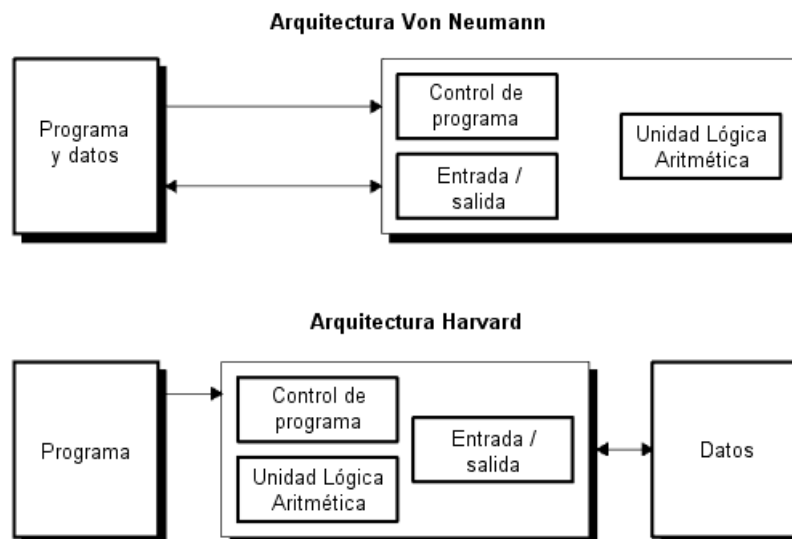


Ilustración 3. Comparación entre las arquitecturas clásicas de procesadores

Con este diseño se consigue acelerar la ejecución de las instrucciones, ya que el sistema puede ejecutar simultáneamente la lectura de datos de la instrucción ``n" y comenzar a decodificar la instrucción ``n+1", disminuyendo el tiempo total de ejecución de cada instrucción.

Para ver esto más claro, pensemos en un microprocesador clásico, cuyo ciclo de trabajo es:

- leer la posición de memoria apuntada por el contador de programa
- decodificar la instrucción
- ejecutar la instrucción

En la ejecución de la instrucción se dan estos pasos:

- leer los datos de memoria
- operar con ellos
- dejarlos en la RAM

Por tanto, podemos ver que durante la lectura de los datos de una instrucción el bus está ocupado y no podría ser usado por otra unidad de decodificación, como aparece en muchos microprocesadores modernos, en los que se realizan simultáneamente la ejecución de la instrucción n y la decodificación de la instrucción n+1.

También es bastante común encontrar un solapamiento entre la ROM y la RAM de datos, de modo que podemos usar parte de la ROM de programa para almacenar coeficientes y leerlos en la RAM de datos, sin tener que usar instrucciones específicas para leer los datos almacenados en ROM, como ocurre en algunos microcontroladores, como la familia 8051, que posee la instrucción MOVX para tal fin.

A.3.1. ARQUITECTURA HARVARD

En la arquitectura clásica de Neumann la ALU y la unidad de control están conectadas a una sólo unidad de memoria que almacena tanto instrucciones de programa como datos. Durante la ejecución de un programa, una instrucción es leída desde la memoria y decodificada, los operandos necesarios son obtenidos (fetched) desde la memoria, y,

finalmente, la instrucción es ejecutada. La principal desventaja es que la memoria se transforma en el cuello de botella de esa arquitectura.

La instrucción que con más frecuencia realiza un DSP estándar es la multiplicación y acumulación. Ésta debe ser realizada con eficiencia, y para ello debería ser completada en un ciclo de instrucción. Esto implica que dos valores deben ser leídos desde memoria y (dependiendo de la organización) un valor debe ser escrito, o dos o más registros de direcciones deben ser actualizados, en ese ciclo. Por lo tanto, una longitud grande en la memoria es tan importante como la operación de multiplicación–acumulación.

Varios buses y memorias incluidas en el chip son utilizadas de forma que lecturas y escrituras a diferentes unidades de memoria pueden ser hechas a la vez. Dos memorias son utilizadas en la arquitectura Harbara clásica. Una de ellas es utilizada exclusivamente para datos, mientras que la otra es utilizada para instrucciones. Esta arquitectura alcanza un alto grado de concurrencia (lecturas y escrituras simultáneas).

Normalmente en los DSP se usa una arquitectura Harbara modificada con 3 buses: uno de programa y dos de datos, lo cual permite que la CPU lea una instrucción y dos operandos a la vez (pero no dos posiciones de memoria a la vez, para lo que hace falta una RAM de doble puerto). En el proceso de señales, las operaciones con 2 operandos son muy comunes, motivo por el cual se hace esta modificación.

Los DSP actuales usan varios buses y unidades de ejecución para alcanzar niveles incluso más altos de concurrencia. Chips con múltiples DSP y procesadores RISC existen hoy en día.

A.3.2. UNIDAD ARITMÉTICO-LÓGICA DE UN DSP

En el proceso digital de señales, una de las operaciones más comunes es el cálculo de sumas de productos, que también se usa bastante en sistemas digitales de control, por lo que cualquier mejora en esta zona mejorará el rendimiento global del circuito.

La multiplicación es una operación que es fácil de programar, aunque por su carácter iterativo es de una duración considerable. Así, por ejemplo, en un microprocesador 8086, una suma necesita 3 ciclos de reloj, mientras que una multiplicación en punto fijo puede necesitar unos 130-160 ciclos de reloj. En tareas normales, la multiplicación apenas supone el 1% del total de las operaciones, por lo cual los microprocesadores no suelen incorporar esta operación; pero en el proceso digital de señales es una de las operaciones principales, por lo cual se hace imprescindible la presencia de un multiplicador que la realice en el menor tiempo posible.

Otra característica interesante de los DSP es la existencia de dos unidades aritmético-lógicas, una general y otra de tipo específico. Estas dos unidades son:

- La unidad central aritmético - lógica
- La unidad generadora de direcciones

La unidad central aritmético-lógica se encarga de todos los cálculos, excepto los referentes a direcciones efectivas en direccionamiento indexado. En un microprocesador normal, las instrucciones que operan con datos indexados son las más lentas, ya que la UAL primero tiene que calcular la dirección efectiva del dato en cuestión, y luego operar con él. Puesto que en el proceso digital de señales es corriente trabajar con tablas, las operaciones que trabajen con direccionamiento indexado deben acelerarse cuanto se puedan. Para este fin, el DSP incorpora una segunda UAL que se encarga solamente de hacer las sumas de la dirección base con el registro índice para obtener la dirección efectiva de nuestro dato y conseguir que la UAL principal no tenga que realizarla.

La UAL central es una unidad aritmético-lógica de propósito general que trabaja con palabras de 16 ó 32 bits tomadas de la memoria de datos o provenientes de instrucciones inmediatas.

Además de las instrucciones aritméticas habituales, la unidad central aritmético-lógica puede realizar operaciones booleanas, facilitando la manipulación de bits que se usa para el trabajo con números enteros con signo.

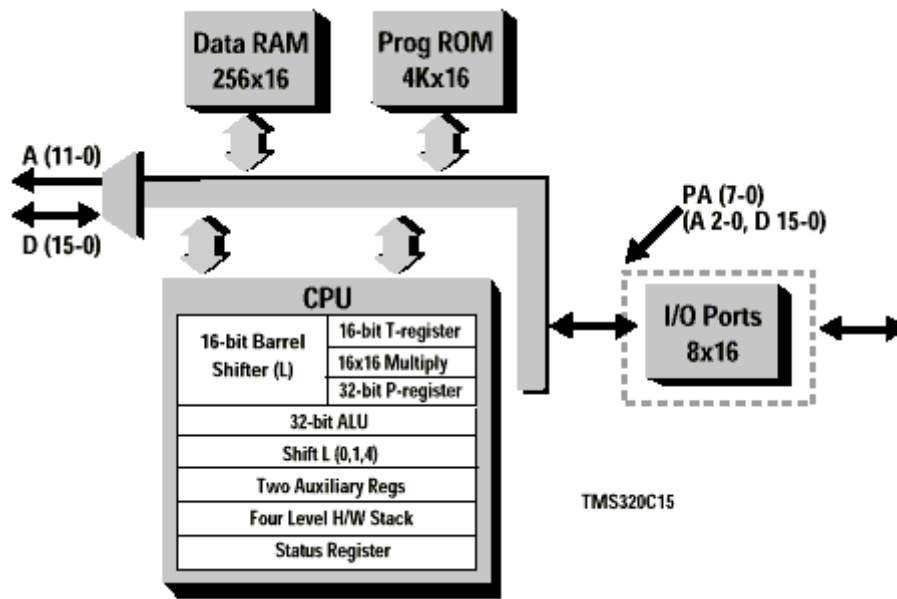


Ilustración 4. Esquema general de una CPU de un DSP Texas

Los DSP de propósito general trabajan con aritmética entera, pero también existen DSP que operan en coma flotante. La salida de la UAL pasa al acumulador, que es un registro de 32 bits en el caso de un DSP de 16 bits. Este registro puede dividirse en 2 segmentos de 16 bits para su almacenamiento en memoria. Para dividirlo se usan operaciones de rotación de bits, pero no las realiza la UAL ya que para este fin existe un registro de desplazamiento incorporado dentro de la UAL.

La UAL de los DSP.'s presenta la posibilidad de multiplicar datos. Como sabemos, realizar una multiplicación en ensamblador consume bastante ciclos de reloj, debido a las sumas y desplazamientos que hay que hacer. En cambio, un DSP realiza la multiplicación en un solo ciclo ya que incorpora un multiplicador construido a base de puertas lógicas.

Normalmente la operación de multiplicación viene acompañada por la operación "MAC" (Multiply and accumulate) que implementa las sumas de productos que hemos visto antes y como siempre en un sólo ciclo de instrucción.

Los modos de saturación están también presentes en la UAL de un DSP y se refieren a la posibilidad de configurar el comportamiento del DSP cuando se produce un

desbordamiento de bits en una operación aritmética; de este modo es más fácil trabajar en aritmética con signo.

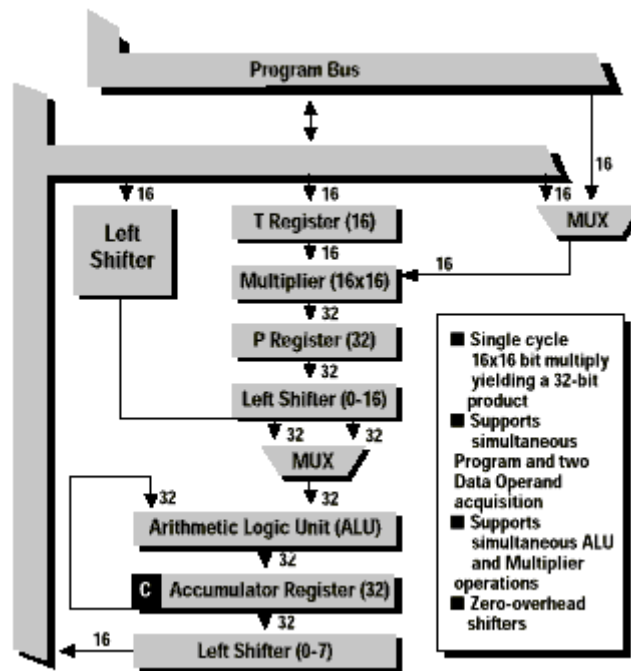


Ilustración 5. Diagrama de la ALU de un DSP

Algunos DSP actuales incorporan CPU con diferentes ALU, como por ejemplo, una ALU dedicada al cálculo con datos de representación entera, otra para el cálculo con número de punto flotante y otra para el tratamiento de registros especiales y de corrimiento.

A.3.3. VARIACIONES EN LA ARQUITECTURA DE UN DSP

Una característica bastante común de los DSP es su adaptación a diversas aplicaciones por parte de los fabricantes, añadiendo diversas características adicionales y periféricos, de modo que un tipo determinado de DSP sea la respuesta casi perfecta a una necesidad concreta.

Así, consultando los catálogos, encontraremos unos DSP que se parecen bastante a un microprocesador avanzado, y otros que nos recuerdan a algunos microcontroladores de

gama alta. En los DSP dedicados a tareas de control, podemos encontrar los periféricos típicos de los microcontroladores, y otros no tan comunes. En concreto, podemos hallar periféricos tales como:

- Puertos de entrada / salida
- Patillas de interrupción externa
- Unidades de comunicación serie (RS 232)
- Temporizadores
- Contadores
- Bucles enganchados en fase (PLL)
- Buses I2C y/o SPI
- Convertidores A/D y D/A
- Módulos de control de ancho de pulso

En DSP más especializados podemos encontrar interfaces serie con buffer de lectura/escritura de unos 2 Kbytes, con lo cual se puede obtener una disminución bastante notable de la carga media de la CPU (para comparar, basta con decir que la USART más avanzada de un PC, la 16550, tiene un buffer FIFO de 16 bytes).

El grado de especialización de los DSP se puede ver en una aplicación como el control de motores, que comentaremos seguidamente.

DSP para control de motores

El control de motores, (y en general todo lo relacionado con los sistemas electrónicos de potencia) es un campo al que los fabricantes de DSP se están dedicando ampliamente, ya que al estar presente en casi todos los procesos industriales el desarrollo de módulos de control de potencia es una inversión segura. De este modo podemos encontrar DSP con circuitería auxiliar incorporada que pueden ser una solución en una sola pastilla a algunos sistemas de control de potencia tales como:

- Controladores de motores
- Inversores de potencia
- Controladores de posición

- Impresoras y fotocopiadoras
- Compresores de alta potencia

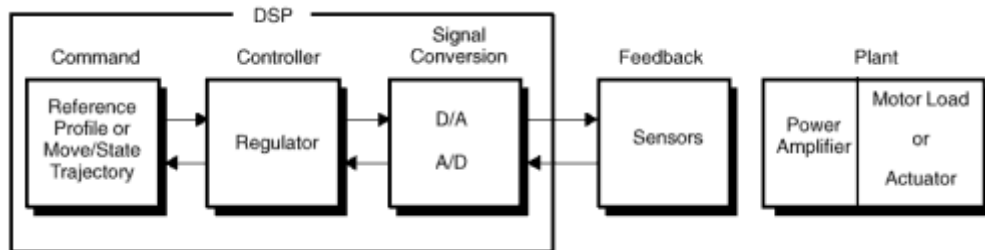


Ilustración 6. Representación de un DSP dentro de un lazo de control industrial

En un DSP típico para control de motores trifásicos podemos reconocer los periféricos típicos de un microcontrolador, pero además encontraremos estos bloques:

- Un convertidor A/D, con uno o varios canales de entrada
- Un bloque con 6 o 12 módulos PWM
- Un "controlador de eventos" que gestiona los módulos PWM

El uso de los DSP se justifica ya que su elevada potencia de cálculo nos permite utilizar sistemas de control con un menor grado de realimentación, puesto que se basan las curvas características del motor, que se almacenan como tablas junto al programa, y que permiten estimar el comportamiento del motor.

Los DSP para control de motores presentan en su interior 6 ó 12 módulos PWM para controlar totalmente 1 ó 2 grupos de tiristores o IGBT, que se programan mediante unos registros que el DSP posee al efecto y en los que especificamos el ancho de pulso o el ciclo de trabajo requerido.

No obstante, es muy corriente encontrar un módulo denominado generador de eventos, que proporciona una flexibilidad impresionante al control de los motores, ya que se encarga de sincronizar todos los módulos PWM de modo que nosotros sólo tenemos que preocuparnos de indicarle un ciclo de trabajo y él hace el resto. Además suele ir acompañado por un controlador de banda muerta que se encarga de introducir unos

retardos entre las señales que atacan a los semiconductores de potencia, de modo que se evitan los cortocircuitos en los últimos por culpa de los retardos en la conmutación de los mismos.

A.3.4. DSP DE ALTO RENDIMIENTO

Para las aplicaciones más exigentes los fabricantes han desarrollado una gama de DSP con una enorme capacidad de cálculo, de unos 1600 MIPS, cuando lo típico en un DSP es alcanzar unos 150 MIPS como máximo.

Estos circuitos están concebidos especialmente para aplicaciones relacionadas con el mundo de las telecomunicaciones, como estaciones base de radio, servidores de acceso remoto, módems de cable o sistemas de telefonía celular.

En realidad, estos DSP están formados por varias unidades funcionales (8 en el TMS 320C6201 de Texas Instruments), altamente optimizadas, que trabajan en paralelo. De este modo es posible alcanzar un rendimiento de cálculo de 1600 MIPS con un reloj de 200 MHz.

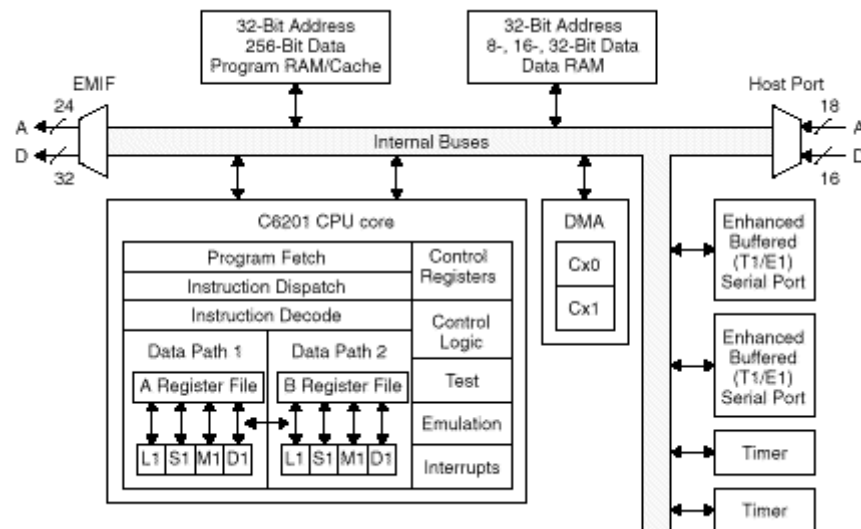


Ilustración 7. Esquema general de un DSP de alto rendimiento

Este circuito incorpora en su interior una memoria SRAM de 1 Mbit (y 256 bits de ancho) que se divide en 512 Kbits para datos y 512 Kbits para programa/caché. La memoria tiene una anchura de 256 bits para así poder leer 8 instrucciones de 32 bits en un solo acceso a memoria. En el caso de no disponer de suficiente memoria interna, podemos añadir memoria externa de 32 bits de ancho; en este caso la memoria interna de programa se configura para usarse como caché, de modo que no disminuya en exceso el rendimiento por usar una memoria con una anchura de palabra menor.

Para minimizar la circuitería incorporada en el DSP encargada de la coordinación entre procesadores, la paralelización es responsabilidad en gran medida de las herramientas de programación, que en este caso son ensambladores y compiladores de C. Por tanto, es evidente que tendremos que usar exclusivamente las herramientas que nos proporciona el mismo fabricante, ya que de ellas depende fundamentalmente el rendimiento del sistema.

DSP en el procesamiento de Imágenes

Aunque los DSP fueron concebidos para tratar señales analógicas, encontraron en el procesamiento de imágenes digitales una gran fuente de aplicación. Es así, como cada día más los sistemas de visión comerciales incorporan en sus equipos procesadores de imágenes basados en DSP. Los DSP actuales son capaces de soportar la gran carga computacional que se requiere en los algoritmos que tratan con imágenes.

Los DSP han migrado en concepto y construcción para volverse aptos en el procesamiento dentro de sistemas de visión artificial, haciendo énfasis en características como:

Gran velocidad de procesamiento: Los DSP que se usan para el manejo de imágenes pueden procesar hasta 8000 millones de instrucciones por segundo y con ello dan soporte a los enormes volúmenes de programación sin generar retardos, sobre todo cuando se refiere el procesamiento de video continuo.

Uso de búferes con rotación circular y capacidad de inversión en el orden de los datos: La mayoría de algoritmos hacen uso de inversión de datos y manejos cíclicos –acumulativos

como la convolución y las transformadas discretas por lo que se hace necesario memorias tipo cola circular que se puedan recorrer y direccional en cualquier sentido en un solo ciclo.

Memorias RAM internas de gran tamaño y manejo de RAM externa por DMA: Las imágenes se caracterizan por tener altos volúmenes de datos dependiendo de la resolución, la cantidad de colores y la profundidad de estos, siendo de varios mega-bytes por lo que se necesita tener memorias internas grandes como caché para procesar las imágenes por bloques y memorias externas que las alojen antes y después de dicho tratamiento.

Manejo de puertos para conexión con cámaras y CCD: Para la adquisición de las imágenes es importante contar con puertos que puedan direccionar y leer cada uno de los registros de las CCD.

Procesamiento de instrucciones para punto flotante con redondeo en un solo ciclo: Los DSP como el TMS320C67XX tienen Unidades Aritmético-Lógicas especializadas en el tratamiento de datos de punto flotante que al terminar los cálculos, pueden redondear los resultados a enteros en el mismo ciclo de máquina.

A.4. UN DSP PARA CADA APLICACIÓN

Una forma de clasificar los DSP y aplicaciones es a través de su rango dinámico. El rango dinámico es un conjunto de números, desde pequeños a grandes, que deben ser procesados en el curso de una aplicación. Por ejemplo, para representar una forma de onda entera de una señal particular es necesario un cierto rango de números para manejar sus valores mayores y menores. El DSP debe ser capaz de manejar los números generados tanto en la transformación análoga – digital como durante los cálculos (multiplicaciones, sumas, divisiones) con dicha señal. Si no es capaz de manejar todo el rango de números ocurrirá "overflow" o "underflow", lo cual producirá errores en los cálculos.

La capacidad del procesador es una función de su ancho de datos (el número de bits manipulados) y el tipo de aritmética que posee (punto fijo o flotante). Un procesador de 32 bits tiene un ancho de datos mayor que uno de 24 bits, el cual a su vez tiene un rango mayor que uno de 16 bits. Los DSP de punto flotante tienen rangos mayores que uno de punto fijo. Cada tipo de procesador es ideal para un rango particular de aplicaciones. DSP de 16 bits son ideales para sistemas de voz tales como teléfonos ya que ellos trabajan con un estrecho rango de frecuencias de audio estéreo de alta fidelidad requieren ADC de 16 bits

Algunos ejemplos interesantes de las aplicaciones de los DSP son:

1. Eliminación de eco en las líneas de comunicaciones y en la captación de audio en recintos acústicos.
2. Procesamiento de imágenes en equipos de diagnóstico médico para lograr hacer más claras las imágenes de órganos internos.
3. Cifrado de conversaciones en teléfonos celulares para mantener privacidad.
4. LAN Inalámbricas con eliminación de ruido y control de errores de transmisión en tiempo real.

5. Sistemas de Reconocimiento de Voz.
6. Manejo de imágenes digitales en campos como la astronomía, la medicina, la fotografía y el control industrial.
7. Reproductores digitales de audio con tratamiento de audio de alta fidelidad.
8. Teléfonos celulares: Según TEXAS INSTRUMENTS los DSP's son utilizados como el motor del 70% de los teléfonos celulares digitales, y con el crecimiento de las comunicaciones inalámbricas, este número se verá incrementado con el paso del tiempo
9. módems (moduladores-demoduladores) inalámbricos.
10. Cámaras digitales que incorporan tratamiento de la fotografía o el frame en circuito.
11. Control de motores, debido a que los DSP ahora incluyen módulos para leer codificadores y generadores de PWM.
12. Manejo de bombas, ventiladores, HVAC.
13. Inversores industriales.
14. Automatización de fábricas, gracias a las altas prestaciones en cuanto a velocidad de procesamiento y manejo de señales continuas los hacen aptos para la construcción de controladores primarios.
15. Transporte, control de tráfico y monitoreo vehicular.
16. Analizar datos sísmicos para encontrar nuevas reservas de petróleo.

El procesamiento digital de señales es utilizado en muchos campos incluyendo biomedicina, sonar, radar, sismología, procesamiento de música y voz, comunicación e imágenes.

A.4.1. DIFERENCIAS CON LOS MICROCONTROLADORES

Una de las diferencias más importante encontrada entre un DSP y un Microcontrolador es la estructura de memoria que poseen. En un microcontrolador es posible encontrar una memoria lineal, en la que se almacenan tanto datos como instrucciones de programa. Esto obliga a generar programas que no sobrepasen límites de tamaño ya que podrían sobrescribirse datos por instrucciones o viceversa. Un DSP posee dos bloques separados e independientes de memoria, cada uno con su propio bus de acceso, permitiendo así al procesador ir a buscar la siguiente instrucción y dato en el mismo ciclo de reloj (Fetch). En la figura siguiente se muestra un diagrama de los tipos de memorias y su conexión con el núcleo operaciones.

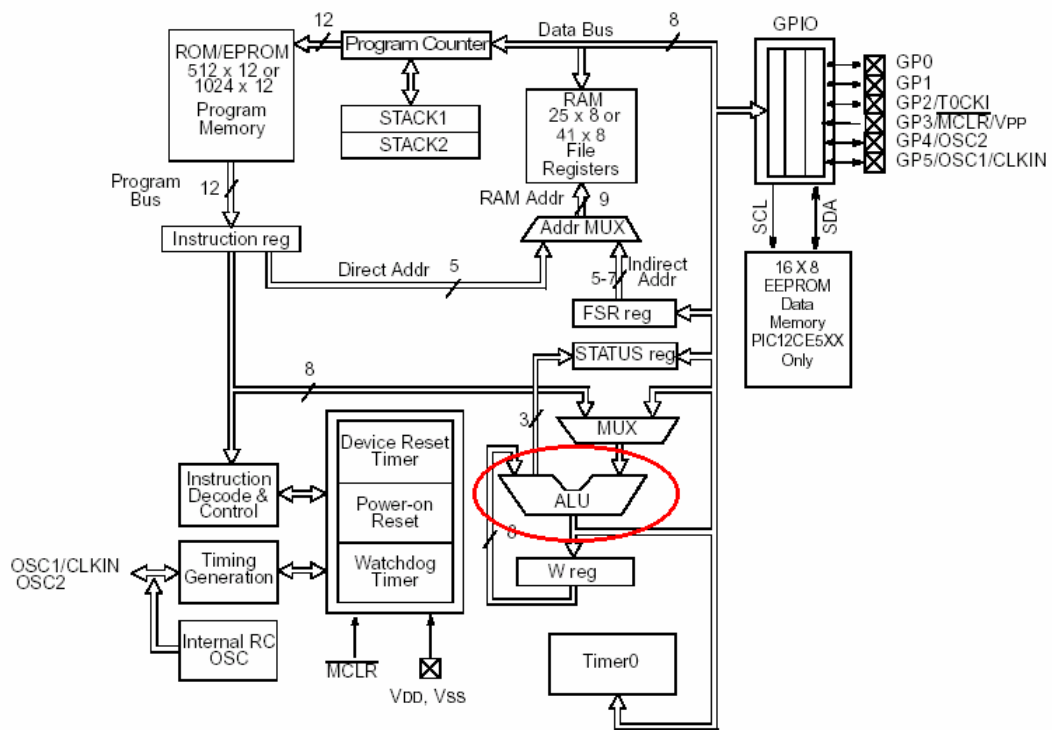


Ilustración 8. Diagrama de bloques de la arquitectura del PIC-12C5XX

Otra diferencia importante entre un Microcontrolador y un DSP (y aún entre DSP) es la cantidad de unidades de ejecución que poseen, las cuales son capaces de realizar operaciones en paralelo. Por ejemplo, además de la típica ALU, un DSP posee bloques MAC de multiplicación y acumulación, se encuentran también bloques sólo para corrimientos, shifters. En la figura siguiente se observa un diagrama de bloques de un microcontrolador PIC12C5XX, el cual sólo posee una unidad aritmética para todo tipo de cálculo, desde cálculo de direcciones de salto, búsqueda de datos hasta operaciones lógicas.

La siguiente figura muestra parte de un diagrama de bloques del DSP TMS320F241. En ella se pueden ver 3 unidades de cálculo, CALU, ARAU, y una unidad de multiplicación la cual permite además realizar corrimientos:

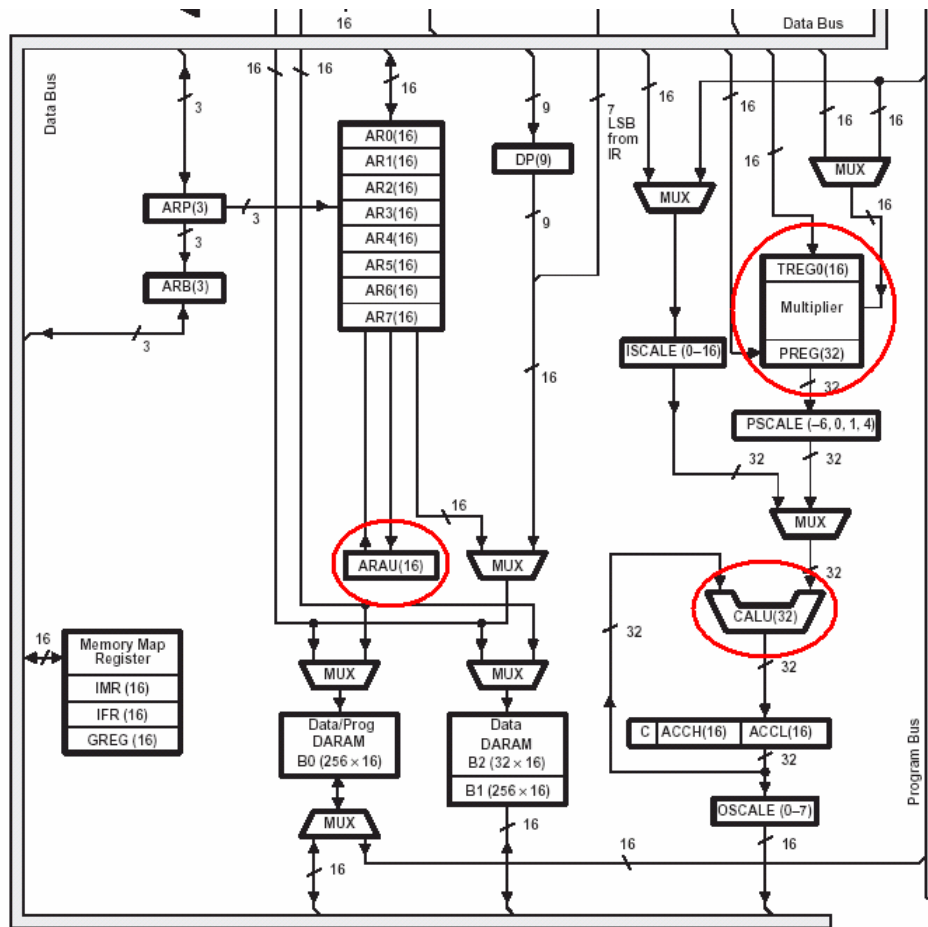


Ilustración 9. Diagrama de bloques del DSP TMS320F241

La unidad CALU realiza las operaciones aritmético – lógicas, mientras que la unidad ARAU permite realizar cálculos sobre registros auxiliares para direccionamientos indirectos tanto a memoria de datos como de programa. Finalmente la unidad de multiplicación y suma permite una rápida ejecución de operaciones iterativas tales como algoritmos de filtros.

Otra característica importante es el consumo de potencia de algunos pocos vatios, con corrientes de menos de un amperio. Así, por ejemplo, un TMS320C4x consume 4.25 vatios que realmente es muy bajo en comparación con otros procesadores como por ejemplo el PENTIUM 4 que tiene un consumo máximo de 40 vatios y requiere de un ventilador para disipar el calor y bajar la temperatura de trabajo, ahí se ve una de sus

ventajas en acción en la telefonía celular y otras microaplicaciones, sobre todo las que requieren modos de trabajo para ambientes de consumos críticos.

Cabe destacar que en la actualidad cada vez se empieza a desarrollar más la tecnología mezclada entre microprocesadores y DSP. Diversas son las razones para que se produzca esta integración, sin embargo a groso modo es posible identificar una en particular. Los requerimientos de control en tiempo real bajo condiciones cada vez más exigentes en cuanto a necesidad de cálculo han llevado a los fabricantes de microcontroladores (microchip, ST, etc.) a integrar a sus microprocesadores características de DSP (unidades de cálculo paralelas, pipeling, etc.) y por el otro lado los fabricantes de DSP (Texas, Motorola, Analog Device, etc.) empiezan a utilizar las características de Microcontroladores (Conversores A/D, puertos digitales I/O, bloques PWM) integrándolas dentro del DSP.

A.4.2. VENTAJAS Y DESVENTAJAS DE LOS DSP

Los grandes desarrollos en los sistemas de cómputo le deparan un gran futuro a los DSP, debido a sus ventajas y entre ellas se puede observar como las más dicientes, las siguientes:

- La Tecnología VLSI (*Very Large Scale Integration*) da la posibilidad de diseñar sistemas con la capacidad para ejecutar procesamiento en tiempo real de muchas de las señales de interés para aplicaciones en comunicaciones, control, procesamiento de imagen, multimedia, etc.
- Los sistemas digitales son más confiables que los correspondientes sistemas analógicos.
- Los sistemas digitales ofrecen una mayor flexibilidad que los correspondientes sistemas analógicos.
- Mayor precisión y mayor exactitud pueden ser obtenidas con sistemas digitales, comparado con los correspondientes sistemas análogos.

- Un sistema programable permite flexibilidad en la reconfiguración de aplicaciones de procesamiento de señales.
- La exactitud de la señal de salida para un sistema digital es predecible y controlable por el tipo de aritmética usada y el número de bits usado en los cálculos.
- La tolerancia de los componentes en un sistema análogo hacen que esto sea una dificultad para el diseñador al controlar la exactitud de la señal de salida análoga. Por otro lado, la exactitud de la señal de salida para un sistema digital es predecible y controlable por el tipo de aritmética usada y el número de bits usado en los cálculos.
- Las señales digitales pueden ser almacenadas en un disco flexible, Disco Duro o CD-ROM, sin la pérdida de fidelidad más allá que el introducido por el conversor Analógico Digital (ADC). Éste no es el caso para las señales analógicas.

A pesar de ellas existen algunos inconvenientes que deberán ser tomados en cuenta al momento de escoger una plataforma para el procesamiento de señales analógicas por medio digitales:

- La conversión de una señal analógica en digital, obtenida muestreando la señal y cuantificando las muestras, produce una distorsión que nos impide la reconstrucción de la señal analógica original a partir de muestras cuantificadas.
- Existen efectos debidos a la precisión finita que deben ser considerados en el procesado digital de las muestras cuantificadas.
- Para muchas señales de gran ancho de banda, se requiere procesado en tiempo real. Para tales señales, el procesado analógico, o incluso óptico, son las únicas soluciones válidas. Sin embargo, cuando los circuitos digitales existen y son de suficiente velocidad se hacen preferibles.

A.5. EJEMPLOS DE DSP

Actualmente el mercado se ha ampliado enormemente en cuanto a la oferta de DSP. Existen diversos fabricantes, cada uno con un tipo especial y particular de arquitectura, uso y/o aplicación. Entre los más conocidos destacan:

1. Texas Instruments (<http://dspvillage.ti.com/docs/dspproducthome.jhtml>)
Familias TMS320C6000 TMS320C5000 TMS320C2000
2. Motorola (<http://www.motorola.com/semiconductors>)
Familias 56300 56800 56800E MSC8100 (StarCore)
3. Analog Devices (<http://www.analog.com/technology/dsp/index.html>)
Familias Blackfin Familia Sharc TigerSharc ADSP-21xx

Aunque los DSP existentes en el mercado son muchos y de diversas características y fabricantes se han escogido tres a título de ejemplo para indicar las características que en teoría se han visto, extraídas de sus hojas de especificaciones. Cabe destacar que solo se hará mención de estas características y no se entrará en detalles con ellas pues la bibliografía al respecto es extensa y queda en manos del lector profundizar en algún punto de interés.

A.5.1. ADSP DE ANALOG DEVICES

Analog Devices tiene 4 líneas de procesadores: Blackfin, TigerSHARC, SHARC y ADSP21.

La línea Blackfin esta formada por procesadores embebidos para aplicaciones portables y ricas en multimedia de red, tales como equipos de mano inalámbricos, nodos y puertas de

enlace para multimedia, reproductores DVD, televisión digital y cámaras, redes vocales empresariales y telemáticas automotrices.

Los procesadores Blackfin incluyen una línea de procesadores de 16/32 bits diseñados especialmente para satisfacer demandas computacionales y de consumo de potencia en aplicaciones de audio, video y telecomunicaciones de hoy en día.

Blackfin saca a la luz descubrimientos en el desempeño de procesamiento de señales y eficiencia de potencia mientras ofrece un modelo de programación MCU RISC de 32 bits sobre una arquitectura SIMD. Los procesadores Blackfin presentan alto desempeño y apuntamiento software homogéneo lo cual permite una asignación flexible de recursos entre las tareas de procesamiento duro de la señal en tiempo real y las tareas que no requieren tiempo real. Las tareas de control de sistema pueden correr a menudo por debajo de las tareas de procesamiento de señal y multimedia.

TigerSHARC son procesadores para aplicaciones multiprocesador, tanto de punto fijo como de punto flotante en campos como el tratamiento de imágenes médicas, instrumentación, datos inalámbricos de banda ancha e infraestructura 3G.

SHARC es una línea de procesadores de señales digitales para aplicaciones de audio en ambientes médicos y militares. Está basado en una arquitectura súper Harbara de 32 bits que combina alto desempeño en el núcleo del procesamiento de señal con memorias sofisticadas y subsistemas de procesamiento de entrada/salida. Provee procesamiento de señal de hasta 1800 millones de instrucciones por segundo usando un reloj de 300 MHz.

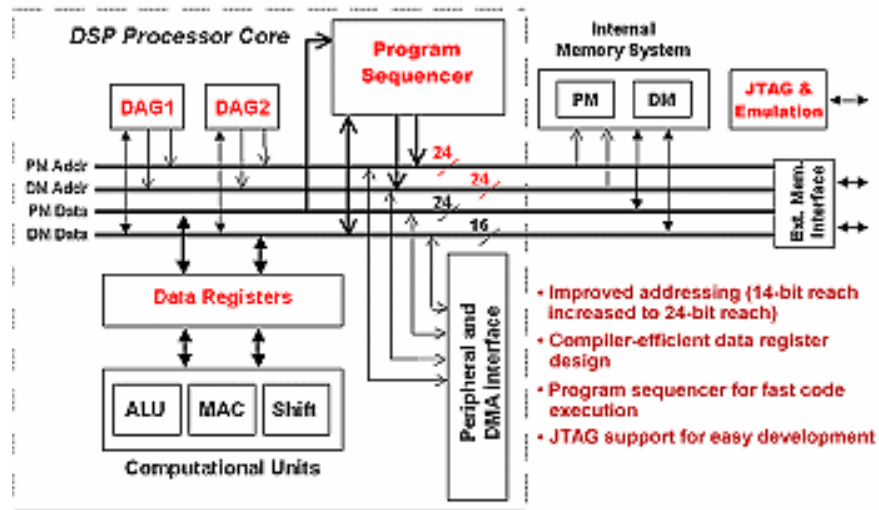


Ilustración 10. Diagrama en bloques de un ADSP219X

Los ADSP21 son procesadores de uso general, que permiten integración de memoria y manejar rangos de voltaje, temperatura y velocidad a gusto del programador. El código es simple y compatible con otras aplicaciones hardware y software de Analog Devices.

La memoria de programa va desde los 4 kilo-palabras hasta los 48 kilo-palabras tipo RAM y la RAM de datos se extiende hasta los 56 kilo-palabras. Poseen hasta tres temporizadores/contadores y dos conversores analógico a digital de 14 bits y 20 millones de muestras por segundo.

ADSP-2192M

El microcontrolador DSP ADSP-2192 posee dos núcleos que le permiten realizar alrededor de 320 millones de instrucciones por segundo, con interfaces PCI, USB, Sub_ISA y CardBus. Tiene interfaces a 33 MHz y 32 bits compatibles con PCI 2.2 de 3.3 y 5.0 voltios con bus maestro sobre 4 canales DMA con soporte Scatter-Gather. Cuenta con una interfaz compatible con USB 1.1 y una interfaz sub-ISA. El DSP tiene una interfaz compatible con AC'97 Revisión 2.1 para Audio Externo, módem y codificadores de mano con capacidad DMA.

Cada circuito integrado tiene dos procesadores de núcleo (P0 y P1) entre los cuales atienden 132 kilo-palabras de memoria, incluyendo 4 kilo-palabras por 16 bits de memoria de datos compartidos.

Cada circuito integrado tiene dos procesadores de núcleo (P0 y P1) entre los cuales atienden 132 kilo-palabras de memoria, incluyendo 4 kilo-palabras por 16 bits de memoria de datos compartidos.

La memoria se distribuye en: 80 kilo-palabras de RAM para P0 configuradas como 64 kilo-palabras de 16 bits para memoria de datos y 16-kilo-palabras de 24 bits para memoria de programa; 48 kilo-palabras para P1 configuradas como 32 kilo-palabras de 16 bits para memoria de datos y 16 kilo-palabras de 16 bits para memoria de programa; y por último se cuenta con 4 kilo-palabras de 16 bits compartidas entre los dos núcleos.

Se permite en estos DSP, hacer gestión de potencia mediante modos de trabajo seleccionables "Idle" y "Power-down". También se incluye un PLL programable que soporta multiplicación de frecuencia permitiendo operación a velocidad plena a partir de relojes de entrada de baja velocidad.

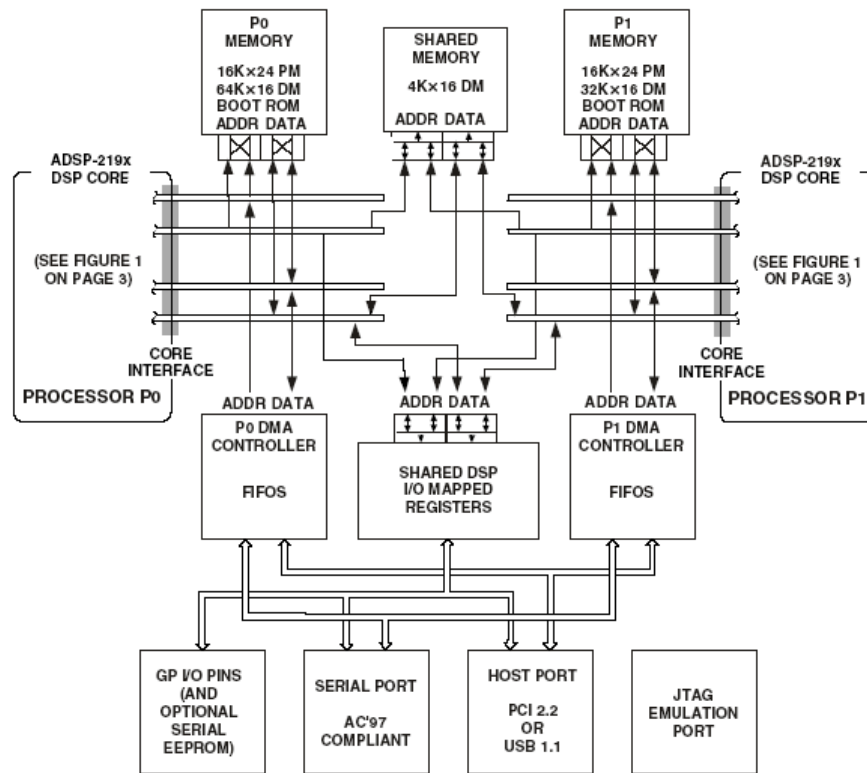


Ilustración 2. Diagrama en bloques de la arquitectura del ADSP-2192M

El DSP está provisto de pines de entrada/salida que soportan operar a 3.3 voltios y 5.0 voltios con una operación interna a 2.5 voltios. 8 pines de propósito general son dedicados con soporte de interrupciones. Cada núcleo tiene un temporizador de 32 bits y dispone de 5 canales DMA. Ambos métodos incluyen enrutamiento común a través de los puertos PCI, USB o EEPROM serial. Los puertos de acceso de prueba JTAG soportan emulación y depuración de sistema.

Los núcleos del DSP realizan operaciones de un solo ciclo. Cuentan con un segmento de memoria compartida entre programa y datos lo que sugiere que es segregada de la arquitectura Von-Neumann. Cada espacio de memoria tiene direccionamiento flexible y cada núcleo posee una ALU independiente, un generador de direcciones duales DGA y puede realizar cálculos de multiplicación/acumulación con registros de corrimiento del tipo

barrel sobre acumuladores de 40 bits. Además, los núcleos soportan procesamiento en paralelo. Para ello, se han hecho extensiones que soporten codificación C y C++.

A.5.2. DSPIC DE MICROCHIP

Los DSP de la familia dsPIC30FXXXX son circuitos simples para el tratamiento de señales digitales de audio especialmente, aunque también se utilizan en aplicaciones de control debido a los módulos de PWM y encoders. Se dividen en cinco categorías dependiendo del tamaño del convertor analógico/digital, de la cantidad de canales para control de motores mediante PWM y de entradas comparadoras. También presentan se consideran los tamaños de memoria de programa y de datos.

Los dsPIC30F20XX tienen 12 KB de memoria de programa y hasta 1024 bytes de memoria RAM. Cuentan con un ADC de 10 o 12 bits de hasta 10 canales y un módulo para control de motores con

Los dsPIC30F30XX tienen un tamaño de memoria de 24 KB para programa, 1024 o 2048 bytes de RAM y 1024 bytes de EEPROM para datos. Tiene un convertor A/D de hasta 13 canales y un comparador de 2 y 4 salidas.

Los dsPIC30F40XX cuentan con 48 KB para programa, una memoria RAM de 2048 bytes y una EPROM de 1024 bytes. El convertor analógico/digital es de hasta 13 canales con 10 o 12 bits, tienen comparador de 2 o 4 salidas y 5 temporizadores / contadores.

Los dsPIC30F50XX poseen una RAM de 2048 o 4096 bytes, una EEPROM de 124 bytes y un tamaño de memoria de programa de 66 KB. Tienen un ADC de 16 canales de 10 o 12 bits, un comparador de 4 y 8 salidas y 5 temporizadores.

Por último, los DSP de la línea dsPIC30F60XX traen una memoria de programa de 132 y 144 KB, una RAM de 6144 u 8192 bytes y una EEPROM de 2048 o 4096 bytes de extensión. Cuentan con un convertor analógico a digital de 8 o 16 canales, un comparador de 8 salidas y 5 temporizadores.

dsPIC30F2010

Es un procesador de señales digitales de 16 bits con memoria flash ensanchada en un integrado de 28 pines. Posee una CPU RISC en arquitectura Harbara modificada con un conjunto de 84 instrucciones base con modos de direccionamiento flexible, optimizado para compiladores C. Las instrucciones tienen un ancho de 24 bits y las direcciones de datos constan de 16 bits. El espacio de memoria de programa es de 12 KB. Este DSP tiene una memoria RAM de 512 bytes y una EEPROM para datos no volátiles de 1 KB. Cuenta, además, con un arreglo de 16 registros por 16 bits. Con esta configuración, el dsPIC30F2010 puede ejecutar hasta 30 millones de instrucciones por segundo con un reloj de 40 MHz o uno de 4 MHz y un PLL activo funcionando como multiplicador de hasta 16X.

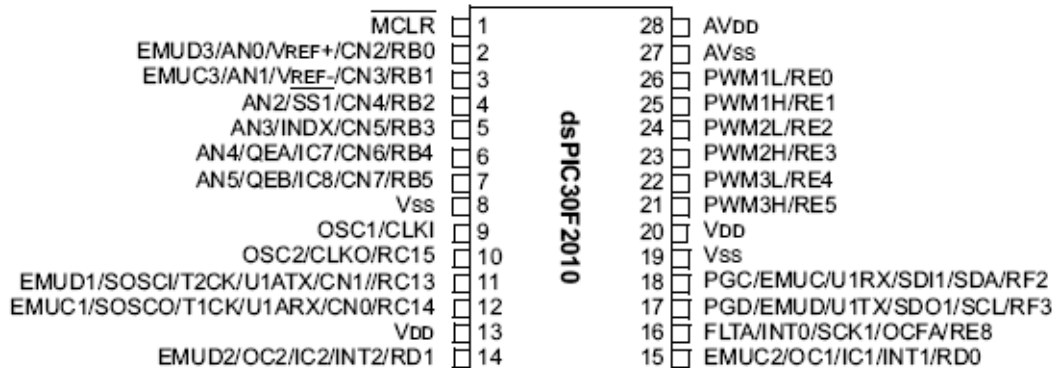


Ilustración 11. Diagrama de pines del dsPIC30F2010

El chip está provisto de 27 fuentes de interrupción, de las cuales 3 son externas. Cada interrupción puede ser fijada en software por el usuario en uno de 8 niveles de prioridad. También cuenta con 4 excepciones de procesador y trampas software.

Como desarrollos de la máquina de procesamiento se cuenta, los modos de trabajo por módulos y por bits invertibles. Tiene dos acumuladores de 40 bits de ancho con lógica opcional de saturación y un multiplicador hardware entero/fraccional de un solo ciclo, de 17 bits x 17 bits, por ello puede realizar operaciones de multiplicación y acumulación

(MAC) en un solo ciclo. Tiene un registro de corrimiento de 40 bits para operar por encima de 15 bits aritmética o lógicamente. Puede realizar la operación Dual Data Fetch en la cual se ejecuta una instrucción mientras se carga la siguiente.

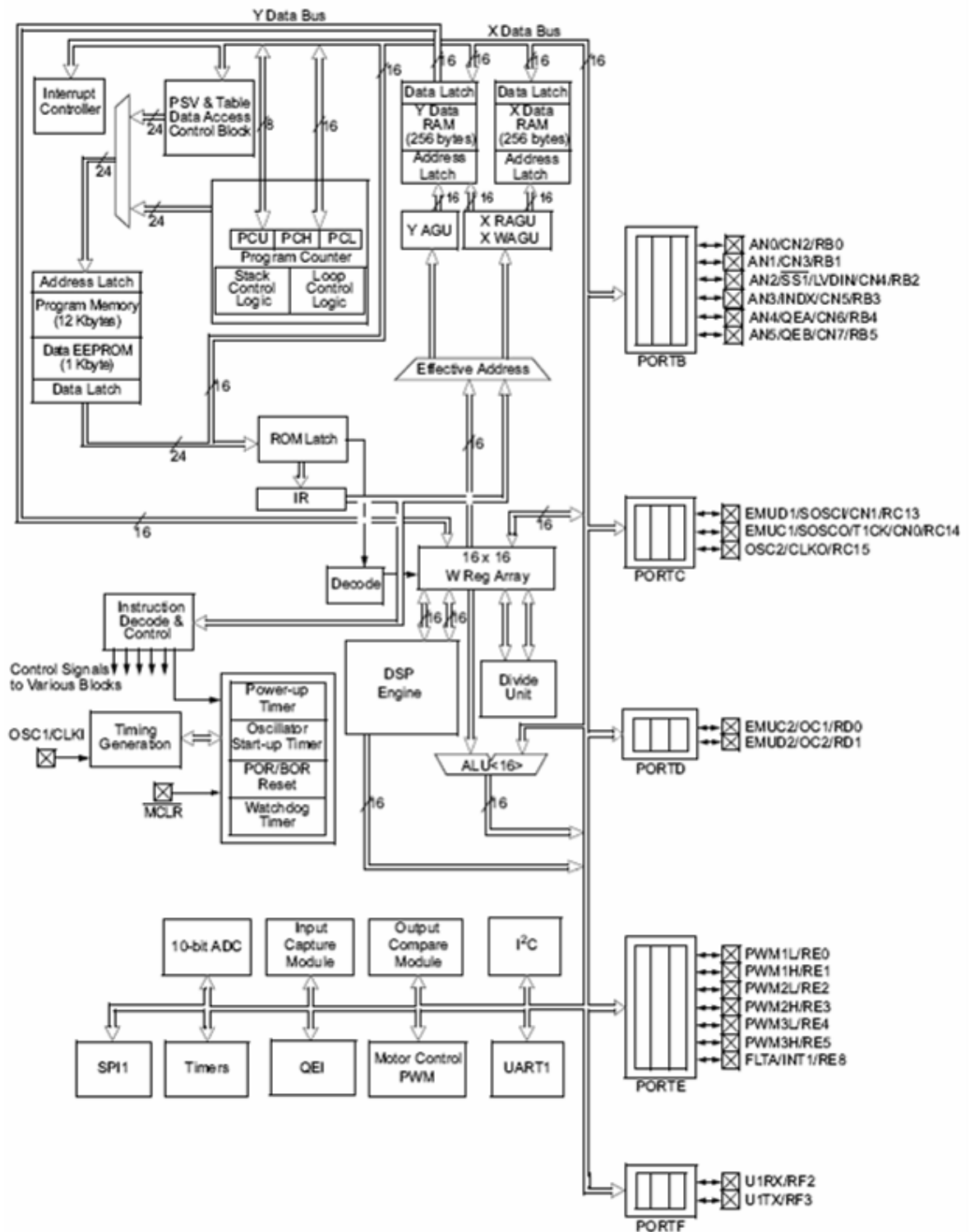


Ilustración 12. Diagrama en bloques de la arquitectura de un dsPIC30F2010

Para manejar periféricos, este DSP tiene 20 pines de alta corriente de entrada y salida, de más de 20 mA. Posee tres contadores/temporizadores de 16 bits que se pueden convertir en uno de 32 bits y uno de 16 bits. Tiene cuatro funciones de entrada de captura de 16 bits y dos funciones de salida PWM o de comparador. Cuenta con 3 módulos SPI de 3 hilos, módulos I2C que soportan el modo Multi-Maestro/Esclavo con direccionamiento de 7bits o 13 bits y módulos UART direccionables con búferes FIFO.

El módulo para control de motores por PWM tiene 6 canales de salida en modo de salida independiente o complementaria. Los modos son de alineamiento central o por flanco. Para ello cuenta con 4 generadores de pulso de ciclo conductor graduable y una base de tiempo dedicado con 4 modos. La polaridad de las salidas es programable. Se puede controlar el tiempo muerto para el modo de salida complementaria y se puede ejercer un control manual de la salida. Además, se incluye un dispositivo de disparo para conversiones A/D sincronizadas.

Otra gran característica de estos DSP es la inclusión de módulos encoder de cuadratura que operan con entradas de fase A, fase B y pulso indicador. Se destina para este módulo un contador de posición ascendente y descendente de 16 bits. Viene con un indicador de estado de dirección de conteo, modo de medida de posición x2 y x4. Las entradas tienen filtros digitales programables contra ruido. Se puede alternar entre modo contador y temporizador de 16 bits y se genera una interrupción por sobrepaso alto y bajo

Todos los dsPIC han incorporado un conversor analógico a digital de varios canales, que para el 2010 es de seis canales de entrada y con una resolución de 10 bits. Pueden convertir hasta 500 Ksps, aún en los modos "Sleep" e "Idle" y se puede programar detección Brown-out y generación de reset.

La tecnología de Microchip en DSP ha desarrollado memorias que se pueden programar y borrar eléctricamente hasta 10.000 veces a través de programación serial en circuito. El chip tiene un control de reprogramación bajo software. Los circuitos pueden operar en modo encendido, con temporizador de perro guardián y temporizador de reinicio. El voltaje de operación está entre los 3.3 y los 5.5 voltios.

A.5.3. TMS320 DE TEXAS INSTRUMENTS

Quizás, el productor líder de DSP en el mundo es la multinacional TEXAS INSTRUMENTS que a la vez provee de circuitos integrados de baja, mediana y alta escala de integración para aplicaciones comunes, comerciales, de audio, video, telecomunicaciones, militares y científicas. Es uno de los más grandes fabricantes y diseñadores de componentes electrónicos como amplificadores operacionales y sensores y ha puesto en el mercado los DSP más potentes de la actualidad.

TEXAS ha puesto en el mercado las líneas C2000, C5000, C6000, OMAP y otros TMS320.

La línea C2000 está repartida en los TMS320C24X y TMS320C28X. Los C24X son procesadores de punto fijo de 16 bits que ofrece desempeño entre los 20 y 40 millones de instrucciones por segundo con control de la unidad de proceso central y facilidad de uso memoria flash integrada que los hace ideales para la implementación de algoritmos de control sofisticados en aplicaciones restringidas en costo y espacio.

Los C28X son los primeros DSP para la industria, de 32bits, con memoria flash incorporada en la tarjeta y operación a más de 150 millones de instrucciones por segundo. Están enfocados a la automatización industrial, las fuentes digitales de potencia, el control automotriz y las aplicaciones de detección avanzadas.

En general los C2000 se aplican en áreas de trabajo como:

- Industrial:
 - Automatización
 - Bombas
 - Manejadores de máquinas
 - Compresión
 - Robótica

- Automotriz

- Direcciones de potencia electrónica
 - Detectores inerciales, de presión y torque
 - Alternadores de arranque integrado
 - Detección y cancelación de choques de máquina
 - Motores sin escobillas y bombas
 - Prevención de colisiones por radares de distancias cortas
- Potencia digital
 - Conversores AC/DC y DC/AC
 - UPS y SMPS
 - Control de balastos
 - Despliegues LCD
- Detección avanzada
 - Detección/desactivación RFID
 - Medidores
 - Mediciones ópticas
 - Sensores piezoresistivos y capacitivos
 - Enfriadores eléctricos térmicos
 - Lectores de códigos de barras
 - Control de sensores táctiles
 - Controles realimentados y de efectos de audio
 - Monitoreo y análisis médico
 - Módems de línea de potencia

La línea C5000 está formada por DSP de punto fijo que pueden realizar cálculos entre los 100 y 600 millones de instrucciones por segundo con relojes de 100 a 300 MHz. Poseen una memoria RAM desde 32 hasta 1280 KB y una ROM entre 8 y 256 KB. Además algunos traen incorporado una SRAM de 16 o 24 KB como memoria L1 en la arquitectura de los TMS320. Cuentan con interfaces para direccionamiento de memorias externas de forma directa y a través de interrupciones de DMA y con múltiples interfaces para conexión con otros dispositivos y procesadores, e incluso con computadores personales

Los DSP de la línea OMAP son procesadores que integran un DSP TMS320C55X con un chip TI-ARM925 para una combinación óptima de alto desempeño con bajo consumo de potencia. Esta única arquitectura ofrece una atractiva solución tanto para desarrolladores DSP como ARM, proveyendo las capacidades de procesamiento de señales de bajo consumo de un DSP con los comandos y el control de funcionalidad de un ARM.

La plataforma OMAP59X es ideal para aplicaciones en terminales portátiles de datos tales como:

- Dispositivos médicos portátiles (Desfibrilación portátil, análisis y diagnóstico médico casero)
- Gestión de inventarios y recursos (Transporte y localización de paquetes, inventario y llenado de bodegas, captura de datos en tiempo real con análisis e interpretación)
- Puntos de venta (Procesamientos de membresía y ventas, verificación y autenticación en la administración de precios y mercadeo)

En particular, la familia TMS320C6000 está formada por una serie de procesadores que poseen características distintas unos de otros. En las tablas disponibles en los portales Web es posible observar las diferencias entre procesadores. Estas están fundamentalmente formadas por la cantidad de memoria disponible dentro del chip y la velocidad de procesamiento de cada instrucción

La familia C6000 está dividida particularmente en C64xx y C67xx. Los DSP TMS320C64XX son los procesadores de punto fijo más rápidos actualmente existentes, tanto que son óptimos para procesamiento de video en tiempo real, ya que pueden alcanzar velocidades de procesamiento de hasta 8000 millones de instrucciones por segundo con relojes de 1 GHz. Poseen dos memorias SRAM, una denominada L1 de 32 KB y otra denominada L2 de 128 a 2048 KB. Posee un módulo EDMA de 64 canales para manejar memorias externas de diferente tipo. Estos dispositivos vienen provistos de 3 temporizadores de 32 bits.

Los TMS320C67xx son procesadores de muy alta eficiencia trabajando con punto flotante ya que cuentan con unidades aritmético-lógicas especializadas para esto. Pueden ejecutar entre 200 y 1800 millones de instrucciones por segundo a 300 MHz. Las instrucciones tienen un ancho de 32 bits, poseen una ROM de 384 KB y SRAM de 8 32 y 64 KB. Cuentan con interfaces de diversos tipos y uno o dos temporizadores.

TMS320C6713

Es el procesador de más alto desempeño en el tratamiento de punto flotante, fabricado por Texas Instruments. Procesa 8 instrucciones de 32 bits y opera sobre palabras de datos de 32 o 64 bits. Con frecuencias de reloj entre 167 y 300 MHz, puede ejecutar hasta 2400 millones de instrucciones (1800 millones de cálculos) por segundo. Posee un conjunto rico de periféricos, optimizado para audio. Su arquitectura está diseñada para trabajar con compiladores C/C++ y es altamente optimizada.

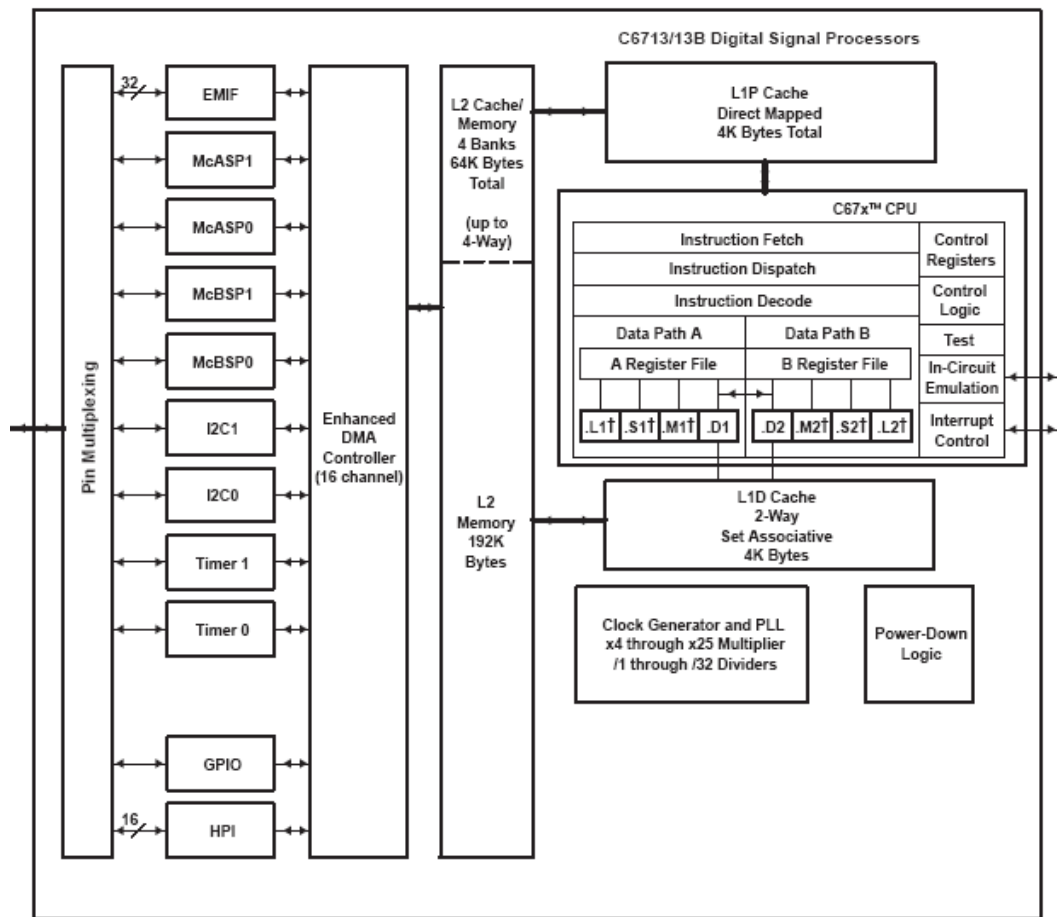


Ilustración 13 Diagrama funcional en bloques y CPU (núcleo del DSP)

El núcleo se basa en la tecnología VLIW (Very Long Instruction Word) para procesamiento en paralelo, que se carga en 8 unidades funcionales independientes: 2 ALU para procesamiento en punto fijo, 4 ALU para procesamiento de punto flotante y 2 multiplicadores de punto fijo y punto flotante. Cuenta con una arquitectura de almacenamiento y carga que comprende 32 registros de 32 bits. El empaquetamiento de la instrucción reduce el tamaño del código y comprende todas las instrucciones condicionales.

El conjunto de instrucciones soporta instrucciones nativas IEEE754, instrucciones de simple y doble precisión, bytes direccionables en datos de 8, 16 o 32 bits, protección por sobrepaso de 8 bits, y algoritmos de saturación, extracción de campos de bits, conteo, clareado y establecimiento de bits y normalización.

La arquitectura de memoria se divide en dos bloques L1 y L2, dispuestos de la siguiente manera: L1P es un bloque de 8 KB para caché de programa (directamente mapeados), L1D es una caché de datos de 4K, la memoria total L2 es de 256 KB de los cuales 64 KB corresponden a la RAM/caché unificadas, y 192 KB son RAM adicional.

El DSP posee interfaces independientes EMIF para comunicarse con SRAM, EPROM, Flash, SBRAM y SDRAM. El espacio de memoria externa total direccionable es de 512 MB.

El TMS320C6713 está provisto de un controlador de acceso directo a memoria ensanchado (EDMA) de 16 canales independientes. También tiene una interfaz de puerto host (HPI) de 16 bits.

Cuenta con dos puertos seriales de audio multicanales McASP, cada uno con dos zonas de reloj independientes (una para transmisión y otra para recepción). Tiene 8 pines de datos seriales por puerto, asignables individualmente a cada zona de reloj. Cada zona de reloj incluye un generador de reloj programable, un generador de sincronismo de trama programable, flujos TDM de 2 a 32 intervalos, soporte para tamaños de intervalo de 8, 12, 16, 20, 24, 28 y 32 bits y un formateador de trama para manipulación de bits. Esta interfaz puede manejar una amplia variedad de formatos de flujos de bits I2S. La interfaz transmisora de audio integrado (DIT) soporta los formatos S/PDIF, IEC60958-1, AES-3 y CP-430, transmisión en más de 16 pines y canales ensanchados para datos de usuario y de estado. Se incluye en este un módulo para chequeo de errores extensivos y recuperación.

Otras interfaces que presenta son: dos interfaces multi-maestro y esclavo del bus de circuitos Inter.-integrados (I2C) y dos puertos seriales con buffer y multicanal con interfaz periférica serial (SPI), interfaz TDM de alta velocidad e interfaz AC'97.

Viene provisto de dos temporizadores de 32 bits para propósito general. Tiene módulo dedicado de 16 pines de entrada/salida de propósito general con capacidades de generación de interrupción. Incluye un módulo generador de reloj basado en un PLL

flexible y programable. Soporta la interfaz IEEE-1149.1 (JTAG) compatible con limite de escaneo. Las entradas/salidas trabajan a 3.3.voltios con 1.2 voltios internos 1.4 voltios si se tiene un reloj de 300 MHz. En total soporta 16 fuentes distintas de interrupciones, muchas de las cuales provienen de las interfaces externas

Hardware y software de laboratorio

Existen varias tarjetas para desarrollo basado en DSP denominadas DSK (Development Starter Kit). A grandes rasgos se puede decir que el DSK es una tarjeta en la cual se han integrado junto al DSP algunos elementos importantes para poder utilizarlo; memorias RAM para manejo de datos, algunos LEDs para conocer estados, un puerto paralelo para comunicación con el PC, etc. Se han integrado elementos necesarios para el funcionamiento no aislado del procesador y su interacción con el medio y los usuarios.

Por ejemplo, el SDK TMS320C6713 incluye una tarjeta de desarrollo con DSP C6713 con 512 bytes de memoria Flash y 8 MB de SDRAM, el paquete Code Composer Studio v2.2. IDE que incluye simuladores rápidos y acceso a las herramientas de análisis con Update Advisor, una guía de inicio rápido, referencia técnica y una guía de soporte al usuario. Viene con un cable USB, una fuente de potencia y su respectivo cordón. También incluye una versión de evaluación por 30 días de MATLAB.

Similar ocurre con el SDK TMS320C6416, solo que este viene con un DSP del mismo nombre y una SDRAM de 16 MB.

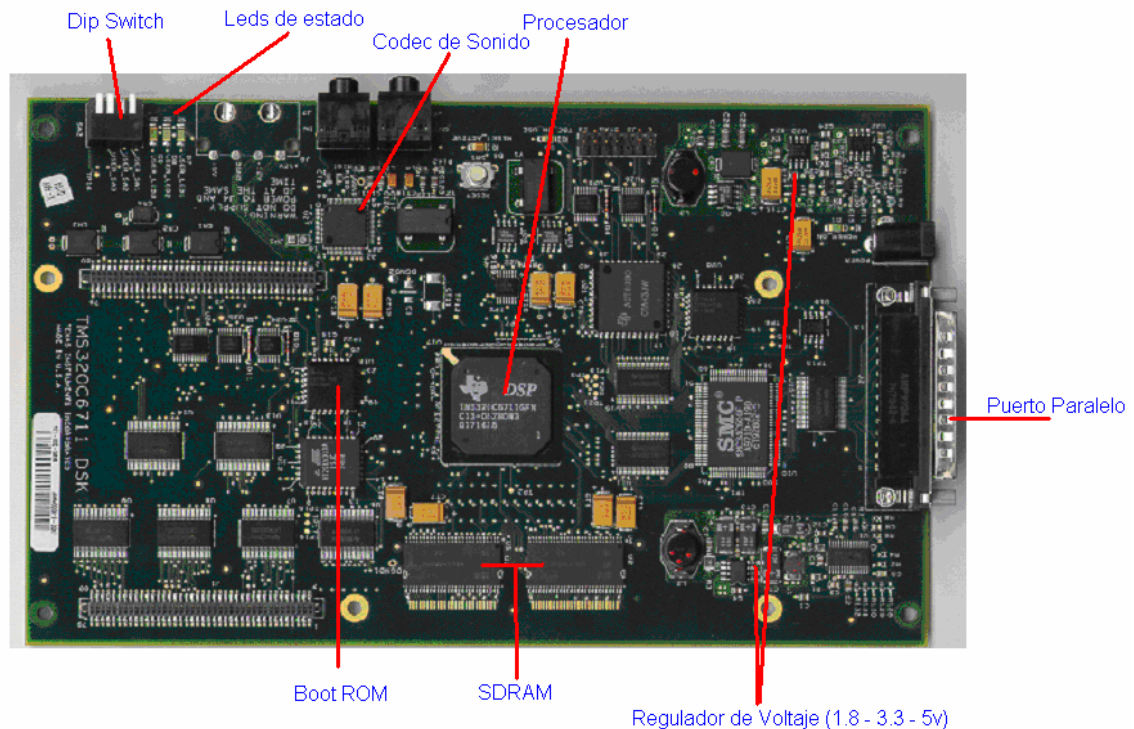


Ilustración 14. Tarjeta SDK TI TMS320C6711

Para poder realizar la programación del DSP es necesario contar con las herramientas apropiadas. El DSK es vendido junto al programa Code Composer Studio el cual es un ambiente de trabajo que permite escribir, compilar, simular y realizar depuración de los códigos que se crean. En sí, Code Composer Studio es una interfaz estándar tipo Windows que posee menús, barras de herramientas que ayudan a construir, revisar (depuración) y probar aplicaciones en tiempo real.

La ilustración 15 muestra una vista general del Code Composer Studio. En ella se observa a la izquierda una ventana en la que se ha declarado el proyecto en el que actualmente se está trabajando y los diferentes módulos que éste posee. Los módulos están formados por el o los archivos en C, C++ o Assembler, librerías de funciones, archivos "include" y otros más específicos a la aplicación que se esté realizando.

La ventana principal puede mostrar el editor de texto que se utiliza para escribir el código, además puede mostrar gráficos de variables utilizadas en el DSP, un mapa de la memoria

de programa y/o datos, etc. En el desarrollo de los laboratorios se deberá adquirir el manejo apropiado de este software para así acelerar el proceso de programación.

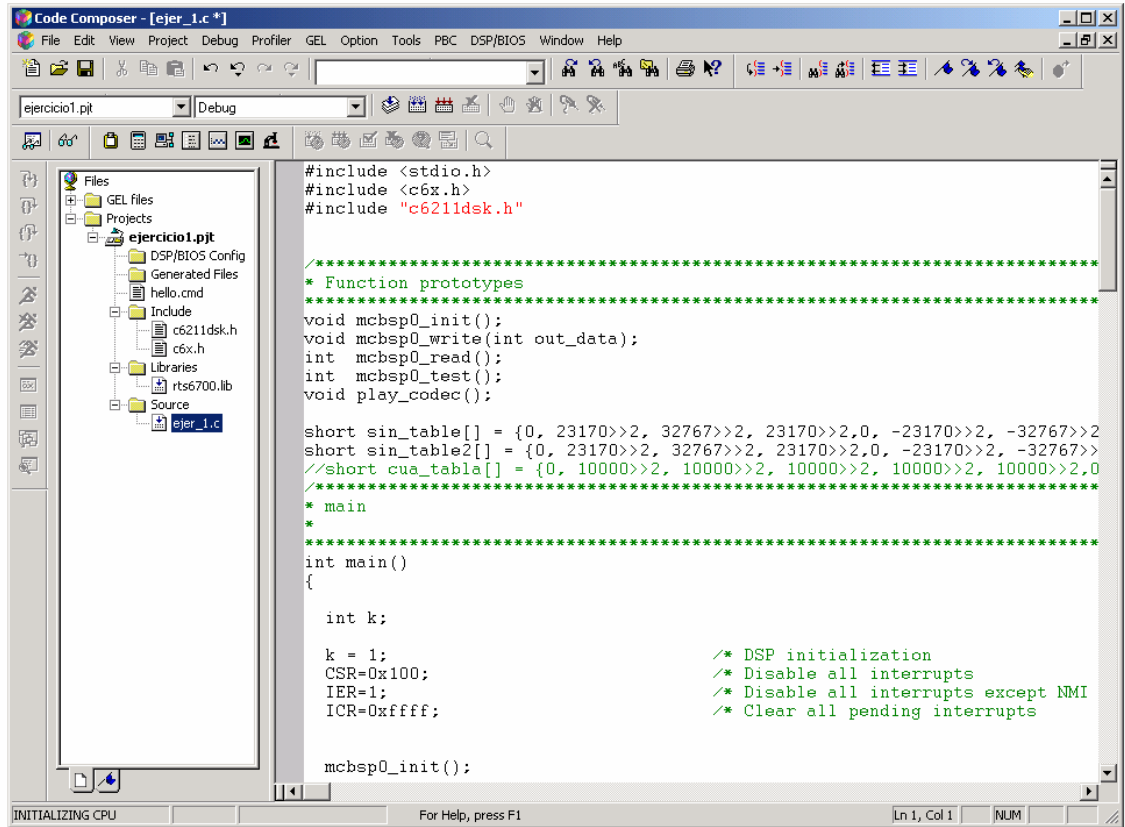


Ilustración 15. Vista del Codo Composer Studio

Para las aplicaciones de filtros digitales se utilizará MATLAB como herramienta de diseño, pues a partir de la versión R12 cuenta con tollboxes para el manejo de tarjetas emuladoras de Texas y Motorola.

CONCLUSIONES

Los DSP han roto barreras en el procesamiento digital, pues cada día permiten realizar aplicaciones software que antes solo se podría realizar mediante maquinas hardware muy voluminosas y difíciles de configurar. Los nuevos DSP permiten procesar directamente señales de telecomunicaciones, y cada día se incorporan más a los procesos de comunicación por satélite, como es el caso de los codificadores y decodificadores.

De la misma manera, los DSP se abren a una nueva perspectiva en la automatización y el control, no solo a nivel industrial, sino también militar, médico y científico, por sus altas capacidades de desempeño y la robustez que están logrando a nivel tecnológico.

Con la llegada de los DSP. se abre un nuevo campo para el diseñador de sistemas, ya que se puede implementar sistemas que requieren una gran capacidad de proceso con un coste mucho menor que cualquiera de las soluciones existentes. No obstante, no tiene que lanzarse alocadamente a programar DSP. para todas las aplicaciones, sino que debe escoger el sistema más adecuado a sus necesidades, aunque ello implique el tener que desarrollar una rutina de multiplicación en ensamblador.

BIBLIOGRAFÍA

ANALOG DEVICES. DSP Microcomputer ADSP2192-M. Estados Unidos: Analog Devices Inc., 2002. 40 p.

----- Processors. Estados Unidos: Analog Devices Inc., agosto de 2005.

<http://www.analog.com/processors/processors/index.html>

HERNANDEZ, Ivette. Procesamiento digital de señales. Argentina: Monografías.com, abril de 2005.

<http://www.monografias.com/trabajos17/procesamiento-digital/procesamiento-digital.shtml>

HUERTA CORTÉS, Rodrigo; Herrera, Alejandro. Lectura 1 Introducción a los DSP's. Valparaíso, Chile. Universidad Técnica Federico Santa María, febrero de 2004. 15 p.

MICROCHIP. dsPIC30F2010 Data Sheet, Estados Unidos: Microchip Technology Inc. 2004, 200 p.

----- Products Microchip. Estados Unidos: Microchip Technology Inc. 2005

<http://www.microchip.com/ParamChartSearch/chart.aspx?branchID=806&mid=14&lang=en&pagelD=75>

Microprocesador.Wikipedia.org, mayo de 2005

<http://es.wikipedia.org/wiki/Microprocesador>

Procesadores Digitales de Señal. Mayo de 2005. 12 p

RUBIA MENA, Juan Antonio; Casa Cárdena, Jesús de la. Introducción a los DSP. España: Redeya.com, abril de 2005.

<http://www.redeya.com/electronica/tutoriales/dsp1/dsp1.htm>

TEXAS. TMS320C6713, TMS320C6713B Floating-Point Digital Signal Processors. Estados Unidos: Texas Instruments Incorporated. Febrero de 2005. 152 p.

----- DSP Village Home. Texas Instruments. 2005. <http://dspvillage.ti.com/>

----- Tool folder: TMDSDSK 6416 – TMS320C6416 DSP Starter Kit (DSK). Texas Instruments. 2005. <http://focus.ti.com/docs/toolsw/folders/print/tmdsdsk6416.html>

----- Tool folder: TMDSDSK 6416 – TMS320C6416 DSP Starter Kit (DSK). Texas Instruments. 2005. <http://focus.ti.com/docs/toolsw/folders/print/tmdsdsk6713.html>