

**DISEÑO Y CONSTRUCCION DE UN PROTOTIPO DE UN CONTROLADOR  
DIGITAL INDUSTRIAL**

**ERNESTO FELIPE GONZALEZ PEÑA**

**UNIVERSIDAD DEL CAUCA  
FACULTAD DE INGENIERIA ELECTRONICA Y TELECOMUNICACIONES  
DEPARTAMENTO DE INSTRUMENTACION Y CONTROL  
POPAYÁN  
2005**

**DISEÑO Y CONSTRUCCION DE UN PROTOTIPO DE UN CONTROLADOR  
DIGITAL INDUSTRIAL**

**ERNESTO FELIPE GONZALEZ PEÑA**

**ANEXOS**

**Trabajo de grado presentado como requisito para optar el titulo de Ingeniero  
En Automática Industrial**

**Director  
JOSÉ RAFAEL DIAZ CHAVEZ**

**UNIVERSIDAD DEL CAUCA  
FACULTAD DE INGENIERIA ELECTRONICA Y TELECOMUNICACIONES  
DEPARTAMENTO DE INSTRUMENTACION Y CONTROL  
POPAYÁN  
2005**

## **ANEXO A. CONTROLADORES Y SU FORMULACION MATEMATICA.**

Fuente: Tacconi, Eugenio. “*Controladores Basados En Estrategias PID*”. UNLP. 2005

El presente anexo hace referencia a los controladores industriales de los que se logró encontrar información. De los siguientes controladores se encontró para algunos la formulación matemática central que permite la operación de control y la lógica que utilizan. Los datos recolectados de estos controladores permitieron dar un paso en el análisis de los modelos y la estructura del algoritmo de los controladores industriales y su estratificación de acuerdo a sus especificaciones y desempeño.

A.1. Asea Master Piece 280/1. Novatune: El Novatune es un regulador adaptativo incluido dentro del sistema de control distribuido Master Piece modelo 280/1 de Asea-Brown Boveri. Es un ejemplo de regulador adaptativo directo basado en un controlador predictivo de mínima varianza lo que permite compensar la acción de perturbaciones aleatorias. El algoritmo de identificación es el de mínimos cuadrados recursivos incluyendo un factor de olvido. En el caso de un control adaptativo directo, el identificador se modifica para estimar directamente los parámetros del regulador. El controlador de mínima varianza se ha modificado para poder posicionar uno de los polos en lazo cerrado y por otro lado, penaliza la variable de control para reducir los esfuerzos en la actuación.

El esquema de funcionamiento del Master Piece es similar al de una biblioteca de rutinas visualizadas como bloques. Existen dos modelos de este sistema: el controlador Asea Master Piece 240/1 que consta de lógica y aritmética, el Asea Master Piece 260/1 que incluye funciones de regulación como el PID convencional.

A.2 First Control Systems. Este controlador forma parte de un autómata con funciones más generales llamado *First uController*. Consiste en un regulador

predictivo con asignación de polos. Se puede optar entre diferentes versiones del algoritmo e incluso convertirlo en un PID.

El modelado del proceso se hace por estimación recursiva de parámetros incluyendo un factor de olvido en el algoritmo de modo que da mayor importancia a las muestras más recientes. Se activa la identificación solo cuando el sistema muestra cierta actividad que permite conseguir el correcto modelado. El usar un control por asignación de polos garantiza el cumplimiento de las especificaciones dadas por el usuario.

Cuando se instala por primera vez el controlador, al no conocerse el proceso, el equipo toma por defecto un regulador integral muy lento. Luego de 20-50 muestras se puede considerar que el controlador está satisfactoriamente ajustado.

Consta de una opción para sumar un control de *feed-forward*. Se define una o dos variables como señales de prealimentación y el equipo genera un modelo para conocer el efecto de estas señales en la salida. Además, al ser un regulador predictivo, es relativamente sencillo compensar el efecto de los retardos.

A.3. SCAP. Este es un producto español y sus siglas corresponden a Sistema de Control Adaptativo Predictivo. Como su nombre lo indica es un controlador predictivo en particular basado en un modelo de referencia o bloque de consigna como lo llama el fabricante.

Es un controlador indirecto o sea que consta de un primer cálculo de los parámetros del modelo para luego computar la variable de control.

El algoritmo de identificación es por minimización del cuadrado del error de estimación (método del gradiente) y su forma básica es la siguiente:

$$\hat{\theta}_k = \hat{\theta}_{k-1} + \frac{\psi^2 e_{k/k-1} x_{k-1}}{1 + \psi^2 x_{k-1}^T x_{k-1}} \quad (\text{A.1})$$

$$\hat{\theta}_k = [\hat{\theta}_0 \hat{\theta}_1] \quad (\text{A.2})$$

Donde:

- $\theta$  Es el vector de parámetros estimados.
- $x$  El vector de mediciones.
- $e$  El error de estimación.
- $\psi$  Un escalar que se define para asegurar la convergencia del algoritmo haciéndolo igual a 0 para errores menores a una cierta cota.

La señal  $r$  es la salida del bloque de consigna o modelo de referencia. El período de muestreo del controlador es de 200 ms. Como el resto de los productos tiene una serie de modos lógicos de operación y seguridades. Se pueden controlar varios lazos, incluso formar un sistema de control distribuido.

A.4. Taylor Instrumets. MOD 30 System. Esta firma dispone del sistema MOD 30, un regulador PID basado en la programación de la ganancia o la constante de integración (no ambas a la vez). La función de variación puede ser dada por una entrada del proceso, el error, una entrada remota o una señal discreta (o todas a la vez).

Para ambos cambios se define un valor activo de ganancia o integral (*Active Gain* o *Active Reset Time*) de la siguiente forma:

$$VA = VB - FEP - FE - FS - FER - FC \quad (A.3)$$

Donde:

**VA:** valor activo de ganancia o integral.

**VB:** valor base o de partida.

**FEP:** factor de corrección función de la entrada de proceso.

**FE:** factor de corrección función del error.

**FS:** factor de corrección función de la salida.

**FER:** factor de corrección función de una entrada remota.

**FC:** factor de corrección función de un contacto discreto externo.

A.5. Toshiba. EC300 Series. Este regulador es un PID auto-ajustable que emplea un algoritmo de identificación de parámetros para modelar el proceso. Para esta tarea se superpone, durante la estimación, una secuencia pseudo-aleatoria de una amplitud igual al 1% de la variable de control. Con esto se evita perturbar al proceso en forma indebida.

La respuesta en lazo cerrado puede ser elegida entre cuatro tipos de modelos según el sobre-pico y el tiempo de crecimiento deseados.

Para ajustar convenientemente la respuesta frente a cambios en la referencia y perturbaciones se agrega un prefiltro en la referencia. Esta forma de diseñar el regulador es llamada por los fabricantes PID con dos grados de libertad.

También tiene la posibilidad de elegir entre una tabla de controladores precalculados (un máximo de 10). La variable que actúa de conmutador puede ser una señal externa, la salida del proceso, la referencia, la entrada o desviaciones

del control. Esto permite el ajuste cuando los cambios de la planta son muy bruscos.

A.6. Foxboro. Exact 760. El algoritmo EXACT de Foxboro toma el nombre de Expert Adaptive Controller Tuning. Emula el razonamiento de un ingeniero de control de Foxboro. Está implementado con tecnología de sistemas expertos. En concreto es un sistema basado en reglas.

El ajuste de los parámetros de reguladores PID en Foxboro está basado en los trabajos de Shinskey, que extienden y profundizan las reglas de Ziegler-Nichols.

La característica fundamental que se analiza en el lazo es el amortiguamiento, considerándose deseable de forma general, un amortiguamiento o reducción de la amplitud de las oscilaciones en un período, de  $\frac{1}{4}$ . En este método el amortiguamiento a razón  $\frac{1}{4}$  está en términos de la respuesta frecuencial de lazo abierto imponiendo, que el cruce polar corte el eje de  $-180^\circ$  con ganancia 0.5, es decir, imponiendo que el margen de ganancia sea 2. La frecuencia correspondiente a este punto, llamada frecuencia de cruce, es una aproximación a la frecuencia de las oscilaciones en lazo cerrado.

Para reguladores tipo PID con dos o tres parámetros hay, normalmente, infinitos valores de los mismos que cumplen la citada condición del margen de ganancia. Se escogen los parámetros que minimizan la integral del error.

$$IAE = \int_0^{\infty} |e(t)| dt \quad (A.8)$$

Con este criterio la forma en que el controlador se auto-sintoniza es mostrada en la tabla A.1.

Cuando el proceso no es conocido desde el punto de vista de control, el EXACT puede utilizarse en modo auto-sintonía. En este modo, el proceso es excitado en lazo abierto con un escalón, ajustándose los parámetros del regulador mediante la regla de Ziegler-Nichols de lazo abierto. También en este experimento se obtienen una estimación del ruido del proceso, una cota para el valor de T ligada al contenido de ruido y una estimación del tiempo máximo que el algoritmo debe esperar al 2º pico del error, e(t).

Tabla A.1. Constantes de calibración para el Foxboro Exact.

	<b>K</b>	<b>Ti</b>	<b>Td</b>	<b>To<sup>2</sup></b>
<b>P</b>	$0.79 * T / (L * Kp)$	-	-	$4 * L$
<b>PI</b>	$0.45 * T / (L * Kp)$	$1.66 * L$	-	$6 * L$
<b>PID</b>	$0.79 * T / (L * Kp)$	$0.64 * L$	$0.64 * L$	$4 * L$

El modo adaptativo normal es el modo auto-sintonía. En este modo el bucle está cerrado con un regulador PID. El algoritmo vigila la señal de error e(t) y cuando ésta evoluciona por cambios en la referencia o en la carga, estima el amortiguamiento, el sobre-impulso y el período de las oscilaciones.

El ajuste se hace de la siguiente forma:

- Si e(t) ha sido oscilatoria, el amortiguamiento y el sobre-impulso están por debajo de los máximos especificados al algoritmo, se disminuye Kc en una

---

<sup>2</sup> To es el período correspondiente a la frecuencia de cruce de fase con el regulador óptimo.



cantidad proporcional a la distancia a los máximos establecidos por el usuario.

- Si  $e(t)$  no ha sido oscilatoria se aumenta  $K_c$  y se disminuye  $T_i$  y  $T_d$  en una cantidad dependiente de la mencionada distancia a los máximos.

Los parámetros que el usuario debe fijar son, básicamente, los valores máximos del sobre-impulso y el amortiguamiento.

## ANEXO B. FORMULAS PARA SINTONIZAR PIDs.

En este anexo se tratan las formulas más reconocidas para controladores PI, PID estándar o paralelo y para el PID serie, estas son utilizadas para calibrar o sintonizar el controlador en modo de regulador (cambios en la carga o inmunidad a perturbaciones) y en modo servomecanismo (cambios constantes en la señal de referencia). En el anexo D se utilizan las formulas presentadas en este anexo para escoger las más adecuadas para el uso en el controlador diseñado.

### B.1. SINTONIZACIÓN PARA CONTROLADORES PI

Sea el controlador de la forma B.1.

$$G_c(s) = K_c \left( 1 + \frac{1}{T_i s} \right) \quad (\text{B.1})$$

Para sintonizar un controlador de la forma (B.1) se puede recurrir a usar la tabla B.1 que muestra varias formulas matemáticas para la sintonización de dicha estructura de control.

Tabla B.1. Formulas para la sintonización de controladores PI.

Fórmula	$K_c$	$T_i$
Ziegler y Nichols	$0.9/(KT_N)$	$3.33L$
Ziegler y Nichols	$0.45K_u$	$T_u/1.2$
Cohen - Coon	$(0.9/T_N+0.082)/K$	$[3.33T_N+0.33(T_N)^2]/[(1+2.2T_N)K]$
IMC – PI	$T/[K(T_{cl} + L)]$	$T$
ISE-Carga	$[1.305(T_N)^{-0.959}]/K$	$[T(T_N)^{0.739}]/0.492$
IAE – Carga	$[0.984(T_N)^{-0.986}]/K$	$[T(T_N)^{0.707}]/0.608$

IAE - Referencia	$[0.758(T_N)^{-0.861}]/K$	$T/(1.02-0.323T_N)$
ITSE – Carga	$[1.279(T_N)^{-0.945}]/K$	$[T(T_N)^{-0.586}]/0.535$
ITSE - Referencia	$[0.712(T_N)^{-0.921}]/K$	$T/(0.968-0.247T_N)$
ITAE – Carga	$[0.859(T_N)^{-0.977}]/K$	$[T(T_N)^{0.68}]/0.674$
ITAE - Referencia	$[0.586(T_N)^{-0.916}]/K$	$T/(1.03-0.165T_N)$

Las mejores formulas de auto sintonización que se pueden obtener para un controlador PI a partir de los parámetros de controlabilidad anteriormente descritos según [3] se muestran a continuación:

a.  $0.01 < T_N < 0.2$

$$K_c = -\frac{0.404 \cdot L}{T^2} + \frac{0.723}{T} + \frac{0.3852}{L}$$

$$K_i = -\frac{0.525}{T^2} + \frac{0.4104}{L \cdot T} + \frac{0.00024}{L^2}$$

b.  $0.2 < T_N < 20$

$$K_c = -\frac{0.1275}{\sqrt{T \cdot L}} + \frac{0.256}{T} + \frac{0.404}{L}$$

$$K_i = -\frac{0.324}{\sqrt{L^3 \cdot T}} + \frac{0.4104}{L \cdot T} + \frac{0.00024}{L^2}$$

Donde  $T_N$  es el parámetro de controlabilidad dado como el cociente entre el tiempo muerto de la planta  $L$  y la constante de tiempo del proceso  $T$ ;  $K_c$  es la ganancia proporcional del controlador y  $K_i$  es la ganancia de la parte integral del controlador PI.

## B.2. SINTONIZACIÓN PARA CONTROLADORES PID SERIE

Sea el controlador de la forma B.2.

$$G_c(s) = K_c \left( 1 + \frac{1}{T_i s} \right) \cdot \left( \frac{T_d s + 1}{0.1 T_d s + 1} \right) \quad (\text{B.2})$$

De igual forma para controlar un proceso con un esquema de control PID como el mostrado por (B.2) se puede recurrir a la tabla B.2.

Tabla B.2. Formulas para la sintonización de controladores PID serie.

Fórmula	$K_c$	$T_i$	$T_d$
Z y N	-	-	-
Z y N	$0.6K_u$	$T_u/2$	$T_u/8$
C – C	-	-	-
IMC – PID	$T/[K(T+L/2)]$	$T_{cl}$	$T_{cl}/2$
ISE – C	$1.1907(T_N)^{-0.89711}/K$	$T(T_N)^{0.9548}/0.7987$	$0.54766T(T_N)^{0.87798}$
ISE – R	$0.71959(T_N)^{-1.03092}/K$	$T/(1.12666-0.18145T_N)$	$0.54568T(T_N)^{0.86411}$
IAE – C	$0.98089(T_N)^{-0.76167}/K$	$T(T_N)^{1.05211}/0.91032$	$0.59974T(T_N)^{0.89819}$
IAE – R	$0.65(T_N)^{-1.04432}/K$	$T/(0.9895+0.9539T_N)$	$0.50814T(T_N)^{1.08433}$
ITAE – C	$0.77902(T_N)^{-1.06401}/K$	$T(T_N)^{0.70949}/1.14311$	$0.57137T(T_N)^{1.03826}$
ITAE – R	$1.12762(T_N)^{-0.80368}/K$	$T/(0.99783+0.286T_N)$	$0.42844T(T_N)^{1.0081}$

### B.3. SINTONIZACIÓN PARA PID ESTÁNDAR

Sea el controlador de la forma B.3.

$$G_c(s) = K_c' \left( 1 + \frac{1}{T_i' s} + T_d' s \right) \quad (\text{B.3})$$

Por ultimo, si se cuenta con un lazo con un controlador de la forma (B.3), lo mejor es recurrir a la tabla B.3.

Tabla B.3. Formulas para la sintonización de controladores PID paralelo.

Fórmula	$K'_c$	$T'_i$	$T'_d$
Z y N	$1.2/KT_N$	$2L$	$0.5L$
Z y N	$0.75K_u$	$T_u/1.6$	$T_u/10$
C - C	$(16T+3L)/(12KL)$	$[L(32+6T_N)]/(13+8T_N)$	$4L/(11+2T_N)$
IMC - PID	$T/[K(T+L/2)]$	$T+L^2/(2*(T_{cl}+L))$	$L^2/(2*(T_{cl}+L))*(1-L/(3*T_i))$
ISE - C	$1.495(T_N)^{-0.945}/K$	$T(T_N)^{0.771}/1.101$	$0.56T(T_N)^{1.006}$
ISE - R	-	-	-
IAE - C	$1.435(T_N)^{-0.921}/K$	$T(T_N)^{0.749}/0.878$	$0.482T(T_N)^{1.137}$
IAE - R	$1.086(T_N)^{-0.869}/K$	$T/(0.74+0.13T_N)$	$0.348T(T_N)^{0.914}$
ITAE - C	$1.357(T_N)^{-0.947}/K$	$T(T_N)^{0.738}/0.842$	$0.381T(T_N)^{0.995}$
ITAE - R	$0.965(T_N)^{-0.855}/K$	$T/(0.8+0.147T_N)$	$0.308T(T_N)^{0.929}$

Note que en las tablas se diferencian los parámetros de entonación para diferentes objetivos de desempeño (a cambios en la referencia o a perturbaciones en la carga). Las tablas fueron obtenidas de [2], [8] y [11].

$T_{cl}$  para el IMC-PID es un parámetro de ajuste fino y que con frecuencia se escoge del orden del retardo.

Los parámetros de entonación que se muestran en las tablas fueron obtenidos a través de un número importante de simulaciones de casos en los que se buscaba alcanzar los objetivos. En los casos de Ziegler y Nichols el QDR (o 50% de sobre

impulso) y en los basados en alguna integral del error, el criterio fue minimizar la integral correspondiente. Para el criterio de Cohen-Coon se trabajó para un QDR minimizando la integral del error (máximo tiempo integral) y obtener buen desempeño ante perturbaciones en la carga. El IMC-PID está basada en la teoría de control por modelo interno (IMC) y como se mencionó anteriormente usa un parámetro de ajuste fino ( $T_{cl}$ ) que es el valor de la constante de tiempo del sistema a lazo cerrado que se espera y que se fija a priori.

Todos esos parámetros de sintonización funcionan bien cuando la constante de tiempo normalizada (o parámetro de controlabilidad) es menor que 1 ( $T_N < 1$ ). Más aún, las de Ziegler y Nichols para valores menores de 0.3. Para valores mayores encontramos que las fórmulas de [7] dan mejores prestaciones que todas las anteriores.

Las expresiones presentadas permiten asegurar de acuerdo a [7], rápido tiempo de establecimiento, bajo sobrepico, buen rechazo a perturbaciones y baja sensibilidad a cambios en la dinámica del proceso.

## **ANEXO C. METODOS DE AUTOSINTONIA DE CONTROLADORES PID**

El presente anexo hace referencia a algunos métodos de auto-sintonía evaluados en esta investigación para ser implementados en el controlador. Se presentan las técnicas de respuesta al paso, las técnicas desarrolladas por Ziegler-Nichols, el método de los momentos y la técnica del rele para auto-sintonía de controladores PID.

- Método De La Respuesta Al Paso: Usando la respuesta al paso, un proceso puede ser aproximado a una estructura de tres parámetros como la mostrada en la ecuación (C.1).

$$G_p(s) = \frac{K_p}{T \cdot s + 1} \cdot e^{-L \cdot s} \quad (\text{C.1})$$

Donde  $K_p$  es la ganancia de la planta,  $T$  la constante de tiempo del sistema en lazo abierto y  $L$  el tiempo muerto de la planta. El tiempo de respuesta para este método,  $T_{63}$  es igual a la suma de  $T$  y  $L$  que, para sistemas estables, corresponde al 63% del tiempo cuando la planta ha alcanzado el estado estacionario. Ver figura C.1.

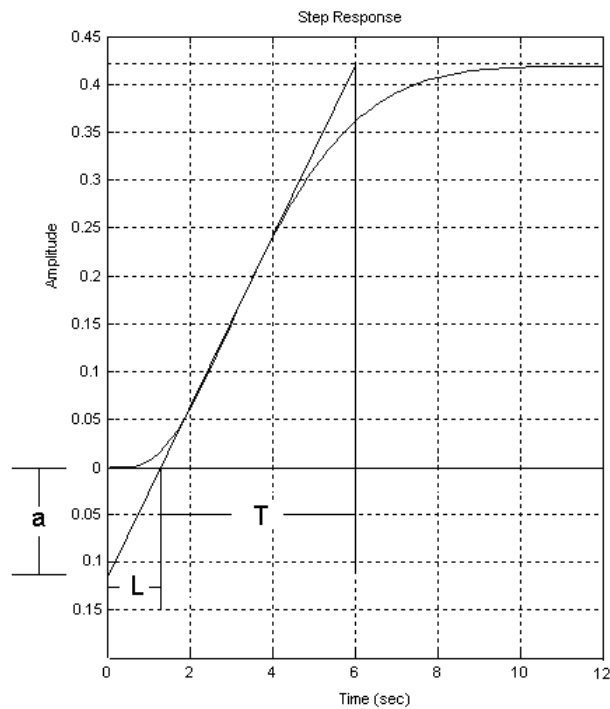
Para este método hay varias proposiciones para encontrar los valores de los tres parámetros de la ecuación (C.1).

- Estimación Directa Del Tiempo Muerto Del Sistema: Una manera de determinar el valor del retardo  $L$  del sistema es medir la señal y observar en que momento esta empieza a crecer. Hay que tener en cuenta los elementos estocásticos cuando se realiza esta estimación dado que si la amplitud del ruido es muy fuerte la estimación de  $L$  puede resultar diferente de la constante real del sistema. Estimando  $T_{63}$  a partir de la respuesta del sistema,  $T$  se puede calcular como  $T = T_{63} - L$ . Por ultimo la ganancia  $K_p$  de la planta es estimada como se indica en la ecuación (C.2).

Estimación Por Ziegler-Nichols: En 1942 se propuso una teoría vigente aun hoy en día. Este método permite estimar el parámetro  $L$  usando la máxima inclinación tangente a la curva de respuesta del sistema. Usando esta tangente

es posible encontrar dos puntos en la curva, uno en el eje horizontal y otro en el eje vertical. El retardo de tiempo es calculado desde el principio hasta el punto en el cual la tangente corta el eje horizontal.

Figura C.1. Método de obtención de los parámetros de un FOPDT ante la respuesta al paso.



La ganancia de DC de la planta puede ser estimada como lo muestra la ecuación (C.2).

$$K_p = \frac{y_{\text{final}} - y_{\text{inicial}}}{u_{\text{final}} - u_{\text{inicial}}} \quad (\text{C.2})$$

Un nuevo parámetro,  $\alpha$  es introducido como la diferencia entre el valor inicial de la curva y el punto en el cual la tangente corta el eje vertical, ver figura C.1.



De la relación de esos parámetros conjuntamente con la llamada ganancia estática calculada por (C.2) se tiene:

$$\alpha = \frac{K_p \cdot L}{T} \quad (C.3)$$

Donde  $y$  es la señal medida y  $u$  es la señal de control aplicada a la planta. A partir de (C.3) se puede estimar  $T$  por despeje algebraico.

- Estimación Por El Método De Los Momentos: Hay una tercera vía para determinar los parámetros del proceso de primer orden. Este método hace uso de las integrales que se pueden calcular a partir de la respuesta al paso del proceso. En la grafica C.2 se ilustra este método.

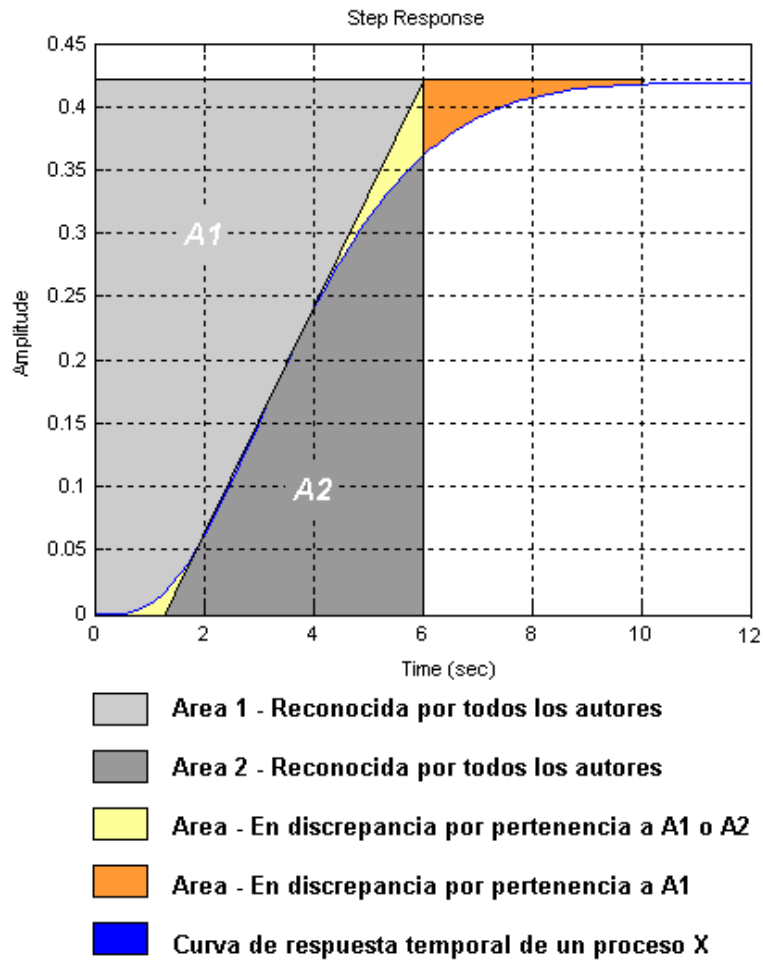
El área  $A_1$  es la integral entre el máximo punto de estado estacionario y la señal medida de  $y(t)$  en el momento en el cual se aplica la señal de entrada paso. El área  $A_1 / K_p$ , es llamada en la literatura especializada como  $T_{ar}$ ; esta área puede ser un buen estimativo del parámetro  $T_{63}$ . El área  $A_2$  esta definida como la integral calculada por debajo de la curva de respuesta del sistema.

El área  $A_2$  es usada para calcular la constante de tiempo del sistema como sigue:

$$T = \frac{e \cdot A_2}{h \cdot K_p} \quad (C.4)$$

Y el área  $A_1$  es usada para calcular el retardo de tiempo  $L$ .

Figura C.2. Método De Los Momentos.



$$L = T_{ar} - T = \frac{A_1}{h \cdot K_p} - \frac{e \cdot A_2}{h \cdot K_p} \quad (C.5)$$

Donde h es la amplitud del paso dado de la señal de control, e es el número de euler y Kp es la ganancia de la planta a frecuencia 0 o ganancia de DC.

Según la IEEE [16] los parámetros L y T se obtienen a partir de (C.6) y (C.7).

$$L = T + T_{ar} = \frac{A_1}{K_p} \quad (\text{C.6})$$

$$T = \frac{A_2}{K_p} \cdot e^1 \quad (\text{C.7})$$

En la práctica, este método puede ser ejecutado en lazo cerrado y en lazo abierto. En lazo cerrado, se debe tener cuidado con los disturbios que puedan afectar el proceso de auto-sintonía pero al mismo tiempo, requiere que se usen valores por defecto para el controlador PID; cuando el proceso se opera en lazo cerrado, se debe ser conciente de que si la ganancia del controlador es muy alta, el proceso puede tornarse inestable si tiene retardos de tiempo muy largos. Con un sistema operado en lazo abierto, es difícil asegurar que la señal de paso aplicada para realizar las mediciones tenga una amplitud adecuada que permita calcular los parámetros.

- Método Del Relé: Haciendo referencia al método de la ganancia última expuesto por ZN, se puede comentar que el método del relé usa el mismo principio, pero que a diferencia del propuesto por Z-N<sup>3</sup> que opera la planta al borde de la inestabilidad, en este método hay un control total sobre la respuesta de proceso.

El método del relé fue originalmente usado para la identificación de la planta en un lazo de control ordinario y luego fue adaptado para el uso en los controladores de procesos [13].

---

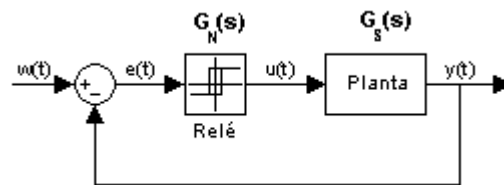
<sup>3</sup> Profundizando en el método de Z-N para entender el uso del método del relé, se hace necesario anotar que no todas las plantas se pueden llevar a un estado de oscilación permanente.

A lo largo del desarrollo de las teorías de control y específicamente, de la teoría relacionada con la auto-sintonía de controladores PID, surgieron modificaciones básicas a la teoría propuesta por Rotač. Estas están basadas en características del relé como la implementación o no de histéresis y la inclusión en algunos casos de un integrador para mejorar el comportamiento de la señal de control. Estas técnicas son expuestas brevemente a continuación en este documento.

- *Método del relé sin integrador:* En la identificación experimental de plantas usando el método del relé sin integrador, se asume que el relé se encuentra colocado en el lazo de control en la posición de controlador de acuerdo con la figura C.3.

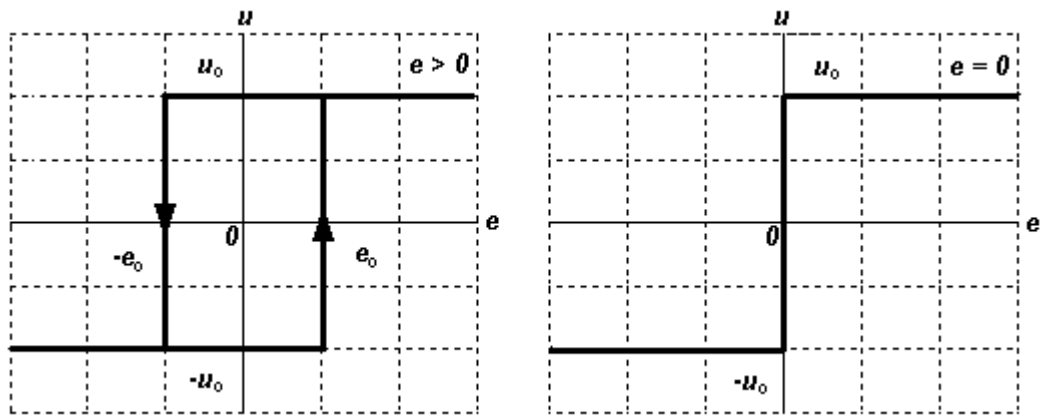
Donde  $e(t)$ ,  $w(t)$ ,  $u(t)$ ,  $y(t)$  son la señal de error, el set-point y las variables de control y de proceso respectivamente. El relé está descrito gráficamente en la figura C.4 y matemáticamente en las ecuaciones (C.12), (C.13) que representan a la función  $G_N(s)$ .

Figura C.3. Sistema de control de lazo cerrado con relé.



El papel que desempeña el relé es el de obtener oscilaciones estables en el sistema de lazo cerrado.

Figura C.4. Formas del relé. a) Relé con histéresis. b) Relé simple.



La descripción de la función de transferencia  $G_N(s)$  se puede considerar como una ganancia compleja que depende de la amplitud de la oscilación armónica  $a$  y de su frecuencia angular  $\omega$ .

Si se asume que la entrada del relé esta determinada matemáticamente como (C.8) debido a que  $G_S(s)$  se asume como un filtro pasa bajas natural.

$$e(t) = a \cdot \sin(\omega \cdot t) \quad (C.8)$$

Entonces es posible trabajar el sistema como una función de transferencia común y corriente de un sistema LTI (Linear Time Invariant).

Refiriéndose a la figura C.3, la condición para obtener una oscilación constante esta descrita como:

$$G_S(j\omega) = -\frac{1}{G_N(a)} \quad (C.9)$$

Ahora, la estabilidad en sistemas lineales de control esta dado como:

$$G_o(j\omega) = -1 \quad (\text{C.10})$$

Donde  $G_s(j\omega)$  es la función de transferencia de la planta en el dominio de la frecuencia y  $G_0(j\omega)$  es la función de transferencia de lazo abierto de un sistema cualquiera también establecido en el dominio de la frecuencia.

En la comparación de las ecuaciones (C.9) y (C.10) es obvio que el término  $-1/G_N(a)$  desempeña el mismo papel que el término -1 para sistemas de control lineal y por consiguiente es una característica de peso en el análisis del funcionamiento de los sistemas identificados por el método del relé.

Para un relé con histéresis de dos posiciones con simetría con respecto al eje como el mostrado en la figura C.4 b. o uno sin histéresis con la misma condición, se tiene que a partir de [19] la forma matemática que expresa el comportamiento de un relé en general es la mostrada por (C.11).

$$G_N(a) = \begin{cases} \frac{4 \cdot u_o}{\pi \cdot a} \cdot \left[ \sqrt{1 - \left(\frac{e}{a}\right)^2} - j \cdot \frac{e}{a} \right] & \text{Para } 0 \leq e < a \\ 0 & \text{Para } 0 \leq a < e \end{cases} \quad (\text{C.11})$$

Expresando (C.11) en coordenadas polares, se tiene que la magnitud está dada por la ecuación (C.12).

$$A_N(a) = \frac{4 \cdot u_o}{\pi \cdot a} \quad (\text{C.12})$$

Y la fase por:

$$\varphi_N(a) = -\pi + \operatorname{arctg}\left(\frac{e}{\sqrt{a^2 + e^2}}\right) \quad (\text{C.13})$$

Donde  $e$  es la mitad de la amplitud del relé,  $u_o$  es la máxima amplitud de la señal de control  $u$ ,  $A_N(a)$  es la amplitud crítica y  $\varphi_N(a)$  es la fase crítica del relé.

Debido a que la función descriptiva (C.10) usa solamente el armónico fundamental de la señal oscilatoria en la entrada del relé, este método es una aproximación, que resulta preciso siempre y cuando la función de transferencia de la planta se comporte como un filtro pasa bajas.

Esta última relación se representa por la siguiente ecuación:

$$G_S(j\omega) = A_S \cdot e^{j\varphi_S(\omega)} \quad (\text{C.14})$$

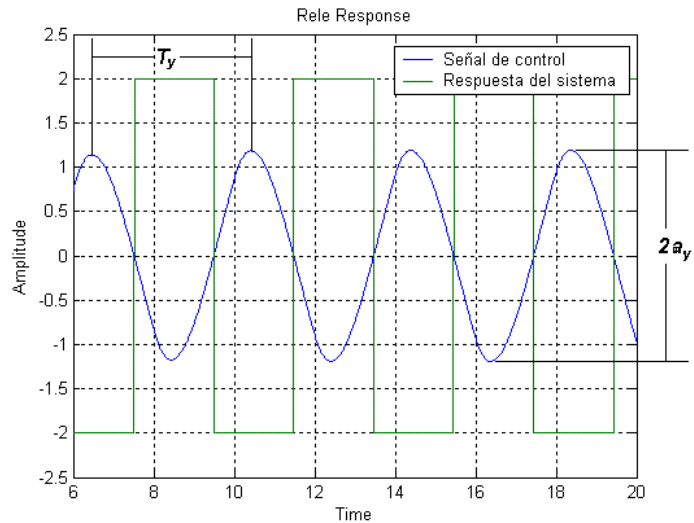
Que en general puede ser sustituida por dos ecuaciones no lineales.

$$\begin{aligned} A_S(\omega) &= A_N(a) \\ \varphi_S(\omega) &= \varphi_N(a) \end{aligned} \quad (\text{C.15})$$

Donde  $A_S(\omega)$  es la magnitud y  $\varphi_S(\omega)$  es la fase de la función de transferencia de la planta en el dominio de la frecuencia. Resolviendo las dos ecuaciones de (C.15), los márgenes de fase  $\omega_M$  y de ganancia  $a_M$  de la planta pueden ser encontrados.

En la figura C.5 se observan gráficamente las variables que pueden ser encontrados con este método.

Figura C.5. Señal de entrada y respuesta del proceso de un sistema con las características del presentado en la figura 3.5



Para  $w(t) = 0$  la salida de la planta, exceptuando por el signo, es la señal de entrada del relé  $e(t)$ , por lo tanto se tiene la siguiente igualdad:

$$a_M = a_y \quad (C.16)$$

Además de la relación se tiene que la frecuencia  $\omega_M$  es igual en todos los “bloques” del sistema, es decir, es la misma para la planta que para el relé, por lo tanto se puede obtener a partir de (C.17), dado que se tiene el periodo de oscilación de la variable controlada.

$$\omega_M = \frac{2 \cdot \pi}{T_y} \quad (C.17)$$

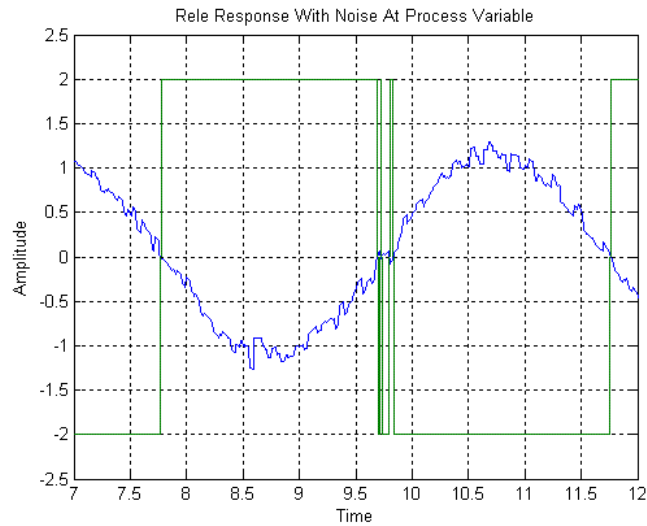


En la práctica, según [8], se deben tener algunas consideraciones con respecto a la aplicación de este método; en primer lugar si se tiene ruido presente en el lazo de control, es de gran utilidad hacer uso de un relé con histéresis para evitar falsas señales de control como las indicadas en la figura C.6. En esta grafica se puede observar como los pequeños cambios de amplitud en la señal adquirida de la variable controlada pueden hacer switchear el relé en varias oportunidades, deteriorando con el tiempo el actuador del sistema.

En un caso como este es recomendado usar un relé con un valor de histéresis igual a 2 veces la amplitud del ruido y la amplitud del relé  $u_o$  debería ser tal que la amplitud de la salida de la planta sea el triple de la amplitud de la señal de ruido como mínimo.

Otra consideración importante a tener en cuenta es que el sistema con relé sin histéresis tiene una frecuencia angular mayor que el sistema con histéresis. Esta afirmación es obvia por (C.12).

Figura C.6. Respuesta del sistema de lazo cerrado con ruido en la medición.



Es pertinente para esta investigación obtener unas expresiones matemáticas que permitan obtener la constante de tiempo del sistema y el valor del tiempo muerto implícito en el proceso; para tal fin, se debe establecer la estructura del proceso a identificar. Una estructura básica es la utilizada ampliamente para aproximar los procesos industriales complejos a una forma sencilla; esta es la mostrada en (C.18).

$$G_s(S) = \frac{k_1}{(T_i S + 1)^i} \cdot e^{-L_i S} \quad (\text{C.18})$$

Esta estructura se diferencia de la mostrada en la ecuación (3.10) en que (3.30) toma en cuenta varios polos y ceros del sistema. Para realizar esta tarea se define una nueva variable  $i$ , que es simplemente el indicador del orden total para una planta dada.

Recurrimos a las formulas (C.11), (C.12), (C.13), (C.14), (C.15) y a la estructura elegida para obtener por implicación algebraica a (C.19) y (C.20).

$$T_i = \frac{T_y}{2\pi} \sqrt[3]{\frac{16k_1^2 u_0^2}{\pi^2 a_y^2} - 1} \quad (\text{C.19})$$

$$L_i = \frac{T_y}{2\pi} \left[ \pi - i \cdot \arctg\left(\frac{2\pi T_i}{T_y}\right) - \arctg\left(\frac{e}{\sqrt{a_y^2 - e^2}}\right) \right] \quad (\text{C.20})$$

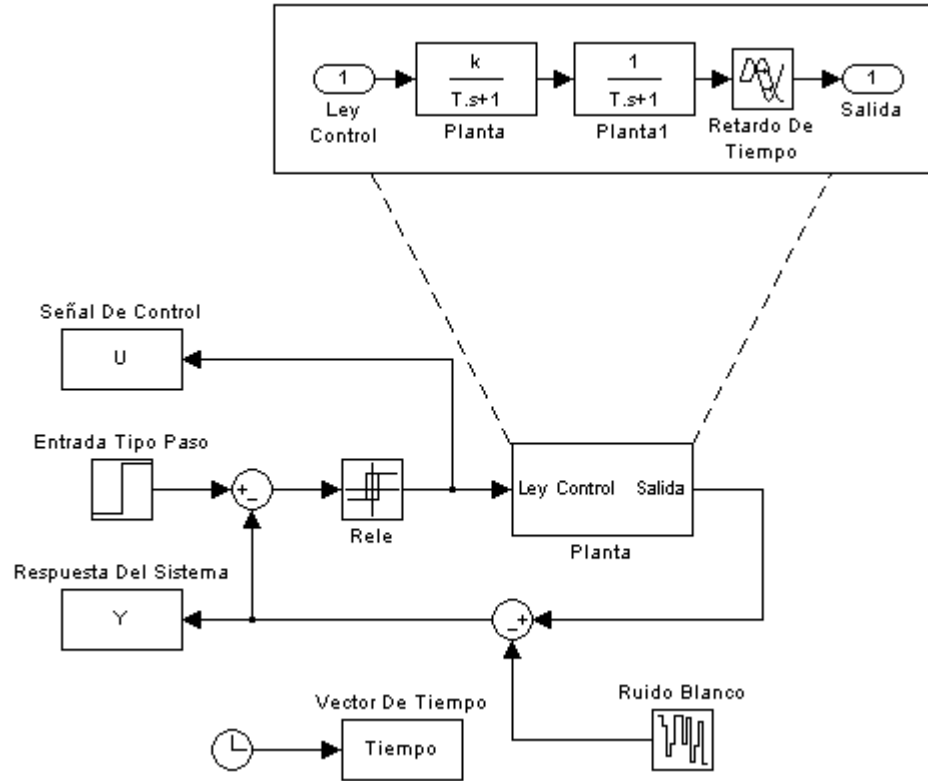
Esto resulta en dos expresiones que son generales para obtener el tiempo de respuesta del sistema multipolo y su tiempo muerto.

Adentrándose en las características del sistema, la realimentación por medio de un relé causa que el proceso indicado en bloques en la figura C.7.a entre en una oscilación estable como el indicado en la figura C.7.b. La frecuencia de dicha oscilación, se aproxima a la frecuencia última,  $\omega_u$  que se encuentra donde el proceso tiene un retraso de fase de  $180^\circ$ . La ganancia del proceso a la frecuencia  $\omega_u$ , es llamada la ganancia última,  $K_u$  y con estos valores se deducen de (C.19) y (C.20), la constante de tiempo del sistema y el tiempo muerto.

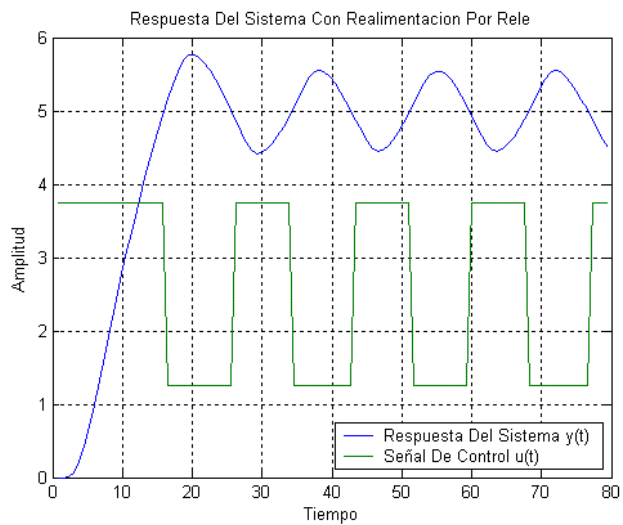
- *Método Del Relé Con Integrador:* El método del relé con integrador fue establecido por Astrom & Hagglund en 1995 [4]. Este puede ser usado bajo dos alternativas: con el integrador antes del relé o con el integrador después del relé.

Para ambas alternativas la condición de estabilidad esta descrita por la ecuación (C.21).

Figura C.7. Sistema con realimentación por relé.



a) Diagrama De Bloques



b) Respuesta Del Proceso

$$\frac{1}{j\omega} G_S(j\omega) = \frac{-1}{G_N(a)} \quad (\text{C.21})$$

Que pueden ser sustituidas por dos ecuaciones al igual que (C.14).

$$\begin{aligned} \frac{1}{\omega} A_S(\omega) &= A_N(a) \\ \varphi_S(\omega) - \frac{\pi}{2} &= \varphi_N(a) \end{aligned} \quad (\text{C.22})$$

Entonces si la solución de las ecuaciones en (C.22)  $a = a_M$  y  $\omega = \omega_M$ , son positivas y reales, se obtendrá en el proceso una oscilación de ciclo limite con una amplitud  $a_M$  y una frecuencia angular  $\omega_M$  en la entrada del relé.

- Integrador después del relé: En este caso cuando el set-point se hace igual a 0, la salida de la planta es la entrada del relé (exceptuando el signo), y por consiguiente (C.15) se mantiene.
- Integrador está antes del relé: En este caso cuando la señal de referencia se hace igual a cero, la entrada de la planta esta dada por:

$$\int e(t)dt = -\int a_y \sin(\omega_M t + \varphi)dt = \frac{a_y}{\omega_M} \cos(\omega_M t + \varphi) \quad (\text{C.23})$$

Y en este caso se obtiene la relación dada en (C.24) similar a (C.12).

$$a_M = \frac{a_y}{\omega_M} = \frac{a_y T_y}{2\pi} \quad (\text{C.24})$$

De los métodos de para realizar la tarea de auto-sintonía estudiados en este anexo, se eligió el método de los momentos por cuanto su implementación resulta mas sencilla de realizar en un microcontrolador. Esta técnica tiene la ventaja de que puede ser usada en lazo cerrado y que permite realizar la operación de auto-sintonía en un lapso corto de tiempo.

#### **ANEXO D. SIMULACION FORMULAS DE SINTONIZACION DE PIDs**

El estudio realizado a continuación se realizo a partir de las formulas generales mostradas en el anexo B de este documento y presenta una serie de simulaciones en Simulink de Matlab que permiten escoger las mejores técnicas de sintonización o calibración de controladores PID para ser usadas en el prototipo.

##### **D.1. FORMULAS DE SINTONIZACIÓN PARA CAMBIOS EN LA REFERENCIA.**

Como es posible observar en el anexo B, hay diferentes grupos de formulas que se especializan en controlar cambios en la señal de referencia ó disturbios en la carga. A continuación se indagará acerca de las mejores formulas para controlar cambios de set-point para diferentes estructuras de procesos.

- Sistema FOPDT con  $L = 0.3$  y  $T = 1.2$  controlador serie. Este es un caso que sugiere un fácil nivel de control puesto que  $TN = 0.25$  que es menor que 1.

Tabla D.1. Márgenes de ganancia y fase con FOPDT  $TN = 0.25$ .

	Z-N	C-C	IMC	ISE-L	ISE-R	IAE-L	IAE-R	ITAE-L	ITAE-R	L	0.3
<b>Gm</b>	1.4187	1.3386	2.4625	1.1683	1.7308	1.5472	2.2794	1.5376	1.8916	<b>T</b>	1.2
<b>Pm</b>	37.0058	26.326	99.3254	21.4013	65.4683	29.8648	60.0639	30.4887	55.0889	<b>Kp</b>	1
<b>Wcg</b>	7.2687	6.8937	8.2734	7.2152	8.0475	6.8898	7.4521	6.8919	7.4165	<b>Up</b>	6.5
<b>Wcp</b>	3.9411	4.6301	0.8257	5.4117	2.8994	3.8382	2.4925	3.9171	3.0897	<b>Down</b>	-3

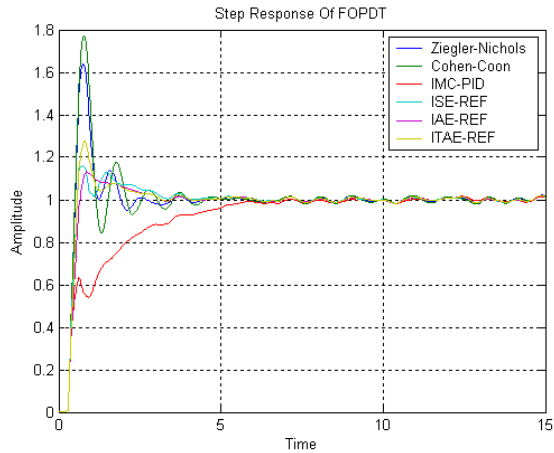
En la tabla anterior se puede observar claramente que la mejor sintonización se da con la integral absoluta del error o IAE obteniendo un margen de ganancia de 2.2794 dB y un margen de fase de 60.0639°, cumpliendo con los criterios dados en las ecuaciones D.1.

$$\begin{aligned} \varphi_M &\in [30^\circ, 60^\circ] \\ A_M &\in [2, 5] \end{aligned} \quad (D.1)$$

Estos parámetros son los óptimos que sugiere [7].

El comportamiento de las sintonizaciones en el dominio temporal es el mostrado en la grafica D.1, en la cual se encuentra que la norma IAE-REF se estabiliza más rápido y con menor sobre-impulso que las otras normas, pero se puede observar aun así que el uno de los ceros del controlador se encuentra mal sintonizado dado que la caída después del pico inicial es lenta.

Figura D.1. Respuesta al paso para FOPDT con  $L = 0.3$  y  $T = 1.2$ .



- *Sistema FOPDT con  $L = 1.2$  y  $T = 1.2$  controlador serie.* Aquí en particular se encuentra con un TN de 1 lo que indica que el sistema de control esta al borde de ser catalogado como de difícil control

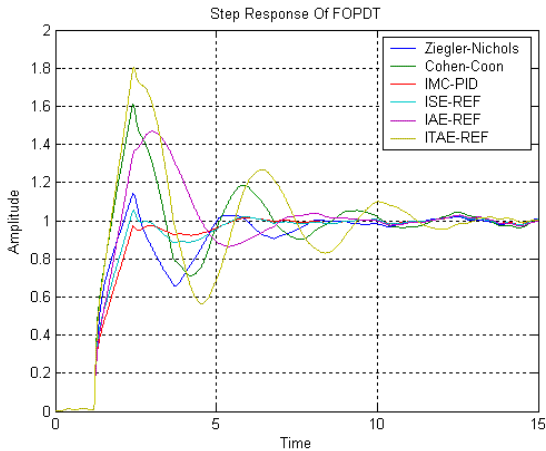
En la tabla D.2 se puede observar que el margen de fase del controlador sintonizado por modelo interno IMC resaltado en la tabla D.2 es de  $66.9492^\circ$  y el de ganancia es de 2.2874 aunque muy cerca se encuentra la norma ISE-REF.

Tabla D.2. Márgenes de ganancia y fase con FOPDT TN = 1.

	Z-N	C-C	IMC	ISE-L	ISE-R	IAE-L	IAE-R	ITAE-L	ITAE-R	L	T
<b>Gm</b>	1.597	1.4505	2.2847	1.2719	2.0496	1.4338	1.698	1.7642	1.3184		1.2
<b>Pm</b>	79.6934	51.796	66.9492	48.5892	68.5068	57.7535	34.1082	56.9887	27.956	<b>Kp</b>	1
<b>Wcg</b>	2.0964	1.9435	1.928	2.0317	1.979	2.0226	1.6172	1.9254	1.7601	<b>Up</b>	6.5
<b>Wcp</b>	0.6223	1.0254	0.5888	1.1691	0.6249	0.9506	0.9298	0.7955	1.2151	<b>Down</b>	-3

Figura D.2. Respuesta al paso para FOPDT con  $L = 1.2$  y  $T = 1.2$ .





- *Sistema FOPDT con  $L = 2.1$  y  $T = 1.2$  controlador serie. Con un  $TN = 1.75$  el sistema puede ser catalogado como difícilmente controlable.*

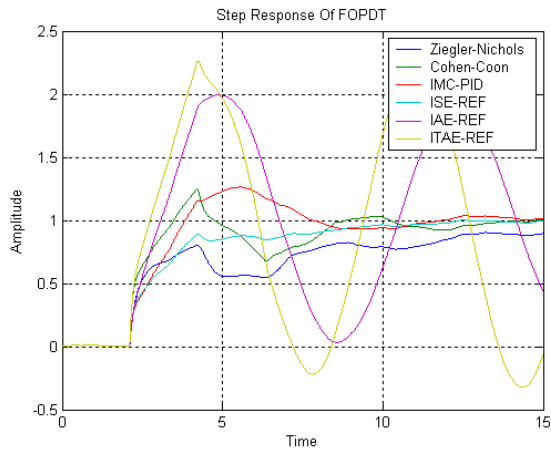
La tabla D.3 permite ver que la norma ISE-REF se desempeña mejor para esta clase de sistemas; además es posible observar que la norma ITAE-LOAD se acomoda muy bien a este tipo de sistemas.

La figura D.3 indica lo enunciado anteriormente de forma grafica. Es posible encontrar que el método de calibración que mejor se acopla a los requerimientos de un mínimo tiempo de establecimiento y un sobre-impulso moderado puede ser el IMC o como lo indica la tabla D.3 la ISE-REF. Para valores altos de  $TN$  la formulas de la ITAE-REF y la IAE-REF se tornan prácticamente inestables.

Tabla D.3. Márgenes de ganancia y fase con FOPDT  $TN = 1.75$ .

	Z-N	C-C	IMC	ISE-L	ISE-R	IAE-L	IAE-R	ITAE-L	ITAE-R	L	T
<b>Gm</b>	1.8095	1.587	1.8917	1.4415	2.3274	1.5079	1.0414	2.0454	0.9719	2.1	1.2
<b>Pm</b>	95.4367	75.3787	48.4132	83.3158	74.3349	85.0643	3.8846	77.0085	-3.4561	Kp	1
<b>Wcg</b>	1.3059	1.1922	0.9715	1.2642	1.1586	1.2703	0.8622	1.1975	0.9495	Up	6.5
<b>Wcp</b>	0.1829	0.4205	0.461	0.3901	0.2935	0.35	0.8249	0.3053	0.9853	Down	-3

Figura D.3. Respuesta al paso para FOPDT con  $L = 2.1$  y  $T = 1.2$ .

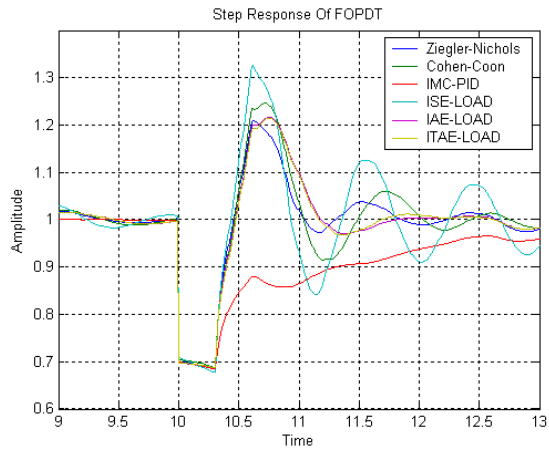


## D.2. FORMULAS DE SINTONIZACIÓN PARA CAMBIOS EN LA CARGA.

En el anexo B también se encuentran algunas formulas regular los sistemas de control de manera que respondan de una mejor forma cuando se altera la variable medida por alguna perturbación propia o no del proceso a controlar. Ahora se estudiará el comportamiento de dichas formulas para un gran cambio en la magnitud de la señal medida debido a una perturbación en la carga, este valor es equivalente a un 30% de la señal de referencia.

- *Sistema FOPDT con  $L = 0.3$  y  $T = 1.2$  controlador serie.* Los parámetros de evaluación son los mismos que se utilizaron para valorar el comportamiento cuando los cambios se efectúan en la referencia es decir las ecuaciones (D.1).

Figura D.4. Perturbación en la carga con  $L = 0.3$  y  $T = 1.2$ .



Aunque en la grafica es difícil de distinguir, el comportamiento más adecuado lo logra la norma IAE-LOAD, independientemente de lo ocurrido en el transitorio inicial del sistema cuando se aplico la señal de referencia. Los márgenes de ganancia y fase son los mismos que los encontrados en la tabla D.1 y aunque estos valores no sean los mejores en cuanto a robustez se refiere, el comportamiento temporal del sistema es mejor con la IAE-LOAD o con la ITAE-LOAD.

- *Sistema FOPDT con  $L = 1.2$  y  $T = 1.2$  controlador serie.* La figura D.5 habla por si sola, el mejor comportamiento temporal es el obtenido con el IMC, y es posible observar de nuevo en la tabla D.2 que su robustez es buena.
- *Sistema FOPDT con  $L = 2.1$  y  $T = 1.2$  controlador serie.* En la grafica D.6 se observa que el mejor comportamiento se obtiene con la norma ITAE-LOAD que responde sin sobre-impulso y en menor tiempo que cualquier otra norma. Otro factor a tener en cuenta es que según la tabla D.3 la robustez del sistema calibrado con la ITAE-LOAD es alta por cuanto el margen de fase es de  $77.0085^\circ$  y el margen de ganancia es de 2.0454.

Figura D.5. Perturbación en la carga con  $L = 1.2$  y  $T = 1.2$ .

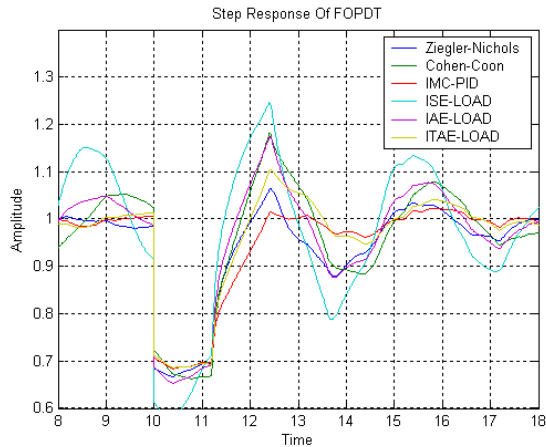
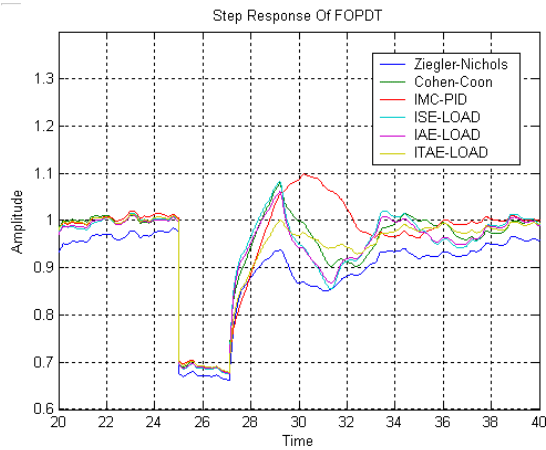


Figura D.6. Perturbación en la carga con  $L = 1.2$  y  $T = 1.2$ .



### D.3. SINTONIZACIÓN DEL CONTROLADOR ANTE UN ERROR EN LA IDENTIFICACIÓN DE LA ESTRUCTURA Y UNA MALA ELECCIÓN DEL MODELO.

Normalmente cuando se desea controlar un proceso, no se sabe nada a ciencia cierta sobre él, solamente se pueden hacer especulaciones sobre la estructura del sistema con base a los acumuladores de energía que se pueden observar de manera directa. Por ejemplo, si se eligiera un FOPDT para representar un sistema

igualmente sencillo pero a la vez diferente como el ilustrado en (D.2) los resultados temporales y frecuenciales de las tablas D.1, D.2, D.3, cambiaron a los mostrados en las tablas D.4, D.5, D.6.

Tabla D.5. Márgenes de ganancia - fase con TN = 0.25 real y TN = 0.5 estimado

	Z-N	C-C	IMC	ISE-L	ISE-R	IAE-L	IAE-R	ITAE-L	ITAE-R	L	0.3
<b>Gm</b>	1.5006	1.0669	4.7659	0.9328	2.3226	0.9392	1.5111	0.9046	1.3758	<b>T<sup>2</sup></b>	0.6
<b>Pm</b>	10.9127	2.0361	52.4613	-1.943	27.3012	-1.6697	11.8919	-2.716	10.2129	<b>Kp</b>	1
<b>Wcg</b>	2.7203	2.5438	3.8354	2.5012	3.104	2.295	2.3925	2.1897	2.6449	<b>Up</b>	6.5
<b>Wcp</b>	2.1329	2.4483	1.1584	2.6034	1.7852	2.3762	1.8821	2.313	2.1797	<b>Down</b>	-3

Tabla D.6. Márgenes de ganancia - fase con TN = 1 real y TN = 2 estimado.

	Z-N	C-C	IMC	ISE-L	ISE-R	IAE-L	IAE-R	ITAE-L	ITAE-R	L	1.2
<b>Gm</b>	2.7279	1.9089	1.4472	1.9705	2.676	2.0573	0.7384	2.5714	0.7152	<b>T<sup>2</sup></b>	0.6
<b>Pm</b>	87.1013	61.7774	23.4912	71.9409	61.2037	73.452	-23.3992	65.4245	-25.4401	<b>Kp</b>	1
<b>Wcg</b>	1.6784	1.446	1.0661	1.5688	1.3509	1.5824	1.0022	1.4396	1.0578	<b>Up</b>	6.5
<b>Wcp</b>	0.2689	0.6011	0.7755	0.5283	0.459	0.944	1.2808	0.4552	1.3872	<b>Down</b>	-3

Tabla D.7. Márgenes de ganancia - fase con TN = 1.75 real y TN = 3.5 estimado

	Z-N	C-C	IMC	ISE-L	ISE-R	IAE-L	IAE-R	ITAE-L	ITAE-R	L	2.1
<b>Gm</b>	3.131	2.1485	1.1358	2.3799	3.7964	2.2869	0.5026	3.3004	0.501	<b>T<sup>2</sup></b>	0.6
<b>Pm</b>	93.1185	77.5856	9.7858	89.3662	78.316	90.2453	-104.1185	81.1977	-91.2743	<b>Kp</b>	1
<b>Wcg</b>	1.1769	0.9995	0.653	1.1142	0.9742	1.1319	0.7051	1.0329	0.7067	<b>Up</b>	6.5
<b>Wcp</b>	0.084	0.2626	0.5808	0.1696	0.1658	0.167	1.4432	0.1664	1.4011	<b>Down</b>	-3

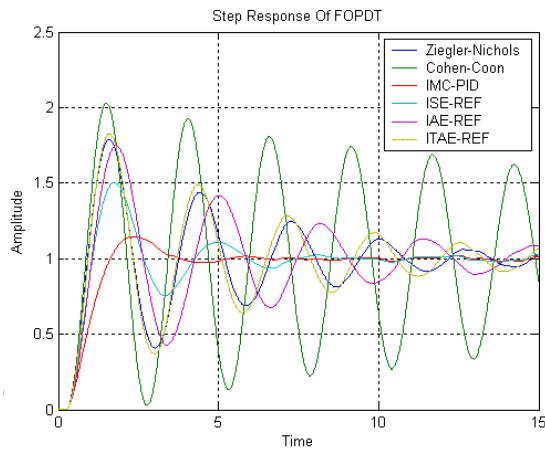
Los resultados cambiaron drásticamente, esto se debe a que el sistema utilizado, ecuación (D.2), cuenta con un doble polo de valor 0.6 que implica que llevarlo a un FOPDT se convierte en (D.3). Esta aclaración es valida dado que los controladores se sintonizan a partir de la constante de tiempo del sistema.

$$G_s(s) = \frac{k_1}{(T_i s + 1)^i} \cdot e^{-Ls} \quad (D.2)$$

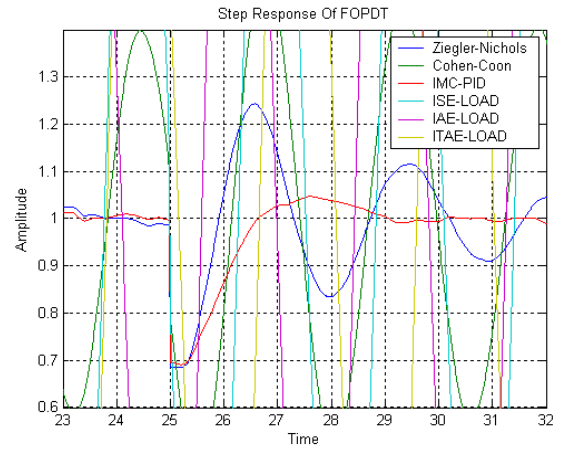
$$G_p(s) = \frac{k_p}{(Ts + 1)^2} \cdot e^{-Ls} \quad (D.3)$$

Figura D.7. Respuestas Del Sistema De Control

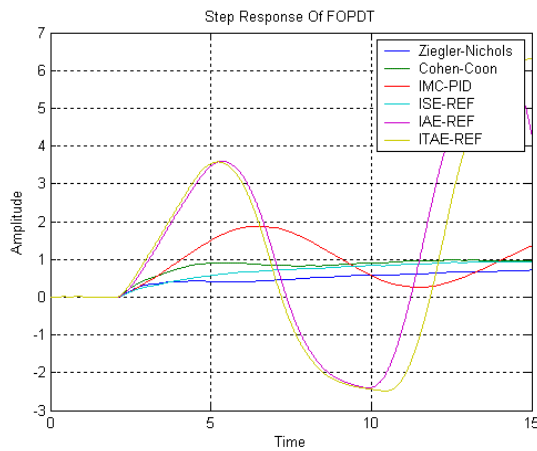
a)  $T = 0.6$  y  $L = 0.3$  en la referencia



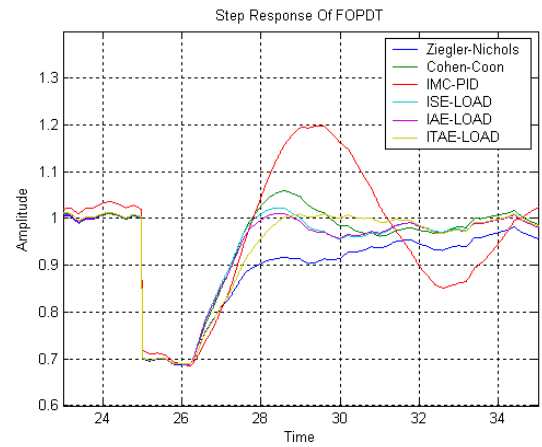
b)  $T = 0.6$  y  $L = 0.3$  en la carga



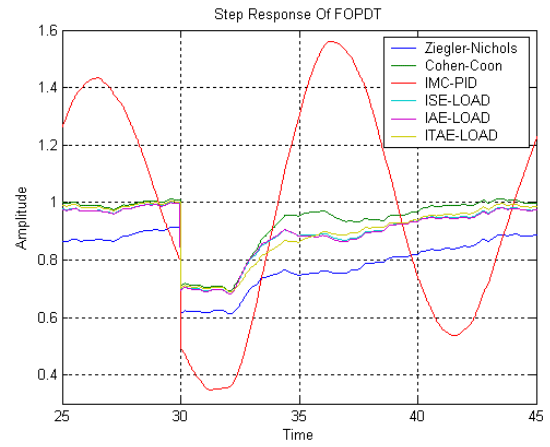
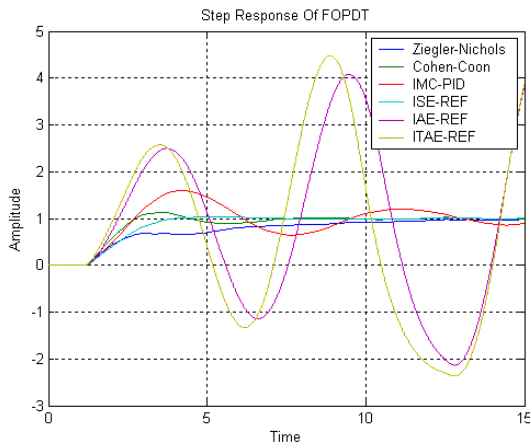
c)  $T = 0.6$  y  $L = 1.2$  en la referencia



d)  $T = 0.6$  y  $L = 1.2$  en la carga



e)  $T = 0.6$  y  $L = 2.1$  en la referencia



f)  $T = 0.6$  y  $L = 2.1$  en la carga

A nivel grafico se puede observar el impacto que una elección de este tipo podría causar en un lazo de control real. Por ejemplo, la técnica de sintonización IMC que se eligió anteriormente como la norma más adecuada, en la figura D.7.f reduce su desempeño debido al alto nivel de retardo en el proceso, agravado por la elección incorrecta del modelo del proceso para sintonizar el controlador.

## ANEXO E. DISCRETIZACIÓN DEL PID SERIE.

En el siguiente anexo se describe el proceso de discretización usado para realizar la implementación del controlador PID serie en el microcontrolador.

Las herramientas abordadas necesarias para la discretización de sistemas son las siguientes:

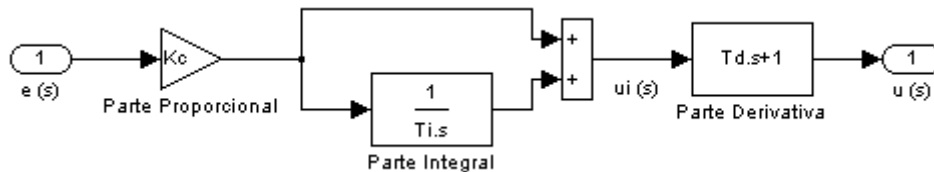
- *Métodos Analíticos.*
  - ZOH (**Z**ero **O**rders **H**old) en la entrada del sistema.
  - Espacio de estados discreto.
- *Métodos Numéricos.*
  - Euler en atraso.
  - Euler en adelanto.
  - Aproximación de Tustin.

De las anteriores 5 opciones se eligió un híbrido entre la aproximación de Tustin y la discretización por Euler en atraso. La decisión se tomó con base a que en las dos primeras herramientas basadas en métodos analíticos requieren hacer uso de la transformada de Laplace y la transformada  $z$ . Para el método del mantenedor de orden cero (ZOH por sus siglas en inglés) y en el segundo método, es necesario usar el álgebra de matrices dado que la discretización se realiza a partir de un modelo en espacio de estados. De los métodos numéricos, el de Euler en adelanto es el de más baja precisión como lo indica [6]; el de Euler en atraso es muy usado para discretizar PID's por cuanto tiene buena precisión y consume una variable menos que el de Tustin, hecho que es de gran utilidad en sistemas embebidos. Y finalmente, el método de aproximación de Tustin aporta la mayor precisión de los métodos numéricos pero las realizaciones con base a este método son realizaciones *no-mínimas*, es decir, que toman más variables de las que deberían utilizar para realizar la implementación.



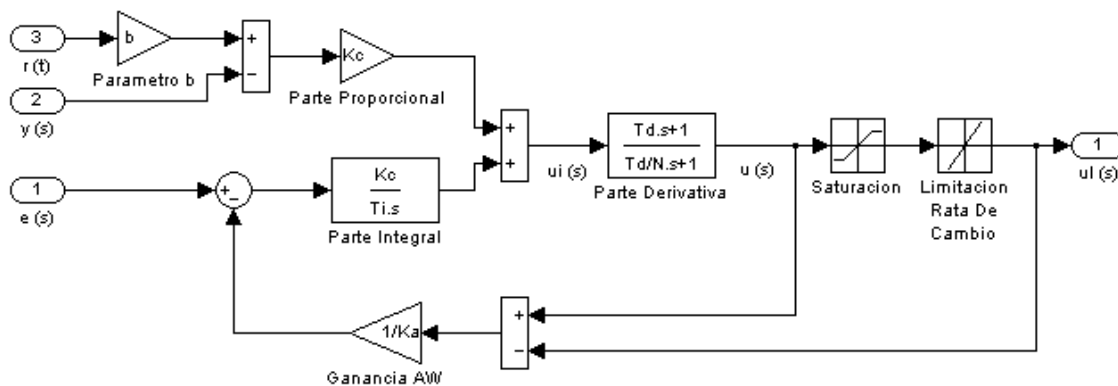
Para realizar discretización es necesario observar la forma matemática expresada en el diagrama de bloques de la figura E.1.

Figura E.1. Diagrama de bloques PID serie.



Ahora, agregando a la forma básica del PID los componentes que aumentan la robustez del controlador para su desempeño en el entorno industrial vistos en el capítulo 3, sección 3.1 de este documento, el controlador se transforma al representado por la figura E.2.

Figura E.2. Diagrama de bloques PID serie total.



Con este diagrama de bloques total, se puede deducir la ecuación total del controlador PID serie, dada en (E.1).

$$u_i(s) = K_c \cdot \left( b + \frac{1}{T_i \cdot s} \right) \cdot r(s) - K_c \cdot \left( 1 + \frac{1}{T_i \cdot s} \right) \cdot y(s) + \frac{K_c}{T_i \cdot s} \cdot \left( \frac{u(s) - ul(s)}{K_a} \right)$$

$$u(s) = \left( \frac{T_d \cdot s + 1}{\frac{T_d}{N} \cdot s + 1} \right) \cdot u_i(s) \quad (E.1)$$

La ecuación (E.1) puede reescribirse de la forma mostrada por la ecuación (E.2).

$$u(s) = \left( K_c \cdot (b \cdot r(s) - y(s)) + \frac{K_c}{T_i \cdot s} \cdot \left( e(s) + \left( \frac{u_l(s) - u(s)}{K_a} \right) \right) \right) \cdot \left( \frac{T_d + 1}{\frac{T_d}{N} \cdot s + 1} \right) \quad (\text{E.2})$$

Es decir, básicamente el controlador PID serie total se simplifica a la forma:

$$u(s) = (u_p + u_I) \cdot u_D$$

Donde:

- La parte proporcional es:  $u_p = K_c \cdot (b \cdot r(s) - y(s))$  (E.3)

- La parte integral es:  $u_I = \frac{K_c}{T_i \cdot s} \cdot \left( e(s) + \left( \frac{u_l(s) - u(s)}{K_a} \right) \right)$  (E.4)

- La parte derivativa es:  $u_D = \frac{T_d + 1}{\frac{T_d}{N} \cdot s + 1}$  (E.5)

Teniendo el controlador especificado por componentes separados, la discretización igualmente se puede realizar de forma separada, sobre cada componente. Para realizar la discretización, se utilizará la aproximación de Tustin como se planteó inicialmente y luego se reducirá a una expresión que permita una realización mínima en un  $\mu$ -controlador.

3.3.1.1. Discretización de la parte proporcional. Es posible observar que la ecuación (E.3) que describe la parte proporcional del controlador, no cuenta con elementos dinámicos, por lo tanto la contraparte de la ecuación en el dominio del tiempo discreto es la siguiente:

$$u_p = K_c \cdot (b \cdot r(k \cdot h) - y(k \cdot h)) \quad (\text{E.6})$$

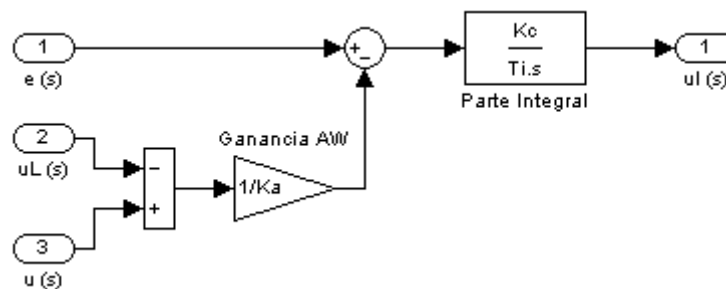
3.3.1.2. Discretización de la parte integral: Para poder realizar la discretización es necesario utilizar la aproximación poligonal de Tustin, la cual permite obtener un modelo del integrador de la siguiente manera:

$$I(s) = \frac{1}{s} \rightarrow I(k \cdot h) = \frac{h}{2} \cdot \frac{q+1}{q-1} \quad (\text{E.7})$$

Donde  $h$  es el tiempo de muestreo del sistema de control y  $q$  es el operador base que permitirá llevar a cabo la discretización del sistema. Vale la pena anotar que la variable  $q$  no tiene significado alguno más que el de permitir el paso del mundo analógico al discreto, es decir, cumple la misma función de la variable de la transformada  $Z$  sin ser esta variable.

La ecuación (E.4) enseña el componente integral del controlador, este puede ser expresado en un diagrama de bloques como el indicado en la figura (E.3).

Figura E.3. Diagrama de bloques del componente integral analógico.

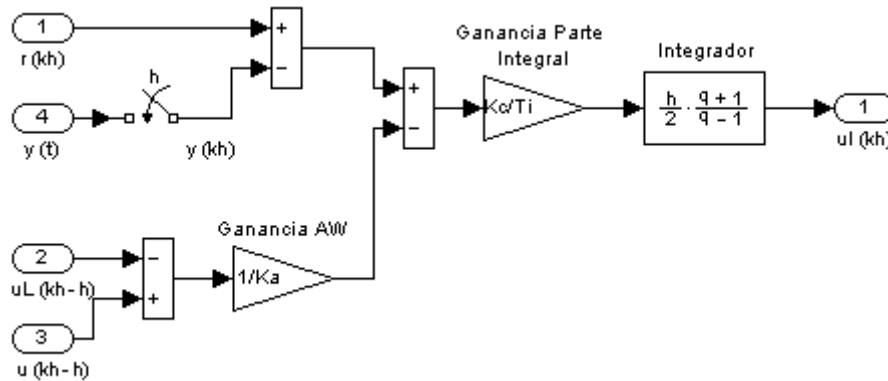


Ahora, si se descompone la señal de error, se muestrea la señal medida del proceso y se toman muestras de las demás señales, se llega al diagrama de bloques de la figura E.4.

Si se observa con cuidado la figura E.4 se puede observar que las entradas del modulo de anti-windup, cambian de  $u(s)$  a  $u(k \cdot h - h)$  principalmente porque el tiempo de muestreo es un número finito siempre mayor que cero y, por lo tanto,

las señales que se operan para calcular las nuevas señales de control total son las anteriores señales de control. La demostración de este enunciado se hará a continuación.

Figura E.4. Diagrama de bloques del componente integral discreto.



Teniendo como referencia la figura anterior, es posible escribir la contraparte discreta de la ecuación (E.4), mostrada en (E.8).

$$u_i(k \cdot h) = \frac{h}{2} \cdot \frac{q+1}{q-1} \cdot \frac{K_c}{T_i} \left( e(k \cdot h) + \frac{\Delta u(k \cdot h)}{K_a} \right) \quad (E.8)$$

La ecuación (E.7) presenta la representación discreta de un integrador; como se puede observar, se necesitan dos variables para construir un integrador digital; esto es ineficiente o, técnicamente hablando, es una realización no mínima del sistema, por lo tanto, es necesario obtener una estimación de Euler en atraso a partir de la aproximación de Tustin, esto es:

$$I(k \cdot h) = \frac{h}{2} \cdot \frac{q+1}{q-1} = \frac{h}{2} \cdot \left( 1 + \frac{2}{q-1} \right) \quad (E.9)$$

Con esta ecuación, la reducción de la parte integral es:

$$u_i(k \cdot h) = \frac{h \cdot K_c}{2 \cdot T_i} \left( e(k \cdot h) + \frac{\Delta u(k \cdot h)}{K_a} + \frac{2}{q-1} \cdot \left( e(k \cdot h) + \frac{\Delta u(k \cdot h)}{K_a} \right) \right)$$

Si se toma el término  $\frac{2}{q-1} \cdot \left( e(k \cdot h) + \frac{\Delta u(k \cdot h)}{K_a} \right)$  como el estado  $X_i(k \cdot h)$  y se lleva a una ecuación en diferencias, ese tiene:

$$X_i(k \cdot h + h) = X_i(k \cdot h) + 2 \cdot \left( e(k \cdot h) + \frac{\Delta u(k \cdot h)}{K_a} \right) \quad (\text{E.10})$$

Y por ultimo, la señal de control de la parte integral en tiempo discreto esta dada por:

$$u_i(k \cdot h) = \frac{h \cdot K_c}{2 \cdot T_i} \cdot \left( X_i(k \cdot h) + e(k \cdot h) + \frac{\Delta u(k \cdot h)}{K_a} \right) \quad (\text{E.11})$$

3.3.1.3. Discretización de la parte derivativa: Siguiendo el mismo procedimiento de la discretización de la parte integral, es pertinente llevar a un diagrama de bloques al componente derivativo descrito por la ecuación (E.5); esto se muestra la grafica E.5.

Figura E.5. Diagrama de bloques de la parte derivativa.



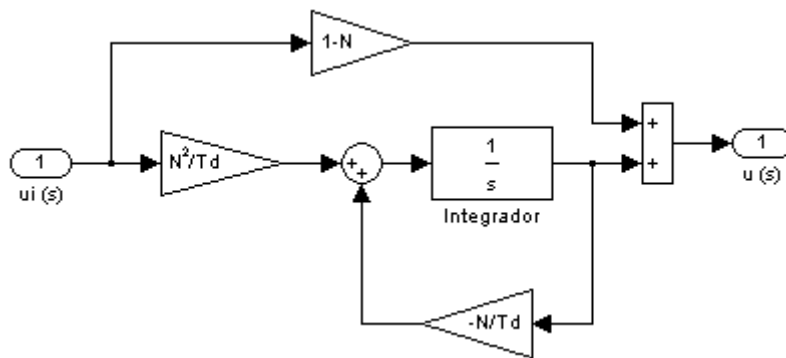
Para realizar una discretización mínima, es necesario obtener el equivalente del diagrama de bloques de la figura anterior en sus componentes más esenciales, como en la ecuación (E.12) y la grafica que describe el cambio en la figura E.6.

$$u_D = \left( \frac{T_d + 1}{\frac{T_d}{N} \cdot s + 1} \right) \cdot u_I(s) = (1 - N) \cdot u_I(s) + \frac{N}{\frac{T_d}{N} \cdot s + 1} \cdot u_I(s) \quad (\text{E.12})$$

Para obtener la grafica E.6, es necesario pasar la ecuación (E.12) a variables de estado para comprenderla mejor, como en (E.13).

$$\begin{aligned} \dot{X}_D &= -\frac{N}{T_d} \cdot X_D + \frac{N^2}{T_d} \cdot u_I(s) \\ u_D &= (1 - N) \cdot u_I(s) + X_D \end{aligned} \quad (\text{E.13})$$

Figura E.6. Diagrama de bloques completo de la parte derivativa.



La idea de realizar un diagrama de bloques aparentemente más complicado, radica en la ventaja de tener una aproximación de la discretización de un integrador por el método de Tustin, y de esta manera no realizar más aproximaciones.

De la figura E.6 es obvio que el único componente dinámico es el integrador que fácilmente puede ser reemplazado por el integrador discreto de la ecuación (E.7); además, la señal de salida proveniente de la ecuación (E.11) es discreta, por lo cual se obtiene la ecuación (E.14).

$$u_D(k \cdot h) = (1 - N) \cdot u_I(k \cdot h) + \frac{h}{2} \cdot \frac{q + 1}{q - 1} \cdot \left( \frac{N^2}{T_d} \cdot u_I(k \cdot h) - \frac{N}{T_d} \cdot X_D(k \cdot h) \right) \quad (\text{E.14})$$

De la grafica E.6 es fácil deducir que el estado del componente derivativo  $X_D$  es:

$$X_D = \frac{h}{2} \cdot \frac{q+1}{q-1} \cdot \left( \frac{N^2}{T_d} \cdot u_I(k \cdot h) - \frac{N}{T_d} \cdot X_D(k \cdot h) \right) \quad (\text{E.15})$$

Despejando  $X_D$  de la ecuación (E.15) y reemplazando el valor en el segundo miembro del lado izquierdo de la ecuación (E.14) se obtiene:

$$u_D(k \cdot h) = \left( (1-N) + \frac{\frac{h}{2} \cdot \frac{q+1}{q-1} \cdot \frac{N^2}{T_d}}{1 + \frac{h}{2} \cdot \frac{q+1}{q-1} \cdot \frac{N}{T_d}} \right) \cdot u_I(k \cdot h) \quad (\text{E.16})$$

Manipulando algebraicamente la ecuación (E.16) se puede obtener:

$$u_D(k \cdot h) = \left( 1 - \frac{\alpha \cdot (q-1)}{q + \rho} \right) \cdot u_I(k \cdot h) \quad (\text{E.17})$$

Donde:

$$\alpha = \left( 1 + \frac{h}{2} \cdot \frac{N}{T_d} \right)^{-1} \cdot N \quad (\text{E.18})$$

$$\rho = \left( -1 + \frac{h}{2} \cdot \frac{N}{T_d} \right) \cdot \left( 1 + \frac{h}{2} \cdot \frac{N}{T_d} \right)^{-1} \quad (\text{E.19})$$

Ahora, la ecuación (E.17) es una realización no mínima de la derivada, por lo tanto, minimizando esta ecuación se puede obtener la ecuación (E.20).

$$u_D(k \cdot h) = \left( 1 - \alpha + \frac{\alpha \cdot (1 + \rho)}{(q + \rho)} \right) \cdot u_I(k \cdot h) \quad (\text{E.20})$$

Si para la ecuación (E.20) se hace a  $X_D$  como el estado de la derivada mostrado en la ecuación (E.21), el componente derivativo del controlador PID serie estará dado por las ecuaciones (E.22) y (E.23).

$$X_D(k \cdot h) = \frac{\alpha \cdot (1 + \rho)}{(q + \rho)} \cdot u_I(k \cdot h) \quad (\text{E.21})$$

$$X_D(k \cdot h + h) = -\rho \cdot X_D(k \cdot h) + \alpha \cdot (\rho + 1) \cdot u_I(k \cdot h) \quad (\text{E.22})$$

$$u_D(k \cdot h) = (1 - \alpha) \cdot u_I(k \cdot h) + X_D(k \cdot h)$$



(E.23)

Las ecuaciones en diferencias mostradas en las ecuaciones (E.6), (E.10), (E.10), (E.22) y (E23) son implementadas en ANSI C como se muestra en el código fuente del controlador anexo en formato digital en el CD adjunto a este documento.

El presente anexo esta dedicado a la explicación del sistema de pesaje difuso diseñado para suplir la necesidad de los controladores para minimizar los efectos de un cambio de set-point sobre el controlador. Si se observa la ecuación (F.1) equivalente a un PID tipo serie, se observa que la parte derivativa cuenta con un factor de pesaje para la parte proporcional identificado con la letra  $b$  que puede ser usado para proyectar el cambio en la referencia como una recta y de esta manera suavizar el cambio del error.

$$u(s) = \left( K_c \cdot (b \cdot r(s) - y(s)) + \frac{K_c}{T_i \cdot s} \cdot \left( e(s) + \left( \frac{u(s) - u(s)}{K_a} \right) \right) \right) \cdot \left( \frac{T_d + 1}{\frac{T_d}{N} \cdot s + 1} \right) \quad (F.1)$$

A diferencia del sistema usado en los controladores industriales que proyectan el set-point como una recta a partir de  $b$ , en esta investigación se utilizó la lógica difusa para realizar la operación de suavizado del set-point.

Dado que en la bibliografía recolectada no se encontró un sistema directo que involucre las características necesarias para el desarrollo de la presente investigación, se partió de un saber lógico acumulado a lo largo del tratamiento directo con los sistemas de control convencionales, es decir, para la aplicación e integración teórica de la lógica difusa con la estructura del controlador seleccionada para la implementación. Se parte de los conocimientos adquiridos acerca del comportamiento de un sistema de control bajo la óptica de cambios en la referencia<sup>o</sup> y la estructuración de los sistemas basados en lógica difusa creados a partir de modelos lingüísticos. Con esta aclaración, es pertinente hacer frente a la metodología y a los esquemas utilizados para elaborar el diseño y la implementación.

---

<sup>o</sup> Cabe anotar que respecto a este punto se abre un panorama de investigación respecto a los métodos de sintonización de parámetros.

3.2.1.1. Diseño del sistema de pesaje fuzzy. Para la elaboración del diseño, se partió del toolbox de lógica difusa incluido en el software Matlab 6.5. Con el software, los documentos y la teoría plasmada en [18], [19], se estructuraron los siguientes pasos para el diseño:

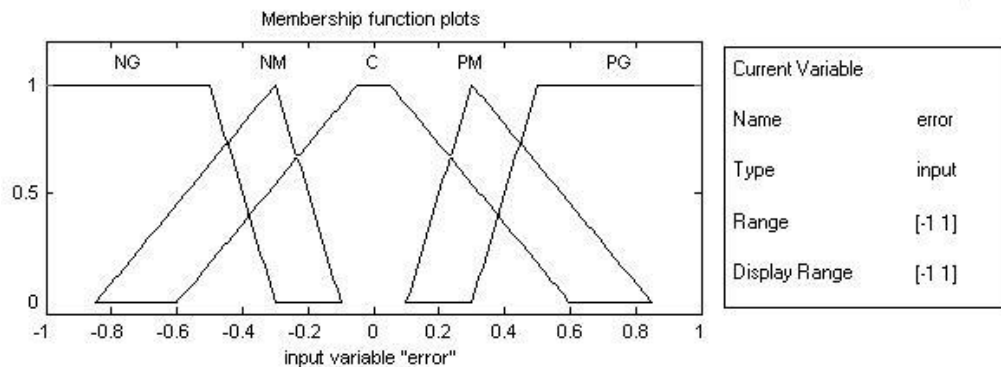
- Selección del antecedente del sistema difuso: La primera decisión a realizar se basa en la discriminación de la o las variables de entrada. En [19] se puede observar que se utiliza un sistema difuso de múltiple entrada, para ser más precisos, utilizan la magnitud del error normalizada a 1 (uno) y el delta o cambio del error en el tiempo de muestreo, es decir, la derivada. Esto se torna muy conveniente puesto que no solo se tiene en cuenta la magnitud de la variable a modificar, también se toma su rata de cambio en el tiempo permitiendo así un control más fino respecto a la selección del parámetro  $b$ ; pero este sistema tiene un inconveniente, el sistema debe ser implementado sobre recursos de inferior capacidad que cualquier PC (en un microcontrolador) incluso el utilizado en el documento en mención. Continuando con lo concerniente a este apartado, es posible obviar la inclusión de la derivada del error como variable por los siguientes argumentos: en primera instancia, solamente con la magnitud de la variable se puede hacer una estimación de las tendencias del error, esto se puede plasmar en la selección de los conjuntos del antecedente; como segundo punto, se considera prioritario los alcances de dicho apartado a nivel de recursos hardware, puesto que son extremadamente limitados y la aplicación demanda un uso alto de recursos computacionales.

Con las consideraciones hechas, se planteo el siguiente antecedente a nivel del simulador de lógica difusa del toolbox de Matlab.

En la figura F.1 se pueden observar varias características, entre ellas, la tendencia de los conjuntos difusos permite establecer un degradado que

hace la función de derivada haciendo tender las funciones de membresía más rápidamente hacia el punto de convergencia 0 (cero).

Figura F.1. Antecedente del sistema fuzzy de pesaje del set point.



Las variables lingüísticas de los conjuntos indican: NG negativo grande, NM negativo medio, C cero, PM positivo medio, PG positivo grande.

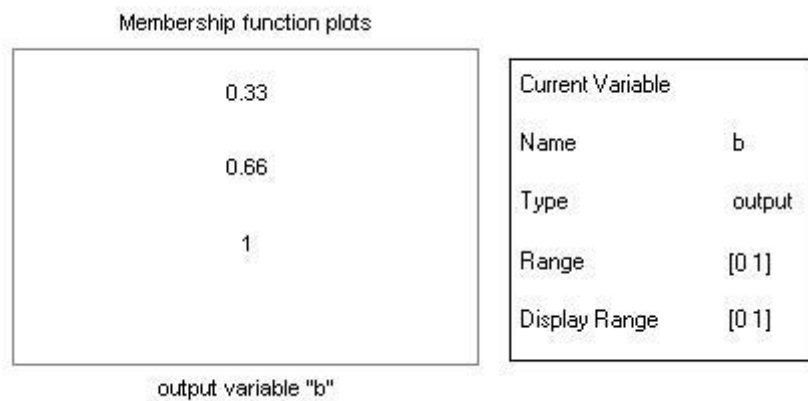
- Selección del consecuente del sistema difuso: Para la selección del consecuente, fue preciso establecer el rango de la variable de salida y las condiciones que requería para su aplicación específica, es así como se denota que el rango de dicha variable debe estar entre un valor mayor que cero dado que si fuese cero el sistema se estancaría en la condición *referencia=0*, lo que es falso, y un valor que permita la llegada del sistema a la referencia real, es decir que la constante debe tener un valor máximo de 1. Cabe anotar que esta selección se hace para beneficiar la estabilidad y los esfuerzos de control en sistemas rápidos; si se quisiera aplicar el sistema difuso a sistemas lentos las leyes del consecuente deben ser invertidas.

Otra característica importante a tener en cuenta es que en el antecedente se eligió un número impar de funciones de membresía y totalmente simétrico con respecto al punto medio 0: esto favorece la simplificación del sistema puesto que se puede tomar un solo conjunto de salida en el

consecuente por dos del antecedente, esta relación se puede observar más claramente en el apartado dedicado a las reglas difusas.

Con la argumentación anterior ya depurada, el consecuente se selecciono así a nivel del simulador:

Figura F.2. Consecuente tipo Takagi – Sugeno del sistema de pesaje.

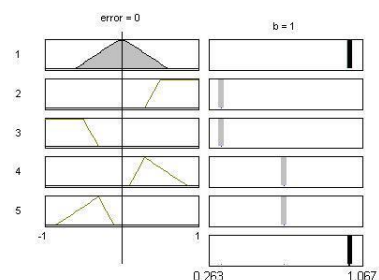


Ahora bien, dadas las limitaciones computacionales y la teoría base de [18] se trabajo con los sistemas propuestos por Takagi y Sugeno en 1985, más específicamente los consecuentes basados en valores escalares *singletons*, que permiten la implementación de una manera más compacta aunque con menor precisión, esto se muestra en la figura F.2.

- Base de reglas del sistema difuso: Según el antecedente, el consecuente, las características de simetría del la variable de entrada y la selección de los valores de la variable de salida se obtuvo una base de reglas como sigue:

Figura F.3. Base lingüística y reglas del sistema difuso.

- **Si** (el error es C) **entonces** (b es 1).
- **Si** (el error es PG) **entonces** (b es 0.33)
- **Si** (el error es NG) **entonces** (b es 0.33)
- **Si** (el error es PM) **entonces** (b es 0.66)
- **Si** (el error es NM) **entonces** (b es 0.66)

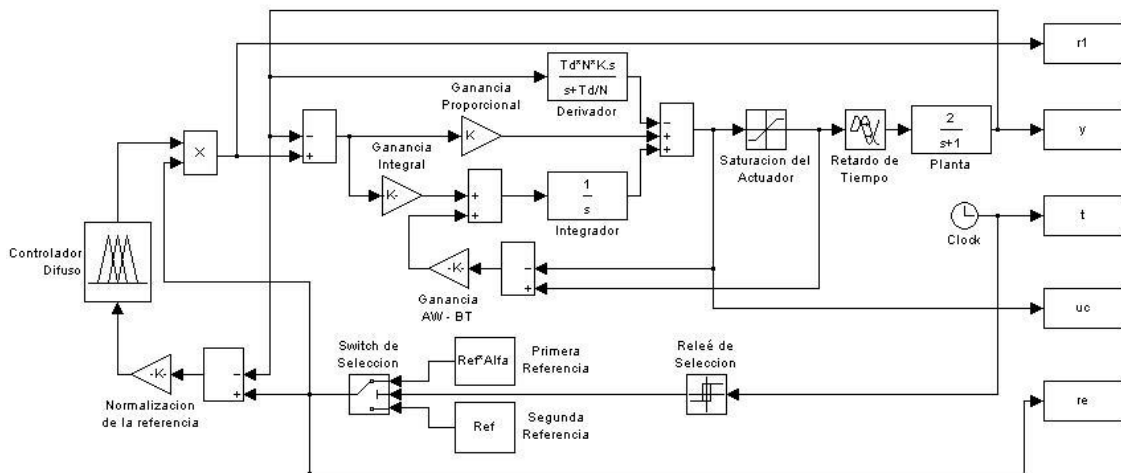


- Demostración funcional del diseño en el simulador: Una vez establecidos los parámetros de entrada, salida y de relación, es pertinente valorar la funcionalidad del sistema por medio de la aplicación del algoritmo a un sistema de control con características operacionales y de desempeño cercanas al diseño final total.

Utilizando el enlace de simulación por bloques de Matlab, Simulink, a partir del modelo creado en el toolbox, se planteo el siguiente diagrama de bloques simulado.

En la figura F.4 se observa un sistema de control sencillo con la implementación en software de simulación del sistema difuso de pesaje de la referencia, con este esquema de trabajo se obtuvieron los resultados de la figura F.5.

Figura F.4. Diagrama de bloques de Simulink del sistema de control con pesaje fuzzy.

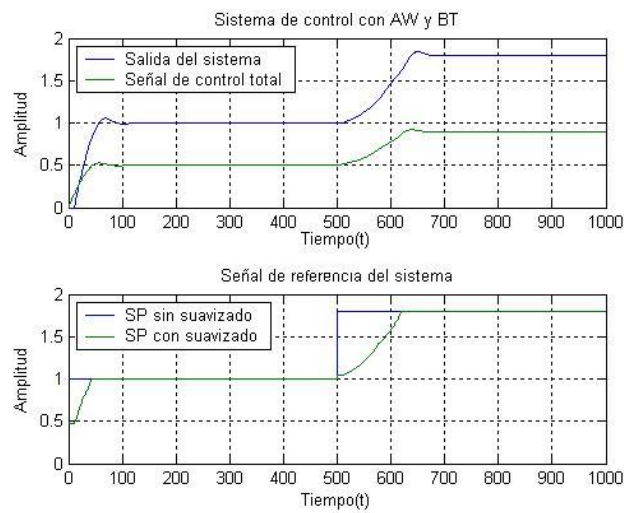


En la figura F.5 se puede observar como el sistema difuso suaviza el set - point de manera que la respuesta total del sistema y los esfuerzos de control se proyectan de una fina manera, logrando así el efecto deseado.

Se puede observar, que el sistema responde más lento para el segundo escalón, esto se debe a que el PID fue calibrado para este punto de operación.

Cabe anotar que esta metodología reduce las características de desempeño del sistema pero beneficia a los procesos donde los tiempos de respuesta de la planta son muy rápidos.

Figura F.5. Resultados en temporal del proceso mostrado en la figura F.4.



## **ANEXO G. CONSIDERACIONES HARDWARE**

En este anexo se tomarán algunas consideraciones que se deben seguir para realizar la implementación de circuitos electrónicos.

### **G.1. CONSIDERACIONES DE RUIDO Y LA MEZCLA DE SEÑALES.**

La primera área a reseñar en lo concerniente al diseño de sistemas de señales mixtas, es identificar y controlar las fuentes de ruidos potenciales. Tradicionalmente, los diseños de los microcontroladores tienen implementados una inmunidad al ruido que típicamente se relacionan con ruido en la fuente de voltaje. Sin embargo, la adición de bloques analógicos diseñados para manejar niveles de voltaje bajos cambia algunas de las prioridades en el diseño. Los voltajes en milivoltios cambian significativamente el impacto en el desempeño del sistema.

1. Las Fuentes De Ruido. Identificar las potenciales fuentes de ruido en un diseño es el primer paso en el control y la eliminación de ruido en sistemas de señales mixtas. Casi cualquier circuito en un diseño puede generar ruido. A continuación se presentan las fuentes más comunes de ruido en los diseños hardware:

1. Circuitos de potencia: Esta es otra fuente de transiciones de alta frecuencia y de resonancia.
2. Amplificadores y comparadores: los amplificadores operacionales pueden tornarse inestables cuando manejan cargas capacitivas. Los operacionales pueden oscilar si no se cuenta con sistema de *by-pass* o este se encuentra mal diseñado.



3. Fuentes switching: Las fuentes switching producen ruido debido a su principio de funcionamiento. Al conmutar la señal de entrada a altas frecuencias, producen ruido que afecta el circuito final que se alimenta a partir de ellas.
4. Lógica de alta frecuencia: Cualquier dispositivo lógico con un tiempo de operación de por lo menos 5 a 10 nano-segundos puede generar ruido en un rango de 1 a 100 MHz.
5. Osciladores: Es la primera y la fuente más obvia de ruido periódico de corriente alterna. Sin embargo se debe recordar que los drivers que se encargan del manejo de estos dispositivos en los microcontroladores generan transiciones de alta frecuencia en los pines correspondientes al oscilador lo que conlleva a una generación de ruido que afecta a los demás componentes del diseño.

Aunque la lista solo muestra algunas de las fuentes potenciales de ruido, la premisa básica para determinar si un sistema es fuente de ruido se basa en establecer si tiene alguna de las siguientes características:

1. Es un diseño de alta velocidad.
2. Es un circuito de poder.
3. No se encuentran correctamente aisladas las fuentes del entorno analógico y del digital.

Otra de las fuentes de ruido existentes en un diseño hardware implementado son las causadas por el cobre del que están hechas las pistas en un circuito impreso. El cobre transforma las señales de AC y DC en ruido eléctrico debido a la resistencia finita de las pistas. Inspeccionando un poco a profundidad en los circuitos eléctricos, se puede observar que la corriente que circula por la pista, genera un rango de potenciales eléctricos con respecto a tierra a lo largo

del trayecto. Entonces, cuando un cambio de corriente ocurre, por la ley de Ohm, estos potenciales cambian en valor proporcional, afectando al resto del circuito implementado. El valor del delta de voltaje es una función del cambio de voltaje (resistencia) y de la impedancia. Por consiguiente, para minimizar el efecto de este tipo de transiciones, es necesario que el diseño minimice la resistencia en las líneas de tierra entre el elemento final y la fuente de alimentación.

Ahora, la resistencia eléctrica de un conductor esta dada por la ecuación (G.1).

$$R = \rho \frac{L}{A} \quad (G,1)$$

Donde  $R$  es la resistencia,  $\rho$  es el coeficiente de resistividad del cobre,  $A$  es el área transversal del conductor y  $L$  es la longitud de la pista. De aquí que la distancia  $L$  desde la fuente hasta el elemento final, debe ser mínima y el área transversal debe aumentar. Los anteriores criterios convergen a definir el concepto de PLANO DE TIERRA.

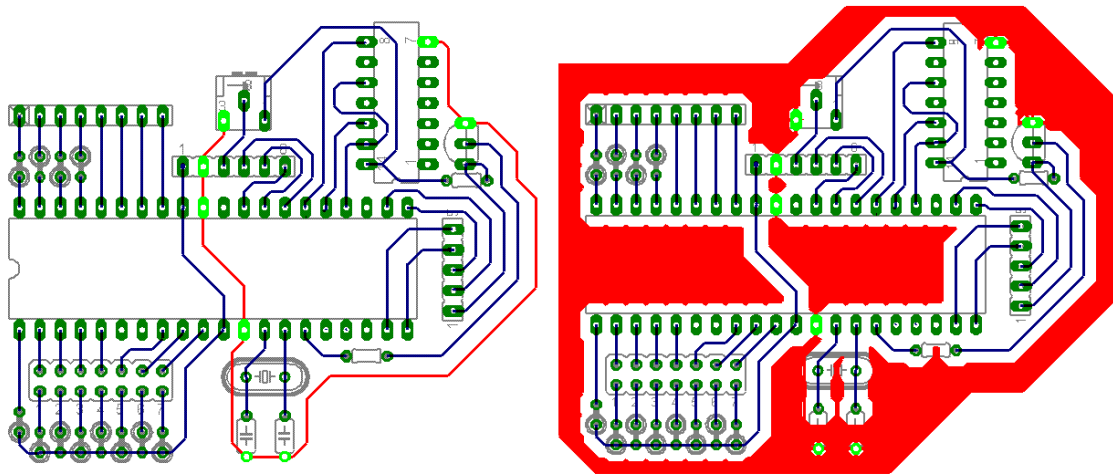
En la figura G.1 parte izquierda, se puede observar el diseño en board de un circuito que no cuenta con un plano a tierra, en la figura G.1 parte derecha, se tiene el mismo circuito pero esta vez la señal de tierra esta expandida en el llamado plano a tierra. El plano a tierra minimiza el ruido que puede ser inducido a un circuito impreso por cuanto absorbe todas las inducciones de tipo electro-magnéticas modificando el punto cero de referencia para todo el circuito al mismo tiempo.

Otro factor importante a considerar es que una pista de tierra se comporta de manera inductiva en las siguientes circunstancias:

1. Cuando la longitud de la pista es muy larga.

2. Cuando la pista tiene muchos quiebres.
3. Cuando el diseño se encuentra en cercanía a elementos ferrosos.

Figura G.1. a. Circuito sin plano a tierra. b. Circuito con plano a tierra. El color rojo representa la tierra del circuito.



Entonces para reducir la impedancia de las pistas estas deben:

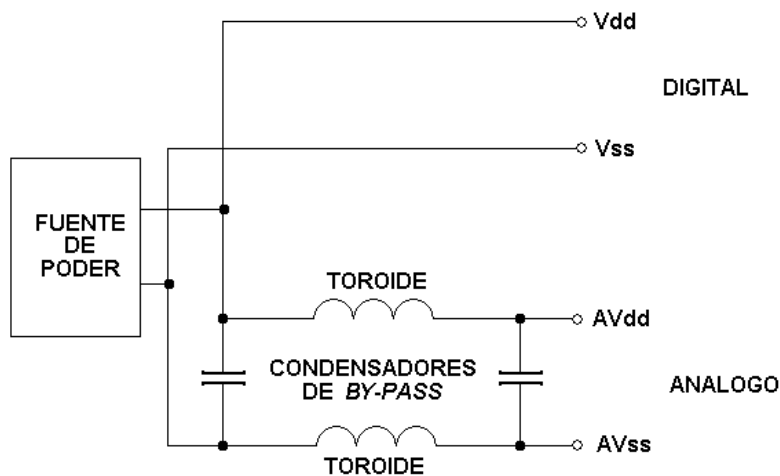
1. Tener tramos cortos, eliminando las esquinas.
2. En lo posible, tramos rectos, sin curvas.
3. En la construcción de la board y el equipo en general, no usar elementos ferrosos.

## G.2. CONSIDERACIONES EN LA ALIMENTACIÓN DEL SISTEMA.

Bien se conoce que el buen funcionamiento de un diseño electrónico hardware reside en gran parte en las consideraciones que se tengan con respecto a la fuente de poder del sistema. Es entonces pertinente introducir dos pequeños conceptos relacionados con este tópico.

1. Esquema de fuentes separadas: Es necesario que cuando la fuente de poder se encuentre relacionada con dispositivos analógicos y digitales al mismo tiempo, haya un sistema de filtrado para separar lo digital de lo análogo; esta separación se da en las frecuencias en donde el ruido de un lado pueda afectar al otro; en síntesis se debe filtrar la alimentación como lo muestra la figura G.2.

Figura G.2. Esquemático circuito de *by-pass*



2. Condensadores de *BY-PASS*: Estos condensadores se usan básicamente para suprimir los transitorios en la fuente de voltaje. Son elementos que, junto con la resistencia del cable, se comportan como un filtro "pasa bajas". Cuando el valor de la capacitancia no es suficiente, o inefectivo para los valores de ruido del circuito, no atenúan el ruido, al contrario, crean oscilaciones que se manifiestan en una realimentación a través de la fuente.

Un factor a tener en cuenta con los condensadores, es que estos están diseñados para una frecuencia específica dependiendo, especialmente del material del que están hechos. En la tabla G.1 se muestran la llamada Frecuencia de auto-resonancia (SRF por sus siglas en ingles) para varios tipos de condensadores.

Tabla G.1. Tabla de SRF de distintos condensadores.

TIPO	CAPACITANCIA	SRF
Tantalio	10 $\mu$ f	600 KHz
Poliéster	1.0 $\mu$ f	2 MHz
XR7 Cerámico (Chip)	0.1 $\mu$ f	11 MHz
NPO Cerámico (Chip)	1000 pf	90 MHz
XR7 Cerámico (Lenteja)	0.1 $\mu$ f	7 MHz

Fuente: *Analog Design In A Digital World Using Mixed Signal Controllers*. [Online]. [India]: Microchip Technology Designs. [2002]. Disponible en Internet: [www.microchip.com](http://www.microchip.com).

### G.3. CONSIDERACIONES DE INTERFASE CON EL MUNDO ANALÓGICO

1. Conversión De Señales Digitales A Analógicas. Muchas aplicaciones embebidas en microcontroladores requieren la generación de señales analógicas, en especial, el caso de los controladores digitales industriales. Es muy usual que los microcontroladores comerciales no cuenten con módulos de conversión de digital a analógica (DAC`s) propiamente dichos y, aunque en el mercado se encuentran circuitos integrados que realizan esta función, su costo extra hace que normalmente los diseños embebidos omitan el uso de estos dispositivos. En el siguiente apartado, se sintetizarán las posibles opciones para la obtención de la señal análoga y se argumentará la elección de un DAC como esquema de conversión de señal.

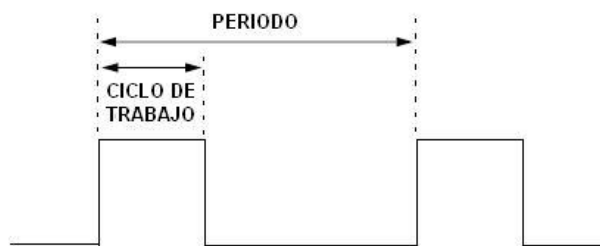
A continuación se describirá el uso de los recursos hardware del microcontrolador que posibilitan la obtención de la señal analógica con base a estos elementos y se valorarán los requerimientos del sistema.

Un microcontrolador cuenta con dos sistemas modulares que se pueden adaptar para fabricar un modulo de conversión de digital a análogo: el primero es la generación de pulsos controlando el ancho de los mismos; el segundo

esta en construir una arreglo de resistencias que se seleccionan de acuerdo al valor analógico necesario, en el siguiente apartado, se tratarán con mayor profundidad estos módulos.

- Modulación Por Ancho De Pulso O PWM: Este sistema involucra la creación de una serie de pulsos de ancho variable que se encuentran fijados en un periodo único y fijo. Uno de los parámetros de mayor importancia en este modo de trabajo, es la relación que existe entre el periodo de oscilación de la señal y el ancho del pulso cuando este se encuentra en lógica positiva. Gráficamente esta relación se muestra en la figura G.3.

Figura G.3 DAC usando PWM y un pasa bajas.

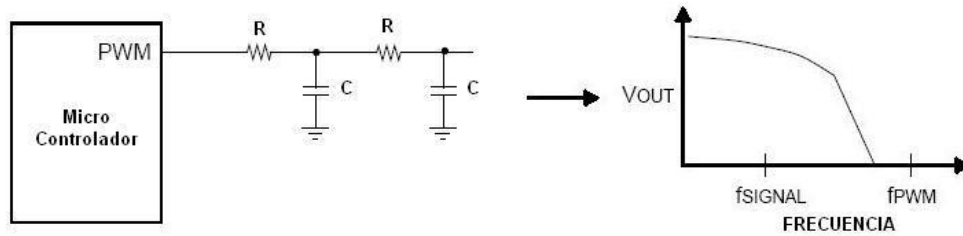


Entrando en el diseño propiamente dicho, si se coloca un filtro que elimine las componentes de alta frecuencia de la señal, es posible generar una señal de baja frecuencia que permita aproximar un sistema de generación de pulsos a una señal de voltaje variable.

Esta técnica de conversión de digital a analógico, es usada esencialmente para producir señales analógicas de baja frecuencia, típicamente de 0 a 100 Hz.

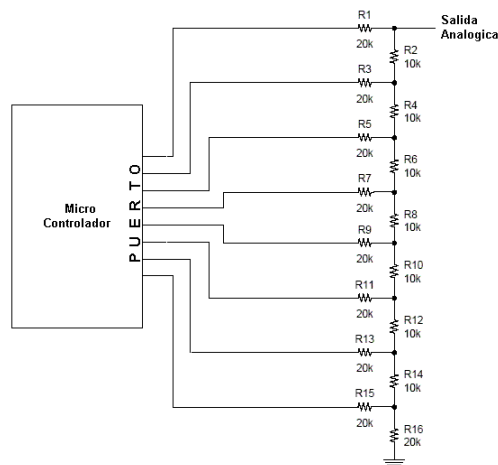
Para producir una señal analógica a partir de este módulo, se necesitan externamente al microcontrolador solamente un condensador y una resistencia, aunque se puede incrementar el orden del filtro para obtener mejores resultados. Ver figura G.4.

Figura G.4 DAC usando PWM y un pasa bajas.



- Escalera R-2R: Muchos de los conversores digitales a análogo (D/A) están contruidos con redes internas de resistencias manejados por drivers digitales. Las resistencias son cableadas a manera de escalera, con resistencias de igual valor en el lateral de la estructura y resistencias en los pines del puerto del microcontrolador con un valor igual al doble de las usadas en el lateral.

Figura G.5 DAC usando PWM y un pasa bajas.



Para la escogencia del sistema de conversión de digital a analógico se recurrió a la tabla G.2 que muestra la relación costo/beneficio para los diferentes esquemas de DACs que pueden ser implementados.

A partir de la tabla G.2 se eligió que para el desempeño del controlador y las características deseadas, la mejor elección es el conversor DAC externo

por cuanto cuenta con una mayor fiabilidad aunque aumente un poco el costo del sistema.

Tabla G.2. Tabla relación costo-beneficio entre esquemas de DACs.

RELACIÓN COSTO / DESEMPEÑO				
Costo	SOFTWARE	HARDWARE	ESCALERA R2R	DAC EXTERNO
	PWM	PWM		
	Bajo	Medio	Bajo	Alto
# De Componentes	Bajo (1)	Bajo (1)	Bajo/Medio (2)	Bajo
I/Os Requeridas	Una	Uno	Ocho (3)	Dos/Nueve (4)
Precisión	Buena (5)	Buena (5)	Buena (6)	Buena/Excelente (7)
Resolución	Excelente (8)	Excelente (8)	Excelente (9)	Excelente (9)
Ancho De Banda	Bajo (10)	Bajo/Medio (10)	Alto	Alto
Distorsión Armónica	Alta	Media	Baja	Baja

Fuente: *Analog Design In A Digital World Using Mixed Signal Controllers*. [Online]. [India]: Microchip Technology Designs. [2002]. Disponible en Internet: [www.microchip.com](http://www.microchip.com).

**Notas:**

- 1: Un condensador y una resistencia como filtro pasa bajas de primer orden.
- 2: El número de componentes externos es el doble de la resolución deseada.
- 3: El número de entradas salidas requeridas es igual al número de bits deseado de la resolución del convertidor.
- 4: Los IC`s están disponibles con comunicación paralela o serial.
- 5: La precisión absoluta depende de la fuente de voltaje.
- 6: La precisión absoluta depende de la fuente de voltaje y de la tolerancia de las resistencias laterales.
- 7: Depende de la fuente de referencia del convertidor.
- 8: La resolución del DAC depende de la resolución del PWM.
- 9: La resolución depende del número de resistencias en la escalera.
- 10: El ancho de banda esta limitado por la máxima frecuencia del PWM y la constante de tiempo del filtro pasa bajas.



## ANEXO H. EVOLUCION DEL CONTROLADOR FASE I Y FASE II

En este anexo se tratará la evolución del controlador. Para tal fin, se llamarán fase I y fase II, a los prototipos que se desarrollaron de forma secuencial, es decir, el prototipo fase I se desarrollo con unas características específicas y de los errores cometidos y su análisis, se desarrollo el prototipo fase II el cual suplía dichos errores pero contaba con otros igualmente analizados y corregidos en el prototipo fase 3 descrito en el documento principal.

### H.1. EVOLUCION DE LA ARQUITECTURA DEL CONTROLADOR.

La idea inicial del prototipo era montar un controlador PID estándar académico basado en micro-controladores; esto debido a que ya se tenía un mínimo de experiencia con los dispositivos y porque la motivación era realizar un diseño embebido sin la necesidad de utilizar una PC cerca del proceso. Con base a esta idea inicial y a los datos recopilados en las secciones anteriores, se planteó un prototipo que permitiera enfocar las teorías de control que ya se tenían elegidas y verificar su funcionamiento; el resultado fue el prototipo fase I explicado a continuación.

H.1.1. Prototipo Fase I. El primer prototipo que se planteo se describe a continuación pasando por la board diseñada y el resultado obtenido con este prototipo.

H.1.1.1. Circuito impreso o PCB (*Printed Circuit Board*). Con las anteriores consideraciones hardware, software y el esquemático del controlador, se proyecto la elaboración del primer prototipo en PCB. La primera PCB realizada fue un desacierto total debido a que no se fabrico con las condiciones y teorías necesarias para dicha elaboración; esto conllevó a que este primer prototipo no lograra enlazar internamente la comunicación entre los dos micro-controladores propuestos.

El primer error grave fue intentar plasmar toda la circuitería del controlador en una sola board y plasmar el diseño a una sola cara como lo muestra el diseño de la board en CAD de la figura H.1. La cara de arriba de la board muestra todas las bases de los circuitos y demás elementos constitutivos, no refleja gran complejidad, pero si se observa la cara de pistas de la figura H.2 correspondiente a esta PCB se observará la complejidad del sistema

Figura H.1. PCB Diseñada. Prototipo Fase I.

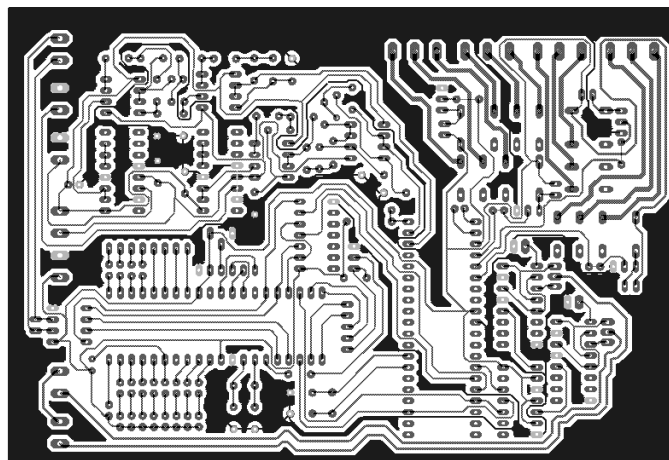
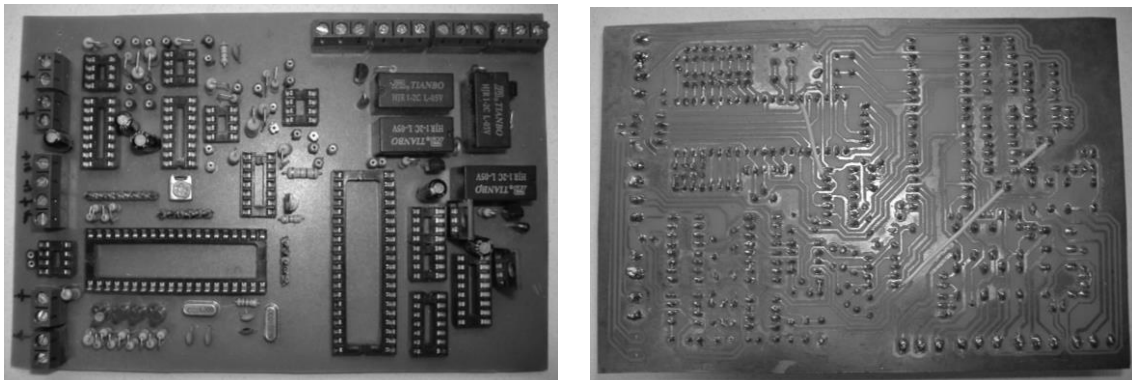


Figura H.2. PCB finalizada. Prototipo Fase I.



El inconveniente más claro con esta board fue que solamente funcionaba la parte del HMI pero cuando se colocaba el segundo microcontrolador y se trataba de enlazar la comunicación, el micro del HMI se reiniciaba constantemente y el segundo no funcionaba correctamente. Las causas y fallas de este primer prototipo se describen a continuación:

1. Plano a tierra inadecuado. Cuando se diseñó esta PCB se implementó un plano a tierra erróneo. Este diseño contaba con un plano que solamente incrementaba los niveles de ruido y caídas de voltaje en la *board*. Este plano a tierra no servía por cuanto, como se verá posteriormente, estos planos deben ir prácticamente solos en una sola capa y no mezclados con otro tipo de señales, es decir, no se deben colocar señales analógicas y digitales cerca y en conjunto con el plano a tierra.
2. La gran complejidad del esquema, dejaba mayores espacios para el plano a tierra, posteriormente se encontró en la teoría de fabricación y diseño de PCBs que, en caso de realizar un plano a tierra, las señales del sistema y la alimentación del sistema deberían ir en otro plano, por cuanto los polígonos creados en el plano a tierra deben ser maximizados en área para disminuir la resistencia física.
3. Caída de tensión en varios puntos. Dado que las líneas de conducción de la alimentación contaban con un área demasiado estrecha, se tenían una caída de tensión en la alimentación significativa de por lo menos 1.2 Voltios reales medidos en el extremo opuesto de la *board* al conector de la fuente, además de un aumento de tensión en las señales de entrada analógica (corriente constante), y una caída en las señales de comunicación serial del prototipo, todo por el desconocimiento de los estándares de diseño de PCB en lo a que a pistas se refiere.
4. Sin *by-pass* entre los componentes y la fuente. Los condensadores y bobinas de *by-pass* no se consideraron r puesto que se atribuía esta función a la fuente. Al no tener esta protección, los circuitos resultaban vulnerables a ruido producido por la fuente, a los picos directos e inversos provenientes de la fuente y a las ESD (***Electro-Static Discharge***) de los conectores externos. La falta de bobinas de *by-pass* llamadas toroides, en el circuito,

hacia vulnerable al diseño a las inducciones electro-magnéticas (EMI), y a los picos de corriente de alta frecuencia.

5. Dimensiones de la board. Las dimensiones de la board no se adaptaban a ningún estándar de dimensiones reconocido para las carcasas de controladores de procesos industriales, más aun, en el estándar DIN la carcasa más grande es la DIN ½ lo que indica en milímetros las siguientes medidas: ancho 96, alto 96 profundo 150, medidas que están dadas para la caja, más no para lo que esta contiene; la board diseñada tiene las siguientes medidas: 151 de profundidad y 103 de ancho lo que conlleva a un exceso de 21 mm en el ancho del circuito y 4 mm en la profundidad, medidas inmejorables para una sola *board*.
6. Periféricos conectados con cintillas. Dado que la *board* se encuentra en los planos X y Z, la LCD y el teclado están conectados al circuito por medio de cintas, lo que da flexibilidad al diseño pero aumenta la EMI del circuito, esto por cuanto estos periféricos se comunican con el procesador a altas frecuencias.
7. Interferencia entre osciladores. El factor de mayor peso que impidió el funcionamiento de la *board* fue la interferencia que se creaba entre los dos osciladores, dado a que la distancia entre ellos es muy corta, lo que resultaba en inducciones mutuas en los pines de los  $\mu$ -controladores; este detalle se observó solo cuando se colocaba en funcionamiento el  $\mu$ -controlador dedicado al control. En ese momento, el otro  $\mu$ -controlador perdía la lógica, pero no se reiniciaba, se tornaba totalmente inestable. La consideración de diseño más importante a este nivel es que los osciladores deben ir lo más cerca posible de los pines del dispositivo lógico.
8. Errores de diseño en el cableado. Algunas líneas no se implementaron en el diseño CAD y por consiguiente, no se plasmaron en la *board* real. Las

conexiones que se dejaron por fuera fueron la alimentación de los circuitos de salida a +15V, y el cambio de la señal de control del buffer de 3 estados digital.

Cabe decir que se realizaron 10 prototipos en el ambiente CAD y que el tiempo de desarrollo total de esta *board* fue de 6 semanas; este tiempo incluye la inversión en el diseño en CAD y la elaboración física.

De las conclusiones más importantes que se tomaron en el momento en el que se observó que la *board* no funcionaba es el uso de condensadores de *bypass*, alejar los osciladores, no utilizar un plano a tierra de esta manera, dividir la board en partes más esenciales y usar una tarjeta doble cara cuando el diseño sea complicado.

H.1.2. Prototipo Fase II. Para la llamada segunda fase del proyecto se tuvieron en cuenta algunas consideraciones al diseño hardware, teniendo en cuenta los métodos de diseño de PCBs.

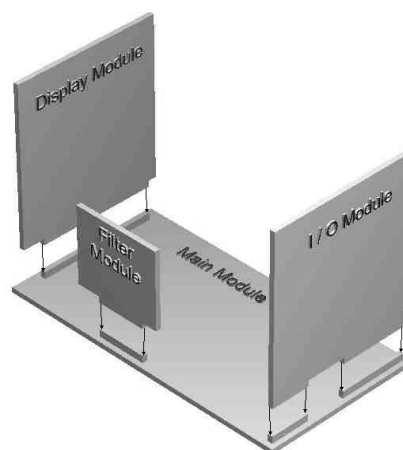
En primera instancia, se tomó como objetivo la construcción del controlador de tal manera que se logaran unas dimensiones finales acordes al estándar DIN alemán de panel frontal de 98mm x 98mm para la cobertura de la pantalla LCD y una profundidad no superior a los 125mm para un equivalente al estándar DIN 1/8. Con esta premisa, se proyectó dividir la única board desarrollada hasta el momento en cuatro boards más pequeñas que facilitarían su diseño y fabricación. En la figura H.3 se puede visualizar esta idea.

A continuación se describe la función y los componentes relevantes de cada tarjeta.

- PCB de despliegue: Board encargada de soportar los led's y la pantalla LCD. Esta es una board muy simple que solo hacía el soporte de la pantalla pero no ayudaba a solucionar el problema de congestión en la board

principal; aun así, permitió tener la pantalla fija y no por cables sin posición fija, de esta manera se podía realizar la caja que llevaría las tarjetas. El error principal de esta board fue que, con el programa de diseño Eagle, no se podía visualizar de manera precisa las dimensiones de la tarjeta y esto conllevó a que esta board tuviera las siguientes dimensiones 82mm de ancho y 82mm de alto sin contar el conector inferior. Aunque parezca que está dentro del estándar DIN requerido, con la integración de la board principal se observa que se sobrepasan las dimensiones en casi 10mm en el alto.

Figura H.3. Esquema del prototipo hardware fase II.



A nivel de diseño CAD, la board se muestra a continuación en la figura H.4.

En esta figura se puede apreciar el entrelazado de la capa baja y la capa alta de pistas, las trazadas con azul son las pistas de la capa inferior y las rojo marrón las de la capa superior. La implementación real dejaría una board como la mostrada en la figura H.5.

Figura H.4. Diseño CAD de la board de despliegue.

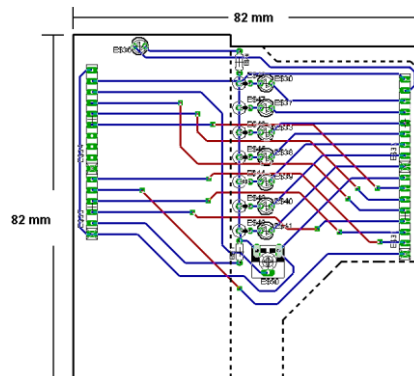
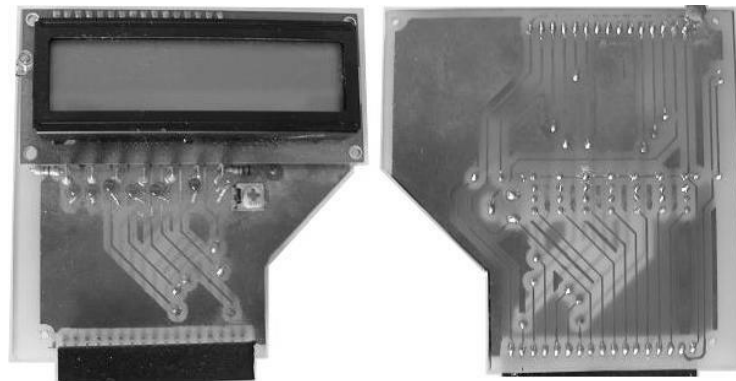


Figura H.5. Board de despliegue. Prototipo fase II.



A nivel funcional, esta board no tenía ninguna falla.

- PCB de salida: Esta board estaba en cargada de soportar los conectores de salida del equipo; no contribuía a reducir la congestión del cableado de la board principal pero permitía obtener un cableado fácil de las entradas y salidas del dispositivo. Figura H.6.
- Board de filtrado: Esta board que se encargaría de realizar el filtraje analógico de la señal entrante, fue desarrollada a nivel CAD y se fabricó, pero no se usó por cuanto las pruebas del filtro dieron como resultado que usar un filtro analógico anti-aliasing para estas frecuencias era poco práctico por los valores de los componentes a usar en el filtro. En la figura H.7. se observa el diseño CAD de la tarjeta.

Figura H.6. Board de salida. Prototipo fase II.

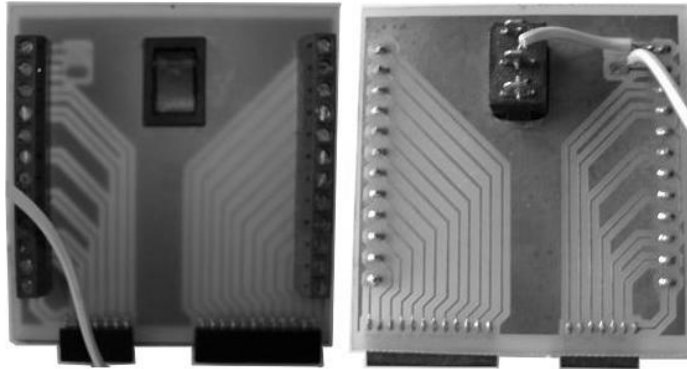
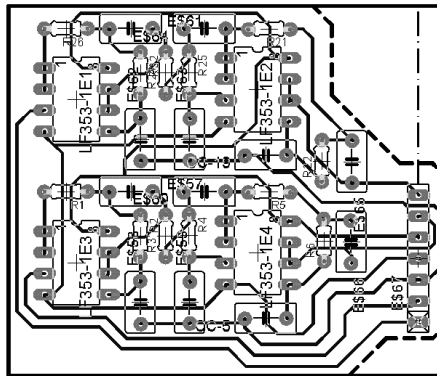


Figura H.7. Diseño CAD de la board de filtrado.



- Board principal: En esta board se plasmó la mayor parte del prototipo, y a diferencia de la realizada en el prototipo fase I de este proyecto, esta contaba con un diseño a dos caras y no tenía plano a tierra; esto último básicamente porque no se había encontrado la teoría necesaria para plasmar un circuito con plano a tierra de manera confiable. Aun así, esta PCB cumplía parte de las expectativas, permitía la comunicación interna entre los dos microcontroladores, desplegaba los datos y permitía adquirir señales. Aunque el diseño mejoró considerablemente con respecto al prototipo fase I, esta board no cumplía con los requerimientos funcionales mínimos para ser aceptada como el prototipo final del proyecto. A continuación se describen los errores y dificultades con esta PCB.



1. Pistas demasiado delgadas. Aun en esta parte del proceso de investigación se ignoraba los estándares de diseño de PCB a nivel de cableado lo que conllevó a efectuar trazados con pistas muy delgadas que no soportaban la carga en corriente que pasaba por ellas y por tanto se tenían pérdidas de tensión en varias conexiones lo que impidió procesos tan indispensables como la comunicación externa del controlador con la red 485, el mal funcionamiento del convertidor analógico a digital y el sobrecalentamiento en algunas partes del circuito.
2. Trazado circular de la alimentación. Cuando se diseñó esta board no se tenía conciencia del efecto de trazar una pista en forma de círculo; este tipo de trazado funciona como una antena que recibe ruido producido por alguna fuente externa o por el mismo circuito. Esto conllevó a tener niveles de ruido en las mediciones que serían inaceptables en la manipulación de señales analógicas y en la transmisión de datos digital.
3. Soldaduras falsas en algunas conexiones. Un error muy particular que se presentó fue que debido a la falta de preparación de los terminales para soldar de las pistas de cobre, se crearon soldaduras falsas, lo que conllevó a problemas tales como tener la necesidad de alejar el controlador de cualquier superficie para que pudiese funcionar ya que si se colocaba en contacto con dicha superficie bien sea plástica, madera o cualquier material no conductor, el controlador no funcionaba. Este error es mostrado en la figura H.8. En la foto de la izquierda el controlador está en contacto con una superficie plástica y en la pantalla se puede observar que no aparece el mensaje de inicio lo que indica que el controlador estaba sin funcionamiento. En la figura del lado derecho, se muestra el controlador sobre un rollo de cinta que tocaba solo una parte de las pistas y la pantalla con el controlador en esta

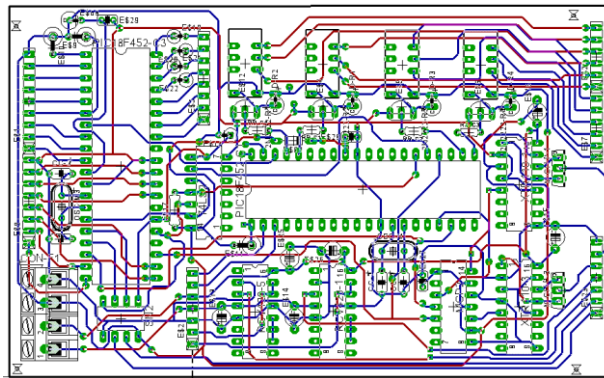
posición mostraba el mensaje de inicio dando a entender que se encontraba en correcto funcionamiento.

El diseño CAD de esta board es mostrado a continuación en la figura H.9. En esta se muestran de color azul las pistas de la capa inferior y en color marrón las pistas de la capa superior.

Figura H.8. Falla en la soldadura de la tarjeta.



Figura H.9. Diseño CAD de la board principal.



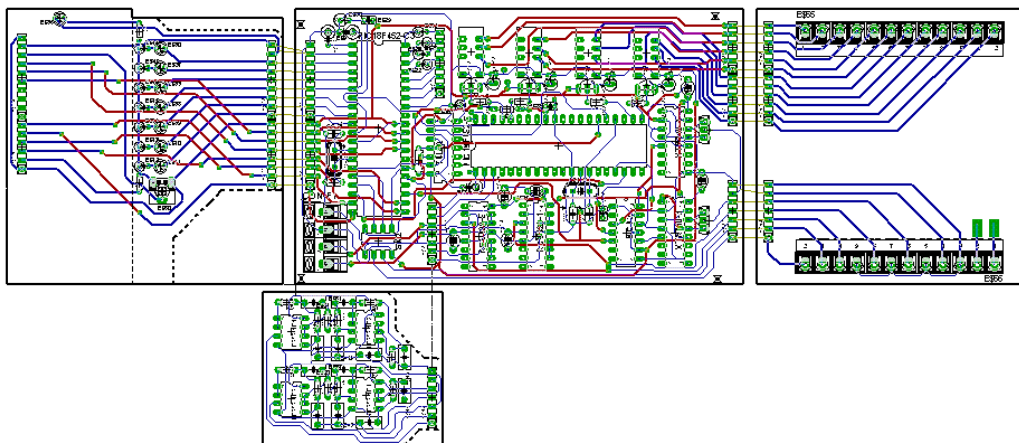
Aunque este diseño aparente ser más complicado, su diseño en dos caras permitió que los tiempos de diseño de la board principal del controlador con respecto al prototipo fase I se redujeran en un 40%, es decir, este prototipo se diseñó y construyó en aproximadamente 3 semanas y media.

El diseño total en CAD se muestra en la figura H.10

En conclusión, se puede comentar de este prototipo los siguientes aspectos:

- Este diseño tardó 3.5 semanas en ser elaborado a un menor costo de diseño pero un mayor costo de elaboración con respecto al prototipo fase I.
- El conjunto no cumplió con los requerimientos dimensionales del estándar DIN 1/8.

Figura H.10. Diseño total en CAD del prototipo fase II.



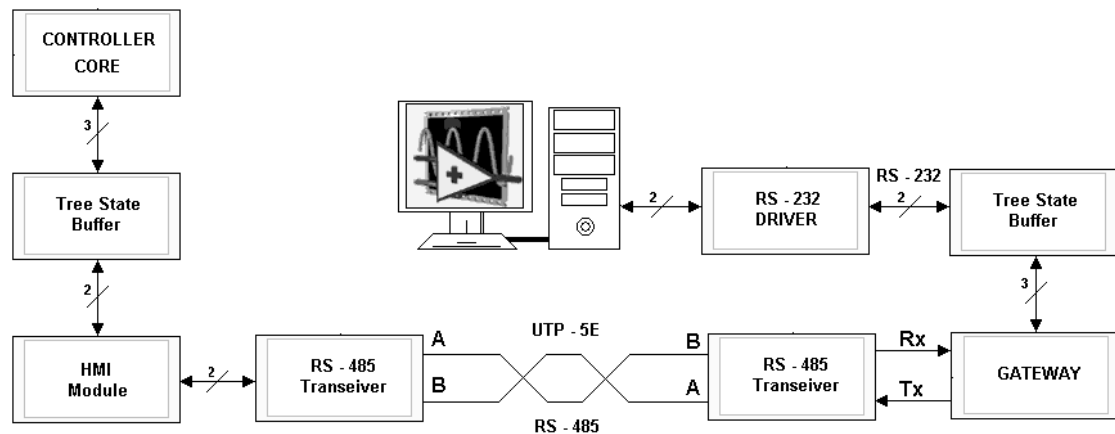
- No se logró una comunicación satisfactoria con el PC a través de la red RS-485 por fallas en el diseño y la construcción de las pistas de comunicación en la PCB principal.

Es pertinente hablar de un lapso de tiempo en donde se reorganizó el prototipo en el montaje inicial en protoboard. Esto se llevó a cabo con el fin de agilizar el trabajo en software que se había represado por la demora en obtener una board de capaz de cumplir con todas las exigencias que se requerían para que el software funcionara.

En esta etapa se desarrolló un sistema de comunicación añadiendo otro microcontrolador de manera que se pudiera realizar el paso de RS-232

proveniente del computador a RS-485. A nivel grafico se puede observar este desarrollo en la figura H.11.

Figura H.11. Diagrama de bloques de la comunicación RS - 232 y RS - 485.



Gráficamente se puede observar que para que un dato llegará con efectividad desde el controlador al supervisorio o viceversa, se necesitaba una gran sincronización, lo que dificultó en gran medida la operación de datos en el controlador y aumentó la posibilidad de bloqueo en el sistema ya que el HMI del controlador debía estar atento tanto a las peticiones del controlador como a las del supervisorio.

Con este esquema de comunicación solo se logro enviar satisfactoriamente dos variables desde el controlador al supervisorio. Estas eran la variable manipulada y la variable controlada; y por parte del supervisorio solamente se podía transmitir el valor del set point para el controlador.

La red RS-485 estaba gobernada por el protocolo MODBUS en modo RTU, que permitió darle flexibilidad y robustez a la comunicación. El bloque de la figura anterior marcado como "GATEWAY", estaba compuesto por un micro-controlador PIC 16F628A que enviaba los datos provenientes del controlador después de que el supervisorio le enviaba un carácter de inicio. Luego de

recibir los datos, el PC enviaba el set point, el PIC de la pasarela acomodaba los datos a la trama MODBUS y enviaba el dato al controlador.

El prototipo fase III se indica en el documento principal en el apartado 4.3 pagina 74.

La red de RS-485 se implementó con resultados desfavorables para el controlador pues como ya se comentó, se necesitaba implementar un "GATEWAY" que involucraba el uso de otro micro-controlador lo cual resultaba en una red pesada lenta y que no se necesitó por cuanto la función podía ser desempeñaba con RS-232 aunque eso limitara la implementación de componentes externos de la red.

## **ANEXO L. COMPARACION DEL NZ-232 CON UN CONTROLADOR INDUSTRIAL COMERCIAL**

En el presente anexo se tratará el controlador industrial E5EK de la empresa OMRON con el fin de comparar su comportamiento en un proceso industrial con el controlador diseñado en este trabajo de tesis.

### **L.1. COMPARACIÓN PARA UN PUNTO DE OPERACIÓN.**

A continuación se presentan los dos controladores, el E5EK industrial y el NZ-232 desarrollado como prototipo en esta investigación.

L.1.1. EL E5EK. Este controlador específico para control de procesos industriales de temperatura, fue usado para controlar la planta de nivel de líquido y realizar así las comparaciones en el dominio del tiempo con respecto al controlador diseñado y construido en este trabajo.

L.1:1.1. Respuesta temporal del E5EK. Como primera prueba con este controlador, se colocó el sistema de llaves de tal manera que solo fluyera el agua por el tanque que esta instrumentado. La respuesta temporal se tomó con base a un punto de operación de 15 centímetros; esta respuesta se puede observar en la figura L.1 y la señal de control necesaria para generar esta respuesta esta ilustrada en la figura L.2.

En primera instancia, es pertinente analizar el comportamiento temporal de este controlador y extraer la mayor cantidad de información que sea posible. Para tal fin se puede recurrir a la figura L.3 que muestra las graficas L.1 y L.2 con cotas que permiten observar los cambios que sufre la variable controlada, cambios que se puede decir, son producidos por un algoritmo no-lineal que como fin ultimo tiene el suprimir el sobre-pico que se generaría si solo utilizará la estructura PID para controlar el proceso.

Figura L.1. Respuesta temporal del E5EK ante un SP de 15 cms.

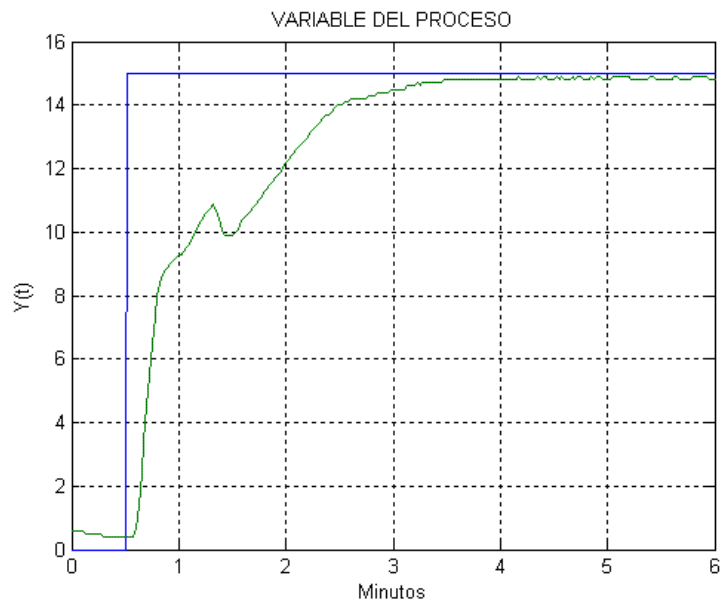
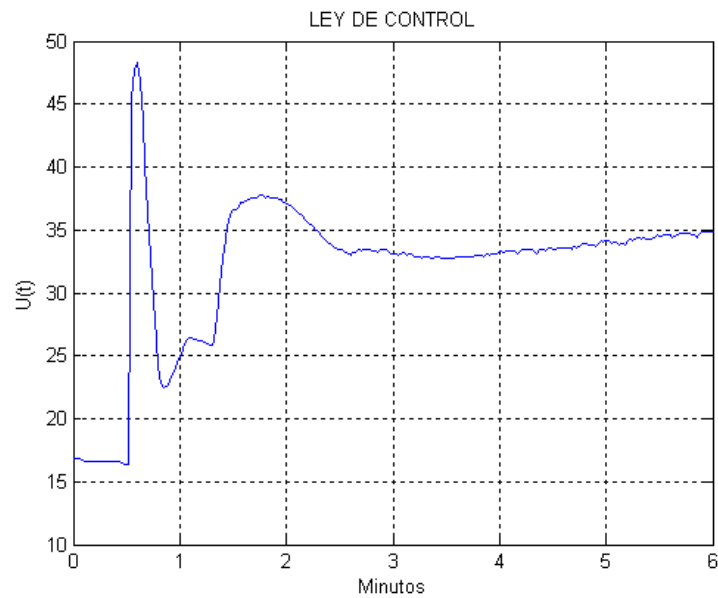


Figura L.2. Respuesta temporal del E5EK ante un SP de 15 cms.

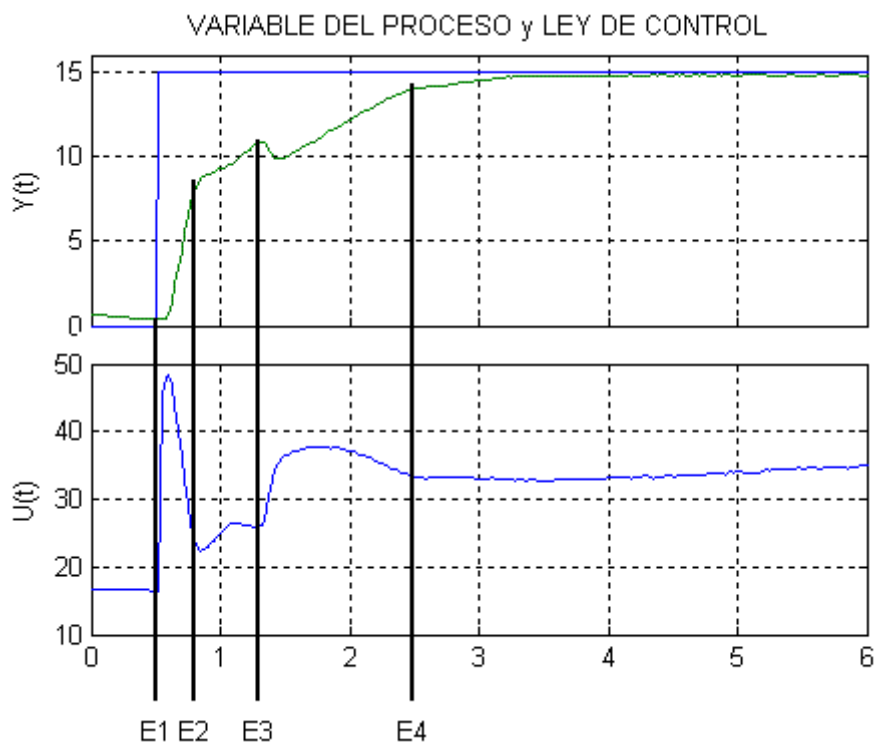


Con respecto al controlador, se puede decir que no se tiene mayor información referente al control PID, es decir, no se conoce la estructura del PID y no se sabe que adiciones se le han sumado para efectuar un control como el descrito

y mostrado anteriormente. Por tal razón, las comparaciones que en este documento se discutirán, están basadas en respuestas en el dominio del tiempo y las constantes de un controlador a otro no tienen mayor relevancia, aunque podrían encaminar la investigación de tal manera que se pueda identificar los métodos y esquemas que usa la empresa OMRON en este controlador.

El controlador se calibro con una banda proporcional de 70%, un tiempo integral de 50 segundos y la parte derivativa desactivada.

Figura L.3. Instantes observados en el algoritmo del E5EK de OMRON.



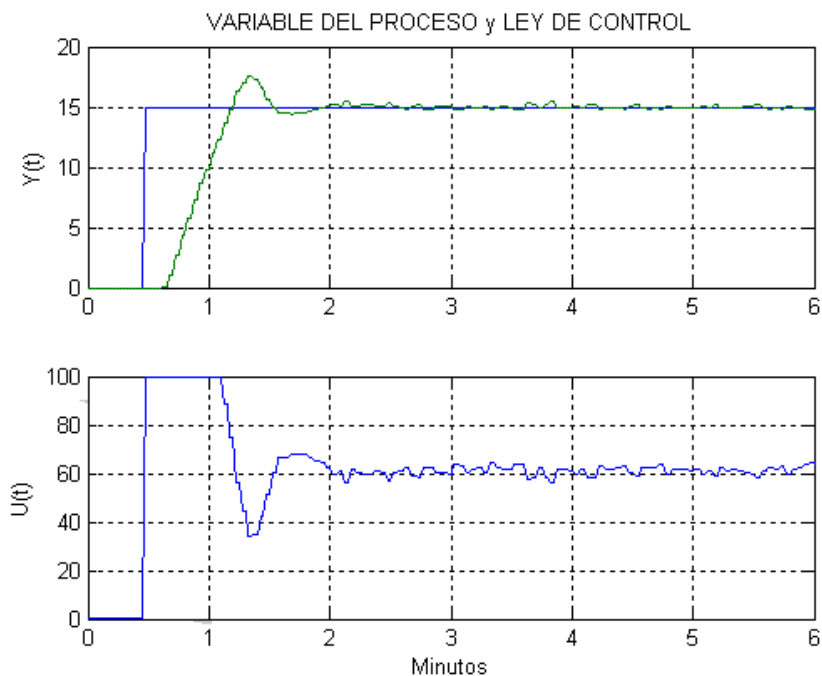
En la figura anterior se puede discernir varios estados o momentos por los que pasa el algoritmo de control; el primero, E1, es el instante donde el set-point cambia abruptamente de 0 a 15 centímetros. Aquí se puede observar como la variable manipulada crece rápidamente, y se puede proyectar que de seguir así puede ocasionar un sobre-impulso. Se puede notar también que justo después de este gran cambio en la variable manipulada, sigue un receso de la misma y



un comportamiento extraño en términos de control lineal. En este punto, E2, el algoritmo parece haber cambiado las constantes del controlador por cuanto se observa un decrecimiento en la variable controlada. Este cambio dura hasta el estado E3 donde parece el algoritmo vuelve al cambiar la configuración del PID de tal manera que se incrementa de nuevo la variable controlada. En este momento la planta entra en una no-linealidad que hace que el nivel de agua baje y el controlador deba aumentar la señal de control. Por ultimo en el instante E4, el controlador al parecer, cambia de nuevo las constantes del PID de tal manera que asegura una llegada uniforme y suave de la variable controlada al valor deseado.

L.2. El NZ-232. En contraparte al controlador industrial E5EK, el controlador desarrollado en este trabajo de investigación, presenta las siguientes respuestas en el dominio del tiempo.

Figura L.4. Respuesta temporal del NZ-232 ante un SP de 15 cms.

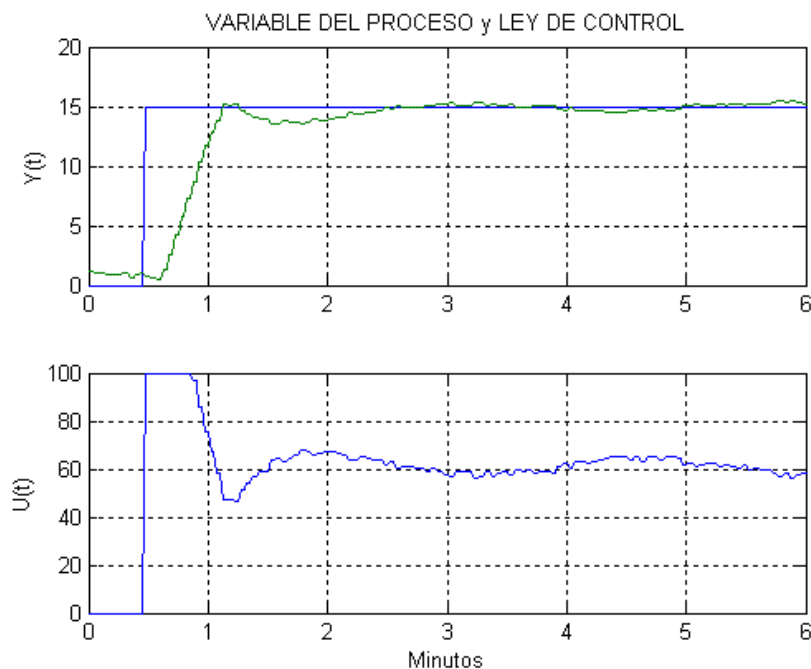


El controlador fue calibrado con  $K_c = 3.5$ , un tiempo integral de 10 segundos y la parte derivativa desactivada.

De la respuesta temporal se puede observar que responde más rápido por casi un minuto que el E5EK pero presenta un sobre impulso del 14.3%, además de eso, requiere saturar al actuador y la señal de control final se ubica en un valor más alto para controlar el mismo set-point lo que indica una mayor pérdida de energía, es decir, que esta sintonización es ineficiente. Por otro lado, el ruido que adquiere el sistema supervisorio es mucho mayor que el muestreado por el E5EK, esto principalmente a que el NZ-232 no contaba en ese momento con un filtro mientras que el E5EK si.

Siguiendo con la comparación, se cambiaron los parámetros de sintonización del NZ-232 para buscar una respuesta sobre-amortiguada, esta vez se calibró el controlador con una ganancia más baja y un tiempo integral más alto, es decir,  $K_c = 2.5$  y  $T_i = 10$ .

Figura L.5. Respuesta temporal del NZ-232 con  $SP = 15$ ,  $K_c = 2.5$  y  $T_i = 10$ .

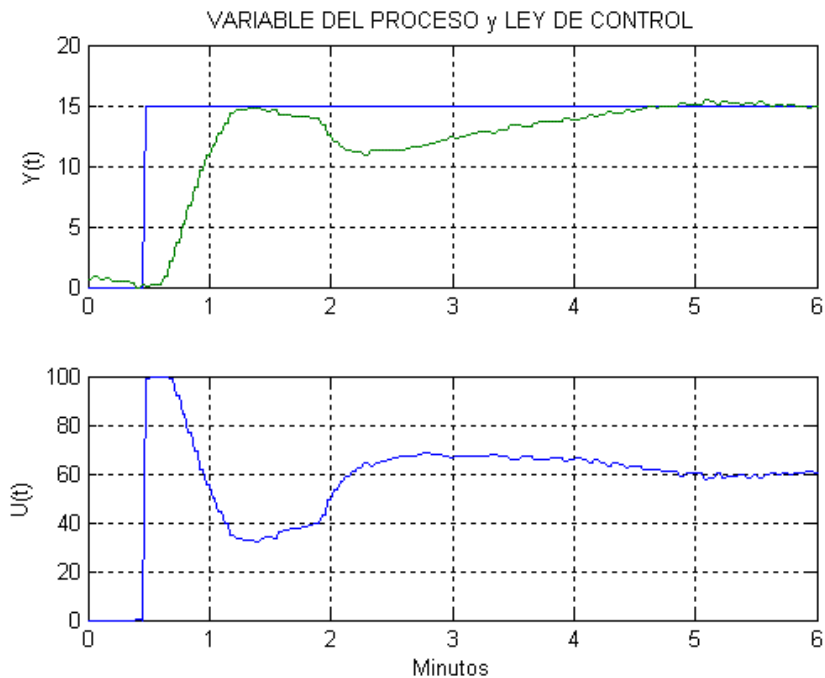


En la grafica L.5 se puede observar como el sistema responde un poco más rápido que el mostrado en la figura L.4, oscila un poco más, no tiene sobreimpulso pero mantiene la condición de que necesita más energía en la señal de control que la usada por el E5EK.

De nuevo, la meta es encontrar unos valores de  $K_c$  y  $T_i$  que le permitan obtener una buena respuesta con una cantidad de energía menor que la usada en los dos intentos anteriores.

A continuación se muestra la grafica de respuesta del proceso con el controlador calibrado a  $K_c = 1.75$  y  $T_i = 20$ .

Figura L.6. Respuesta temporal del NZ-232 con  $SP = 15$ ,  $K_c = 1.75$  y  $T_i = 20$ .



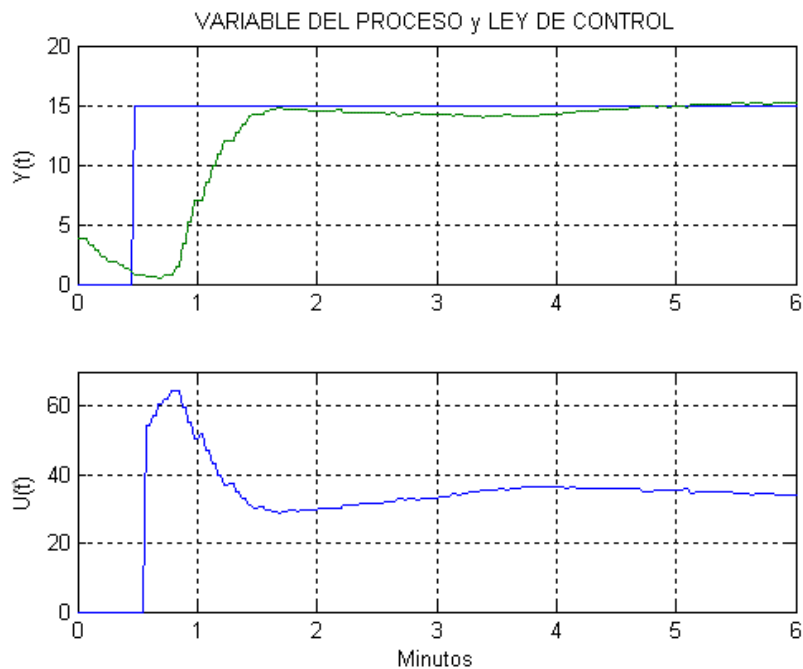
En este intento se puede observar que cerca del minuto 2 la planta cambia de dinámica y el controlador debe recomodar la señal de control para volver 0 al error.

Por ultimo para esta prueba, se realizó otra prueba con el controlador calibrado en  $K_c = 1$  y  $T_i = 15$ . Los resultados se muestran en la figura L.7.

Esta última respuesta mostrada en la figura L.7 puede bien ser la mejor respuesta que se pueda obtener con el controlador NZ-232 para este punto de operación específico. Un elemento importante que se observa, es que la

energía necesaria para realizar la labor de controlar este proceso, es equivalente en magnitud a la energía gastada por el E5EK; esto último podría llevar a la conclusión de que las constantes  $K_c = 1$  y  $T_i = 15$  logran semejar el comportamiento del E5EK a partir de sus constantes  $BP = 70\%$  y  $T_i = 40$ . Ciertamente las estructuras de control PID no son iguales, pero se puede decir que para este caso específico, el NZ-232 se comporta mejor que el E5EK.

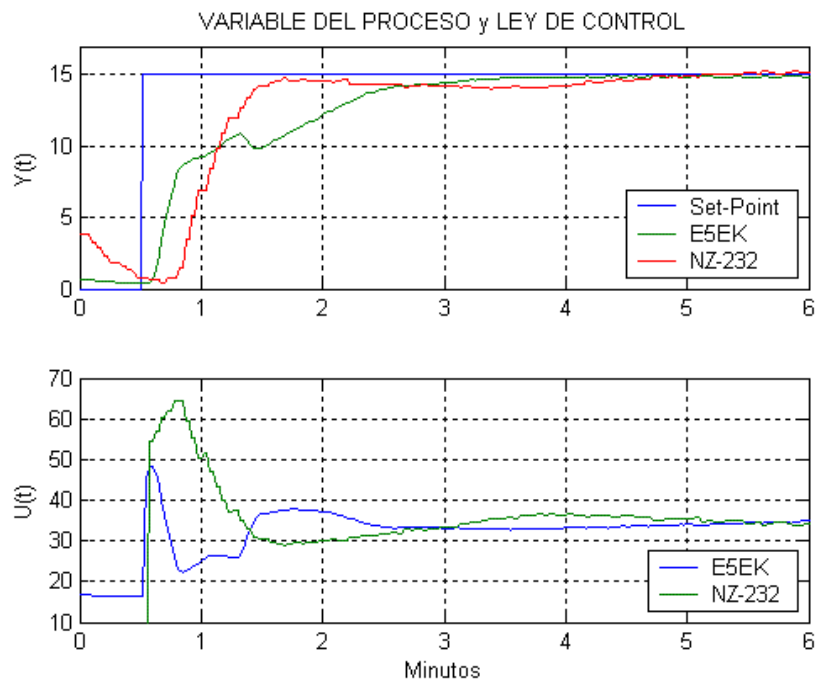
Figura L.7. Respuesta temporal del NZ-232 con  $SP = 15$ ,  $K_c = 1$  y  $T_i = 15$ .



Otro factor de relevancia que se observa es un retardo. Este retardo está dado gracias a que para disminuir la cantidad de ruido capturado del sistema, se procedió a instalar el filtro digital FIR en el código y como bien se sabe, esto genera un retardo en la señal muestreada por el supervisorio y el algoritmo de control, aunque en el supervisorio se hace más notorio por cuanto este no muestrea la señal a la misma tasa que el controlador.

Como grafica de cierre, se presenta la comparación en el dominio del tiempo de las respuestas de los controladores E5EK y NZ-232.

Figura L.8. Respuesta temporal del NZ-232 y el E5EK.



## L.2. COMPARACIÓN PARA CAMBIOS EN LA REFERENCIA.

De igual manera es importante ver la robustez del controlador ante cambios de la referencia; para tal fin, se presentan las graficas de respuesta en el dominio temporal para cambios en el set-point.

De la figura L.9 se puede concluir rotundamente que el controlador E5EK cuenta con un algoritmo avanzado que impide que hallan sobre-impulsos y que además optimiza el consumo de energía. De nuevo el controlador NZ-232 estaba calibrado para  $K_c = 3.5$  y  $T_i = 10$ .

A continuación se presentan las demás calibraciones del controlador y su respectiva respuesta.

En la figura L.10 se puede observar como la disminución de la ganancia permite que el esfuerzo de control sea menor y que por lo tanto el sobre-pico de la variable controlada sea menor. El controlador NZ-232 fue calibrado con  $K_c = 2.5$  y  $T_i = 10$ .

Figura L.10. Respuesta E5EK y NZ-232 para cambio de SP de -5 desde 15.

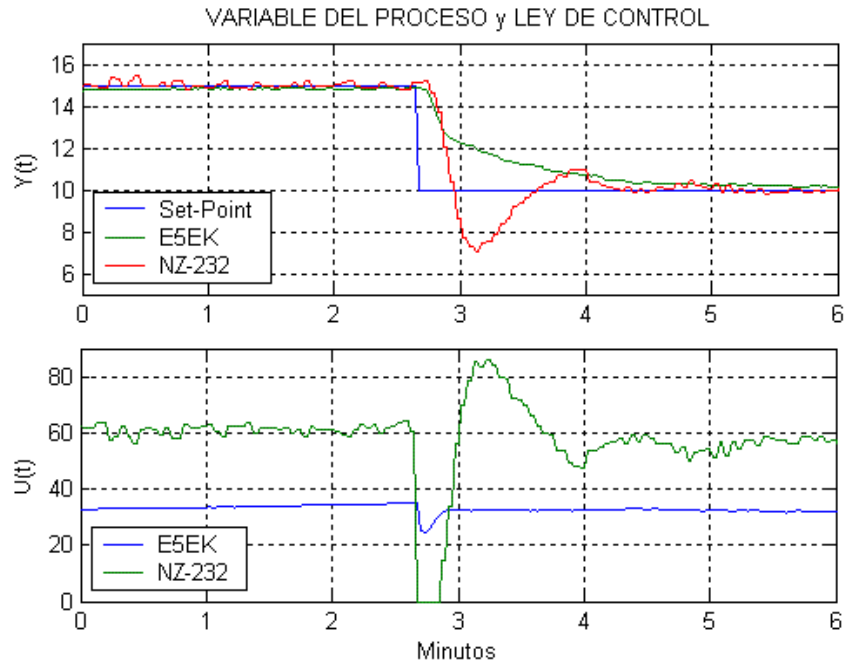


Figura L.11. Respuesta E5EK y NZ-232 para cambio de SP de -5 desde 15.

